

第五章 微機電材料

5.1 前言

材料是工業之母，也是許多新技術在發展過程中常需突破的第一站，因為技術能力 (capability) 或元件性能 (performance) 與材料性質 (property)、結構／成分 (structure/composition) 和製程／合成 (process/synthesis) 有著密切的關係，如圖 5.1 所示。材料的結構與製程屬於科學知識 (scientific knowledge) 的一環，必須對基礎材料科學與工程有基本的認知，才能靈活應用於產品的研究發展；而材料的性質與性能則屬於經驗知識 (empirical knowledge) 之一部分，通常由社會的需求和經驗建立所需的規格。對材料科學與工程知識的了解與建立，有助於研究人員與設計者對元件與產品的開發掌握更高的準確性。

以材料結構對機械性質的影響為例，週期表相鄰的鎂和鋁元素，因鋁的原子結構為體心立方堆積 (face-centered cubic, fcc)，比鎂原子的六方最密堆積 (hexagonal close-packed, hcp) 有更多的滑移系統 (slip system)，而具有較好的延展性。再以材料結構對光學性質的影響而言⁽¹⁾，單晶的氧化鋁材料 (藍寶石, sapphire) 是透明的 (transparent)，但多晶有孔洞的 (porous) 氧化鋁材料是不透光的 (opaque)，如果經由製程消除多晶的孔洞，如添加少量的氧

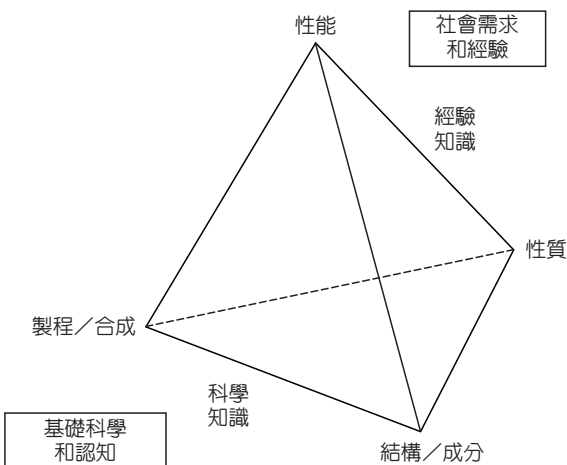


圖 5.1 材料結構／成分、製程／合成、性質和性能的關係圖。

化鎂在氧化鋁中，則可變成緻密的多晶無孔洞氧化鋁，且為半透光的 (translucent)。最後，再以材料製程對電性的影響為例，在矽晶片中添加不同的摻雜物 (dopant)，可改變矽半導體的電性，如摻雜物為硼、鋁等三價的元素，則變成以電洞載子為主的正型半導體；如摻雜物為磷、砷等五價的元素，則變成以電子載子為主的負型半導體，摻雜物濃度的高低會影響半導體電阻的大小。綜合以上所述，可知材料的結構與製程對元件的性質與性能有著重要的影響。

在多功能整合的微機電系統技術發展中，材料科學與工程知識一樣扮演著重要的角色。例如在矽體型微加工技術 (bulk micromachining) 中，利用不同晶面的矽晶片 (如 Si(100) 和 Si(110))，以非等向性濕蝕刻製程和精密對準技術 (precision alignment)，可製作出不同斜面 (54.7°、90° 或 45°) 的 V 形或 U 形結構，原因與矽的晶體結構有關⁽²⁻⁴⁾。而蝕刻終止 (etching stop) 技術則是利用過高的摻雜物濃度 ($> 5 \times 10^{19} \text{ cm}^{-3}$) 大量降低矽蝕刻速率，達到均勻薄膜的微機電結構。傳統的玻璃材料濕蝕刻特性為等向性，但若經過材料改質、曝光與退火等製程，則可製作出高深寬比的非等向玻璃微結構⁽⁵⁾。

在面型微加工 (surface micromachining) 技術中，主要是在一個共同的基材上經由沉積、微影與蝕刻等製程，將結構層、犧牲層和遮罩 (mask) 層等材料堆疊出所要的結構，製程整合過程的蝕刻選擇比、方向性、微結構、附著力、應力及強度等，則是重要的設計考量。在感測器和致動器的應用上，除了傳統的積體電路製程材料外，尋找適用於高驅動力、抗高溫或耐酸鹼等嚴酷環境能力、高深寬比，以及高感測靈敏度的各種材料與製程，則是研究的重要課題⁽⁶⁾。以高深寬蝕刻技術而言，於蝕刻過程中改變保護氣體 (passivation gas) 和蝕刻方法，則可得到高深寬比、高蝕刻速率、高選擇比、高非等向性及高蝕刻深度的矽深蝕刻能力，其可應用在微機電系統中多種產品的微結構上⁽⁷⁻⁹⁾。

綜合以上特性，對微機電材料的討論常是整體所使用材料系統的考量，內容非常的廣泛而無法詳述，因此本章節主要係介紹微機電系統中常使用的材料種類與相關知識。首先將介紹基本的材料科學，包括晶體結構 (crystal structure)、結晶 (crystal) 和非晶 (amorphous)、等向性 (isotropy) 與非等向性 (anisotropy)，進而介紹各種材料，從結構區分的有基板材料和薄／厚膜材料，從用途區分的有感測材料、致動材料和封裝材料，最後將介紹材料分析技術。

5.1.1 晶體結構

在三維空間內，晶體結構主要可分為七大晶系、十四種晶格類型，如表 5.1 所列。七大晶系分別是立方 (cubic)、正交 (orthorhombic)、四方 (tetragonal)、六方 (hexagonal)、菱形 (rhombohedral)、單斜 (monoclinic) 和三斜 (triclinic) 晶系，若再考慮體心與面心原子的晶格排列，則可衍生為十四種晶格。這些晶系的分類方法是根據晶軸間平面和方向的相互關係，而在立方晶系中有三種常被用到的晶格類型，分別是簡單立方晶格 (simple cubic lattice)、體

心立方晶格 (body-centered cubic lattice, bcc) 及面心立方晶格 (face-centered cubic lattice, fcc)。

在半導體與光電產業中，最重要的材料為矽與砷化鎵 (GaAs)，所以矽與砷化鎵的晶體結構也就格外重要。由於矽屬於週期表中的 IVA 族，其結構和由碳元素所組成的鑽石結構 (diamond structure) 相同，如圖 5.2(a) 所示。另外砷化鎵則屬於硫化鋅 (ZnS) 結構 (或稱閃鋅礦 (zinc blende) 結構)，其結構和鑽石結構相似，如圖 5.2(b) 所示。以下將分析介紹這兩種晶體結構的特色。

表 5.1 晶體結構中七大晶系、十四種晶格與實列表。

晶體系統 (布拉格晶格)	晶軸長度和夾角關係*	實例
立方晶系 (簡單立方、體心立方、面心立方)	三等軸、三直角 $a = b = c$ 、 $\alpha = \beta = \gamma = 90^\circ$	金 (Au)、銅 (Cu)、氯化鈉 (NaCl) 矽 (Si)、砷化鎵 (GaAs)
正交晶系 (簡單正交、體心正交、面心正交、 基心正交)	$a \neq b \neq c$ 、 $\alpha = \beta = \gamma = 90^\circ$	鎵 (Ga)、碳化鐵 (Fe_3C)
四方晶系 (簡單四方、體心四方)	$a = b \neq c$ 、 $\alpha = \beta = \gamma = 90^\circ$	銦 (In)、二氧化鈦 (TiO_2)
六方晶系 (簡單六方)	$a = b \neq c$ 、 $\alpha = \beta = 90^\circ$ 、 $\gamma = 120^\circ$	鋅 (Zn)、鎂 (Mg)
菱形晶系 (簡單菱形)	$a = b = c$ 、 $\alpha \neq \beta \neq \gamma$	汞 (Hg)、鉍 (Bi)
單斜晶系 (簡單單斜、體心單斜)	$a \neq b \neq c$ 、 $\alpha = \gamma = 90^\circ$ 、 $\beta \neq 90^\circ$	氯酸鉀 (KClO_3)
三斜晶系	$a \neq b \neq c$ 、 $\alpha \neq \beta \neq \gamma$	矽酸鋁 (Al_2SiO_5)

* 三軸單位長分別為 a 、 b 和 c ，三軸夾角分別為 α 、 β 和 γ 。

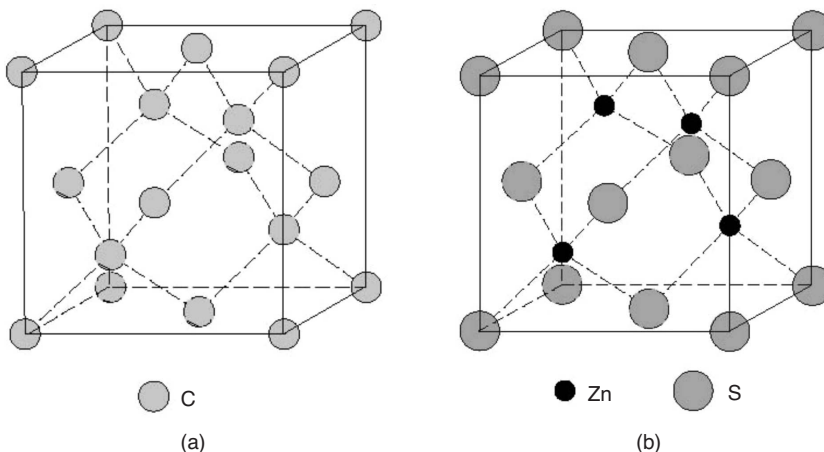


圖 5.2
(a) 鑽石結構和 (b) 硫化鋅結構的原子排列圖。

(1) 鑽石結構

鑽石結構可以視為由兩個面心立方晶格 (fcc) 所組成，兩個 fcc 相對位置為相互平移 $(1/4, 1/4, 1/4)$ 體對角線 (圖 5.2(a))。傳統的單位晶胞 (unit cell) 包含了八個原子，每個原子有四個最鄰近原子及十二個次鄰近原子。鑽石結構是相當空的，若以硬球來堆積，硬球實際的體積僅佔晶格全部體積的 34%，此比值稱為堆積因子 (atomic packing factor)，只有最密堆積結構 (fcc) 的 46%。鑽石結構材料是位於週期表 IV 族，它是共價鍵結的元素，包括碳、矽、鍺和錫的晶體都是鑽石結構。

(2) 硫化鋅 (閃鋅礦) 結構

硫化鋅結構與鑽石結構相似，也是由兩個面心立方晶格所組成，其相對位置為相互平移 $(1/4, 1/4, 1/4)$ 體對角線，與鑽石結構的主要差別是兩個面心立方晶格分別放置不同原子，即將鋅 (Zn) 原子放在其中一組 fcc 晶格上，而硫 (S) 原子則放在另一組 fcc 晶格上 (圖 5.2(b))。傳統晶胞是一個立方體，其中 Zn 原子的座標為 $0\ 0\ 0$ 、 $0\ 1/2\ 1/2$ 、 $1/2\ 0\ 1/2$ 、 $1/2\ 1/2\ 0$ ；而 S 原子的座標為 $1/4\ 1/4\ 1/4$ 、 $1/4\ 3/4\ 3/4$ 、 $3/4\ 1/4\ 3/4$ 、 $3/4\ 3/4\ 1/4$ 。傳統晶胞共有四個 ZnS 分子，對某一個原子來講，臨近有四個距離相等的另一種原子，且分別位於正四面體的四個角上。ZnS、ZnSe、SiC、SiGe、GaAs、GaP、AlAs 及 CdS 等半導體化合物都是屬於硫化鋅結構。

由於材料性質與晶體結構的平面和方向有關，在普遍的命名上以米勒指數 (Miller index) 來表示，以下簡短介紹這個方法的原則。

首先想像在空間中一個任意平面上的一個點 $P(x, y, z)$ ，以笛卡兒座標系統 x - y - z 而言，表示 P 點位置的方程式為：

$$\frac{x}{a} + \frac{y}{b} + \frac{z}{c} = 1 \quad (5.1)$$

a 、 b 和 c 為平面相對於 x 、 y 和 z 軸的截距。方程式 (5.1) 可寫成：

$$hx + ky + lz = 1 \quad (5.2)$$

很明顯的， $h = 1/a$ 、 $k = 1/b$ ，而 $l = 1/c$ 。米勒指數是以 (hkl) 來表示晶面，也就是說米勒指數為晶面於 x 、 y 和 z 軸截距的倒數，而 $[hkl]$ 表示垂直於晶面 (hkl) 的方向，也就是晶面的法向量；米勒指數之平面 (hkl) 和方向 $[hkl]$ 的示意圖如圖 5.3 所示。

對立方晶體而言， $a = b = c$ ，圖 5.4 為立方晶體三個常用晶面 (001) 、 (110) 、 (111) ，而矽晶體在此三個晶面的原子排列如圖 5.5 所示。因晶體結構的對稱性，立方晶體的

$\pm(100)$ 、 $\pm(010)$ 和 $\pm(001)$ 六個晶面的性質是一樣的，這時以晶面族 (family of plane) 符號 $\{100\}$ 表示 $\pm(100)$ 、 $\pm(010)$ 和 $\pm(001)$ 六個晶面。同理， $\{110\}$ 和 $\{111\}$ 分別表示 (110) 和 $(\bar{1}\bar{1}0)$ 兩種晶面族。而方向族 $\pm[100]$ 、 $\pm[010]$ 和 $\pm[001]$ 六個方向以符號 $\langle 100 \rangle$ 表示， $\langle 110 \rangle$ 和 $\langle 111 \rangle$ 則分別表示 $[110]$ 和 $[111]$ 兩種方向族。

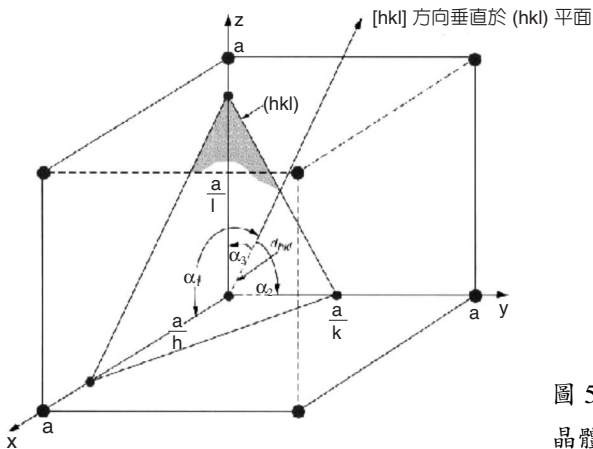


圖 5.3 晶體平面 (hkl) 和方向 $[hkl]$ 的米勒指數表示圖。

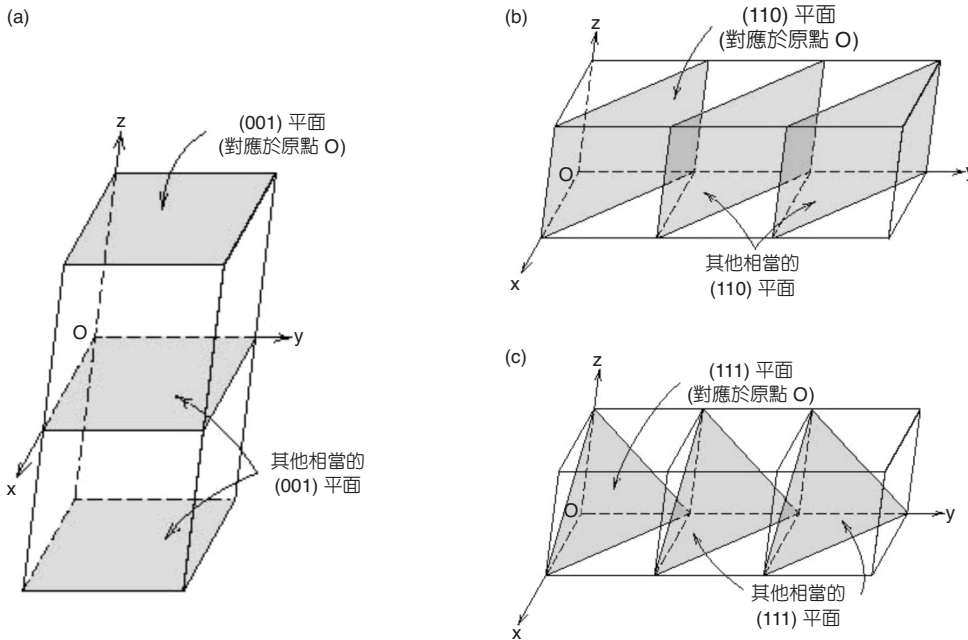


圖 5.4 立方晶體的三個常用晶面：(a) (001) 、(b) (110) 和 (c) (111) 。

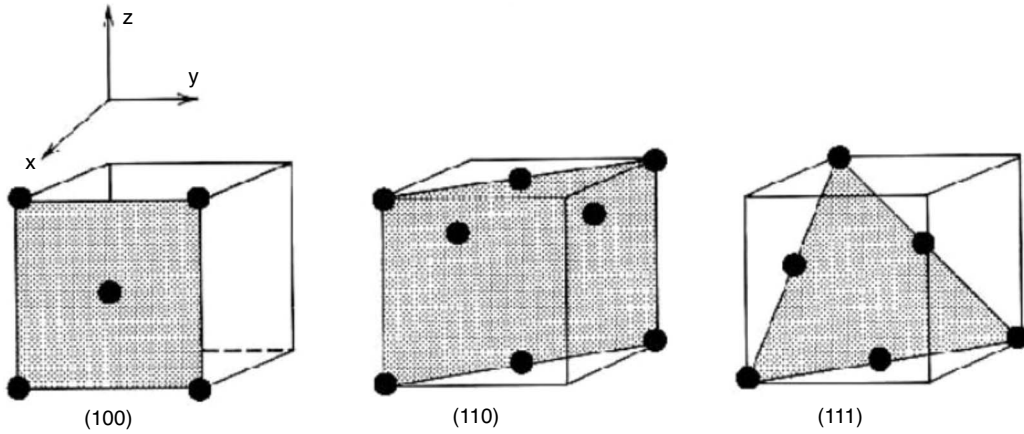


圖 5.5 矽晶體三個常用晶面 (100)、(110)、(111) 與其原子排列。

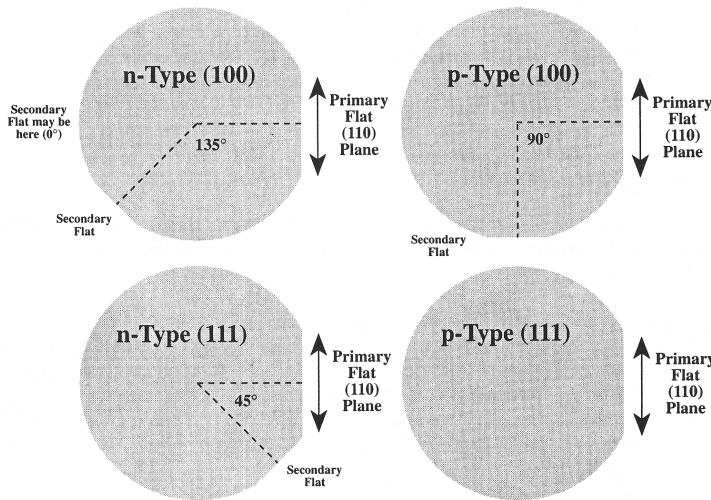


圖 5.6

四種矽晶圓的方向和導電性的表示圖。平面 (110) 和次平面夾角 0° 、 45° 、 90° 和 135° ($/180^\circ$) 分別用來定義 $p\text{-Si}(111)$ 、 $n\text{-Si}(111)$ 、 $p\text{-Si}(100)$ 和 $n\text{-Si}(100)$ 四種矽晶圓。

如前面所言，矽的鑽石結構是由兩個 fcc 晶格所組成，其中位於平面 (111) 上兩相鄰原子之間距為晶體中最短的。這最短的間距造成了在此平面上原子間的吸引力大於其他兩種平面，因此在此平面的晶體成長最慢，且在蝕刻製程中，在此方向蝕刻也最慢。由於矽基材在不同方向上的可加工性質非常不同，因此晶圓供應商在裝運晶圓時，必須指明矽晶圓的方向，其表示法如圖 5.6 所示，是利用矽所切之平面 (110) 為主平面，再以單晶次平面與其夾角 0° 、 45° 、 90° 和 135° ($/180^\circ$) 分別來定義 $p\text{-Si}(111)$ 、 $n\text{-Si}(111)$ 、 $p\text{-Si}(100)$ 和 $n\text{-Si}(100)$ 四種矽晶圓的方向和導電性(負型電子或正型電洞)。

5.1.2 結晶和非晶

對一個材料來說，其結構狀態可分為三種類型：單晶、多晶和非晶。單晶結構是指原子的排列是規則、有週期性的，並且可延伸至整個試件，而沒有晶界 (grain boundary) 打斷其連續性，此種狀態即稱為單晶。單晶內所有的單位晶胞 (unit cell) 都是一樣且具有相同的方向。多晶結構是指大部分晶體固體是由許多小單晶或晶粒所組成的，其原子的排列是規則且有週期性的，但無法延伸至整個試件，在兩兩晶粒彼此間有界面，稱為晶界。而非晶結構則是原子的排列沒有規則和週期性。

結晶狀態的呈現和材料種類與製程控制有很大的關係，以矽而言，在室溫或低溫的沉積薄膜為非晶矽，若再經高溫退火或直接在高溫所得薄膜則為多晶矽。若要沉積單晶矽薄膜，需在乾淨的單晶矽表面，利用磊晶成長技術才能達到。至於單晶矽晶圓則是利用長晶 (crystal growth) 技術在矽晶種上成長矽晶棒，然後再切片而成。材料的結構狀態與材料性質有著顯著的關係，尤其是對方向性的影響，將於下節介紹。

5.1.3 等向性和非等向性

單晶物質的物理性質和量測的結晶方向有關。如彈性係數 (modulus of elasticity，又稱楊氏係數 (Young's modulus, E))、導電性和折射率在 [100] 和 [111] 方向是不同的，這和不同原子或離子的空間結晶方向有關。在不同方向上並無不同性質的物質稱為等向性材料，反之，在不同方向有不同性質的情況，則稱為非等向性材料。結晶材料的非等向性範圍和大小與晶體結構的對稱性有關，材料的非等向性程度會隨著結構對稱性的減少而增加。對大部分多晶材料而言，個別晶粒的結晶方向是完全無秩序的 (random)，在此情形下，即使每一個晶粒是非等向性的，但一個由很多晶粒積聚而成的試件卻可能呈現等向的性質，因為所量測到的是整體性質，是所有方向值的平均。表 5.2 列出單晶矽在不同方向的楊氏係數和剪力係數 (shear modulus, G)，由此可知楊氏係數在 [111] 方向最大，[100] 方向最小，而剪力係數則相反。表 5.3 為鋁、銅、鐵和鎢四種材料的彈性模數，鋁、銅和鐵與單晶矽趨勢一樣，在 [111] 方向最大，[100] 方向最小，因為三者都是 fcc 結構；而鎢則顯現出等向性行為，此與鎢是 bcc 結構有關。有時在這些多晶材料中，晶粒有固定結晶方向的傾向，此情

表 5.2 單晶矽在不同方向的楊氏係數和剪力係數的大小。

米勒指數的方向	楊氏係數 (E) (GPa)	剪力係數 (G) (GPa)
[100]	129.5	79.0
[110]	168.0	61.7
[111]	186.5	57.5

表 5.3 鋁、銅、鐵和鎢四種材料的彈性係數大小。

金屬	彈性係數 (GPa)		
	[100]	[110]	[111]
鋁	63.7	72.6	76.1
銅	66.7	130.3	191.1
鐵	125.0	210.5	272.7
鎢	384.6	384.6	384.6

況稱材料具有織狀結構 (texture)，亦具有某個優選方向 (preferred orientation)，即材料的物理性質具有某程度的非等向性。

5.2 基板／塊材材料

半導體、陶瓷 (／玻璃／石英)、高分子或金屬等許多材料都可以製作成基板／塊材或是薄／厚膜，本章的分類是以在 MEMS 領域使用頻率較高的材料來區分，此節以介紹單晶矽、玻璃／石英和高分子為主，至於其他材料如多晶矽、多孔矽、氧化矽、氮化矽、鑽石、金屬、壓電材料、多晶銻和銻化物、III-V 族化合物以及高分子聚合物等，則於第 5.3 節中介紹。

表 5.4 係單晶矽、陶瓷、玻璃和高分子等材料的主要特性趨勢比較表，其中包括成本、金屬化製程和可加工能力等三方面的比較。以矽而言，因成熟的積體電路製程技術和良好材料特性，在金屬化製程和可加工能力方面是最佳的材料，雖然相對價格略高，但隨著成熟的長晶技術和大量生產，其價格已經不昂貴。對陶瓷和玻璃而言，最大瓶頸在可加工能力，因其並沒有像矽一樣的非等向性蝕刻特性，無法製造出多種形狀的微結構。雖然經過材料改質、曝光與退火等製程，可製作出高深寬比的非等向 FOTURAN[®] 玻璃微結構，但其製程限制條件多且價格較高⁽⁵⁾。至於高分子材料，其優點在於便宜且和許多生物材料相容，但最大瓶頸則在金屬化製程能力，一般金屬鍍膜對高分子材料的附著力較差，需要作表面改質來改善。針對以上各類材料各有的特色，將分別在下面各小節探討。

表 5.4 單晶矽、陶瓷、玻璃和高分子等材料的主要特性趨勢比較表。

母材	成本	金屬化製程	可加工性
矽	高	佳	非常好
陶瓷	中等	普通	差
玻璃	低	佳	差
高分子	低	差	普通

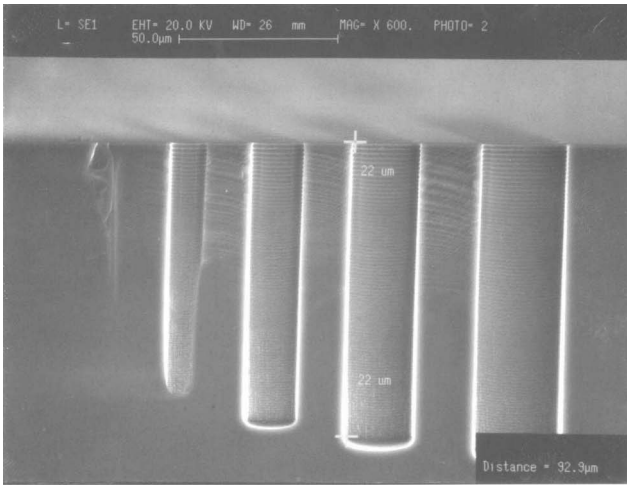
5.2.1 單晶矽

以矽基材作為微製造的感測器材料可以追溯到 1954 年，當時 Smith 等人發表第一篇描述在鍺和矽中的壓阻效應特性之論文⁽¹⁰⁾。該研究的結果顯示，由這些材料製成的應變規 (strain gauge)，其靈敏度可比傳統金屬製成的應變規大 10 倍到 20 倍，這使得在 1950 年代後期有商業性的應變規出現。經過 1960 年代和 1970 年代的初期，利用機械和化學方面的技術，可以製造更小的矽基材和彈性機械結構，使得應變規能被大量製造成商業產品，如在 1970 年代中期已有大量生產的矽基材壓力感測器。這些矽微製造技術，同時利用了使現代生活有革命性發展的矽基固態元件 (solid-state device) 和積體電路 (IC) 的技術。在 1980 年代期間，結合矽積體電路和矽微製造技術成為微機電系統新的應用，同時使矽成為微機電系統的主要材料。

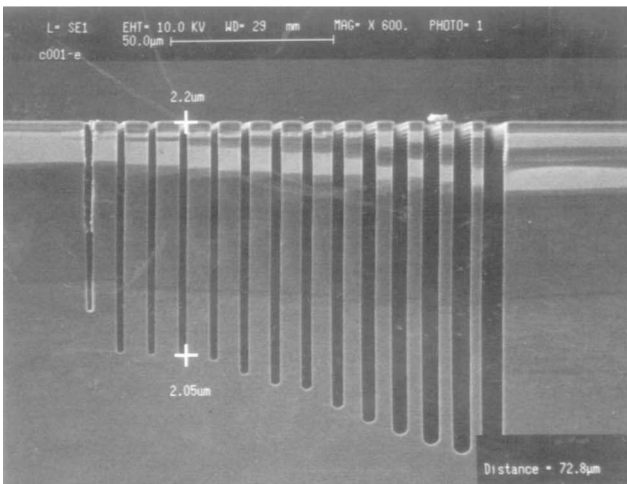
使用矽作為半導體的材料是大家普遍知道的。單晶矽為鑽石晶體結構，與許多半導體的材料一樣有電子能隙，為 1.1 eV，藉由摻入雜質可改變其導電率。磷是常用於負型 (*n* 型) 矽的摻雜劑，硼一般則被用來產生正型 (*p* 型) 矽。其固相氧化物 (SiO₂) 能夠藉由其穩定的化學性在矽表面成長。在機械性質上，矽是一種脆性材料，其楊氏係數約為 190 GPa，與鋼 (210 GPa) 相近。矽是地球上最豐富的元素，已經可以從沙子提煉製造產生電子等級的材料。目前在成熟工業階段，已有低價、少缺陷且大表面積 (直徑大於 8 吋) 的單晶矽晶圓生產。

在 MEMS 的應用中，單晶矽扮演很重要的角色。由於單晶矽具有良好的非等向性蝕刻特性和可用的蝕刻遮罩 (etching mask) 材料，使其成為體型微加工中最具多樣功能的材料。在面型微加工應用方面，單晶矽基材可作為機械結構平台，使得元件結構能夠由矽或其他材料中製造出來。在以矽基材整合的 MEMS 元件中，單晶矽是製造 IC 元件最主要的電子材料。矽的體型微加工是利用乾蝕刻和濕蝕刻技術，並結合蝕刻遮罩和蝕刻終止方法，以矽基材製造微機械元件。從材料觀點，使體型微加工成為可實施技術的兩個重要關鍵為：(1) 非等向性 (anisotropic) 蝕刻的能力，如氫氧化鉀 (KOH)、氫氧四甲基氨 ((CH₃)₄NOH, TMAH)、EDP (ethylenediamine-pyrocatechol-water) 和聯氨 (N₂H₄)，可以沿著特定的晶格平面蝕刻單晶矽；(2) 能夠與矽相容的蝕刻遮罩和蝕刻終止技術，使得利用蝕刻化學劑來移除矽材料時可以保護選擇的區域不被蝕刻。

蝕刻最重要的特徵為蝕刻過程的方向性或側壁輪廓 (sidewall profile)。假設各方向的蝕刻速率都相同的話，這個過程稱為等向性蝕刻。比較起來，非等向性的蝕刻過程通常則發生在與晶圓表面垂直的蝕刻速率大於側向蝕刻速率時。必須強調的是，非等向性蝕刻的側壁形狀也可以利用其他加工技術製作，如深反應離子蝕刻 (deep RIE)、離子束磨削 (ion beam milling) 或雷射鑽削 (laser drilling)。圖 5.7(a) 和 (b) 分別表示利用感應耦合電漿深反應離子蝕刻技術所得側壁垂直度 90° 的不同圓洞直徑 (10–25 μm) 的圖案，和深寬比大於 30、垂直度 89.9° 的高深寬比深溝槽蝕刻結果。



(a)



(b)

圖 5.7

感應耦合電漿的矽深蝕刻結果：(a) 側壁垂直度 90° 的不同圓洞直徑的圖案；(b) 深寬比大於 30、垂直度 89.9° 的高深寬比深溝槽蝕刻結構。

等向性蝕刻通常在液態化學品中進行，可用來移除工作物表面的缺陷和定義單晶或多晶半導體薄膜的圖案與結構。對矽的等向性蝕刻而言，最常使用的蝕刻劑為氫氟酸 (HF)、硝酸 (HNO_3) 和醋酸 (CH_3COOH) 的混合液，通常稱為 HNA 蝕刻系統。至於矽的非等向性蝕刻，對 (100) 和 (110) 平面的蝕刻比對 (111) 平面的蝕刻速率快很多。例如在精密對準下，(100) 平面對 (111) 平面的蝕刻速率比約為 400:1。對於典型的氫氧化鉀 (KOH)/去離子水蝕刻溶液，矽非等向性蝕刻的蝕刻遮罩可以為二氧化矽、氮化矽 (Si_3N_4) 和一些金屬薄膜 (如鉻、金)。遮罩材料的選擇和蝕刻深度及選擇比有關，在使用需要長蝕刻時間的 KOH 蝕刻時， Si_3N_4 由於具有極佳的抗化學性，是很好的蝕刻遮罩材料，尤其在晶片背面蝕穿 (etch through) 製程的使用非常多。

在蝕刻終止技術上，主要利用高濃度硼摻雜矽 (heavily B-doped Si, p^+ -Si) 進行，於一些化學蝕刻相當有效，而對等向性和非等向性蝕刻劑有不同的反應趨勢。基本上，蝕刻為一種電荷轉移過程，蝕刻速度由摻雜型式和濃度所決定。高的摻雜濃度材料因為有較多可移動的載子，可以預期有較高的蝕刻速率。

這對於等向性蝕刻劑如 HNA 而言，當正型或負型摻雜物濃度大於 10^{18} cm^{-3} 時，其典型蝕刻速率為 1 到 3 $\mu\text{m}/\text{min}$ ，但當摻雜濃度小於 10^{17} cm^{-3} 時，其蝕刻速率則近於零。在另一方面，非等向性蝕刻劑如 EDP 和 KOH 則展現完全不同的蝕刻行為。當使用 KOH 蝕刻時，摻雜大量硼的矽 ($> 7 \times 10^{19} \text{ cm}^{-3}$) 比沒有摻雜物的矽其蝕刻速率可以慢 5 到 100 倍；而當使用 EDP 蝕刻時，則可慢 250 倍。

硼摻雜通常使用擴散方法，其 p^+ 技術形成的蝕刻終止厚度通常小於 10 μm 。若提高擴散溫度 (如 1175 $^{\circ}\text{C}$) 和增長擴散時間 (如 15 到 20 小時)，則可以產生更厚 (約 20 μm) 的 p^+ 蝕刻終止層。也可以使用離子佈植 (ion implantation) 方法產生低於矽表面的 p^+ 蝕刻終止，但會受到離子佈植深度僅幾微米，以及提供離子佈植所使用的高能量／高電流離子加速器限制。另外，雖然也可以利用磊晶成長技術，在硼摻雜 p^+ 矽蝕刻終止層上成長單晶矽以增加最後結構厚度，但是由於磊晶成長製程的費用很貴，故很少使用。

由於摻雜高濃度的硼，使得矽具有高的缺陷密度，這樣的缺陷主要是因為硼原子比矽原子還要小，在摻雜後於矽晶格內產生的應力所致。對於 p^+ 矽的研究報告指出，在合成薄膜中的應力可能是張應力 (tensile stress)⁽¹¹⁾ 或壓應力 (compressive stress)⁽¹²⁾，而這些應力變化可能是由後製程步驟所造成。例如，熱氧化作用能夠調整靠近 p^+ 矽薄膜表面顯著的殘餘應力分布，造成整個薄膜應力的改變。因為結晶缺陷的產生，在 p^+ 蝕刻終止層的高濃度摻雜物會影響在這些層製造電子元件的機會。儘管有這些缺點，由於 p^+ 蝕刻終止技術的效率和簡單性，它仍然被廣泛的使用。

很多乾蝕刻製程可以用來定義單晶矽圖案，這些製程內容範圍從物理蝕刻的濺鍍和離子加工方法到化學電漿蝕刻。如反應離子蝕刻 (RIE) 和反應離子束蝕刻 (RIBE) 兩者是結合了物理和化學方面的蝕刻特性。通常乾蝕刻製程利用氣體電漿離子化並伴隨中性粒子移走蝕刻表面的材料，詳細的乾蝕刻過程可以參考半導體製程相關文獻資料。反應離子蝕刻是最常用來定義矽圖案的一種乾蝕刻方法，通常可用氟化物氣體如 CF_4 、 SF_6 和 NF_3 ，或其他氯化物如 CCl_4 或 Cl_2 ，有時會與 He、 O_2 或 H_2 等氣體混合使用。RIE 過程為高度方向性，因此可將圖案由遮罩材料上轉移到蝕刻的矽表面。蝕刻遮罩材料的選擇與所使用的蝕刻化學劑及期望的蝕刻深度相當有關。對於 MEMS 應用而言，常使用光阻和二氧化矽薄膜作為蝕刻遮罩材料。矽蝕刻速度在 RIE 過程通常比 1 $\mu\text{m}/\text{min}$ 還要小，所以乾蝕刻最常被用來蝕刻數微米厚的圖案層。由於 Si_3N_4 或 SiO_2 具有對矽電漿選擇性高的蝕刻特性，所以這些材料可以用作蝕刻遮罩或蝕刻終止層。由 MEMS 深蝕刻技術所發展的感應耦合電漿蝕刻技術⁽⁷⁻⁹⁾，矽蝕刻深度已經可以超過幾百微米，如圖 5.8 為直徑 200 μm 、蝕刻深度大於 500 μm 之矽圓洞的穿透蝕刻結果，此技術對於體型微加工結構可提供新的製程設計與方法。

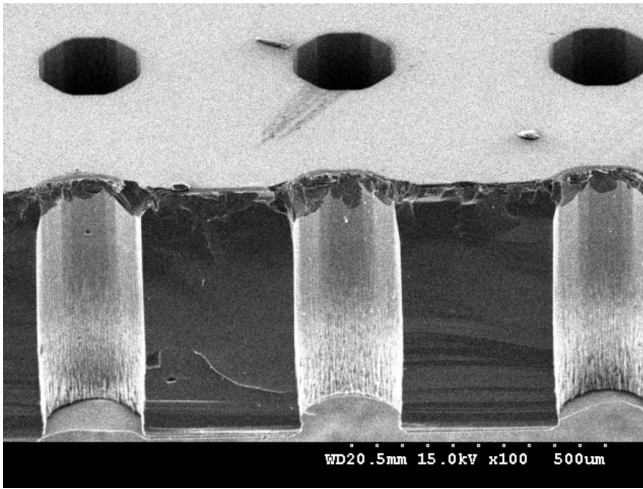


圖 5.8

矽圓洞直徑為 $200\ \mu\text{m}$ 、蝕刻深度大於 $500\ \mu\text{m}$ 的穿透蝕刻圖案。

5.2.2 玻璃和石英

玻璃 (glass) 是二氧化矽的非晶狀態，原文稱為 fused silica 或 vitreous silica，圖 5.9 為其結構示意圖，矽和氧的鍵結呈現沒有規則排列的網狀結構 (network structure)。此非晶的網狀結構除了氧化矽外，其他的氧化物如氧化硼 (B_2O_3)、氧化鋯 (GeO_2) 等也可能形成玻璃網狀結構，因此稱為網狀形成物 (network former)。除了網狀形成物以外，其他添加的氧化物如氧化鈉 (Na_2O)、氧化鈣 (CaO) 所形成的普通無機鈉鈣矽玻璃，常被用來做為容器、窗戶。這些添加的氧化物並不形成多面體網結構，而是在矽酸鹽 (SiO_4^{4-}) 的陽離子內部連結而形成 SiO_4^{4-} 的網狀結構，所以這些氧化添加物稱作網狀修正物 (network modifier)，如圖 5.10 為鈉矽酸鹽玻璃的結構示意圖。玻璃內還可能有其他氧化物如氧化鋁 (Al_2O_3)、氧化鈦 (TiO_2)，當沒有網狀形成物時，這些氧化物替代了矽而成為部分網絡且穩定了網狀物，因此稱作中間物 (intermediate)。從應用的角度來看，這些添加的修正物和中間物可以降低玻璃的熔點和黏度，使玻璃更容易於低溫成形加工⁽¹⁾。

在微機電系統技術中最常使用的玻璃材料為 Pyrex 7740，其成分為重量百分比 81% SiO_2 、13% B_2O_3 、4% Na_2O 和 2% Al_2O_3 ，因為其在 $300-350\ ^\circ\text{C}$ 的熱膨脹係數與矽較接近，所以適用於矽與玻璃的陽極接合。也可以利用氫氟酸 (HF) 和其緩衝液 (BOE) 等濕式蝕刻方法，對玻璃做體型的等向性加工，製作成流體通道、溝槽或反應室等。乾式蝕刻方法對玻璃加工而言，因為氧化矽以外的其他氧化物添加物會在蝕刻過程產生反沉積效果，導致蝕刻速率慢並增加表面粗糙度，而且氧化物的電荷累積 (charging) 容易在底部邊緣產生微溝槽蝕刻現象，如圖 5.11 所示，故較少使用。以上等向性濕蝕刻特性的玻璃材料，若經過材料改質再添加不同成分的氧化物，如氧化鋰 (Li_2O)、氧化銻 (Sb_2O_3)、氧化鈾 (CeO_2)、氧化鋅 (ZnO)、氧化銀 (Ag_2O) 等，可以形成 FOTURAN[®] 玻璃⁽⁵⁾，具有非等向性濕蝕刻特性。

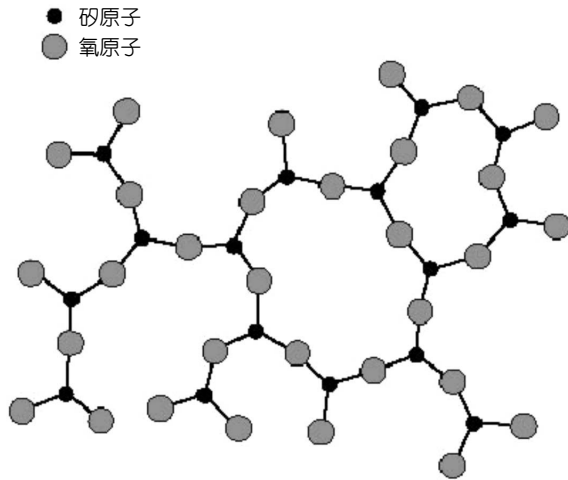


圖 5.9 非晶狀態的二氧化矽結構示意圖。

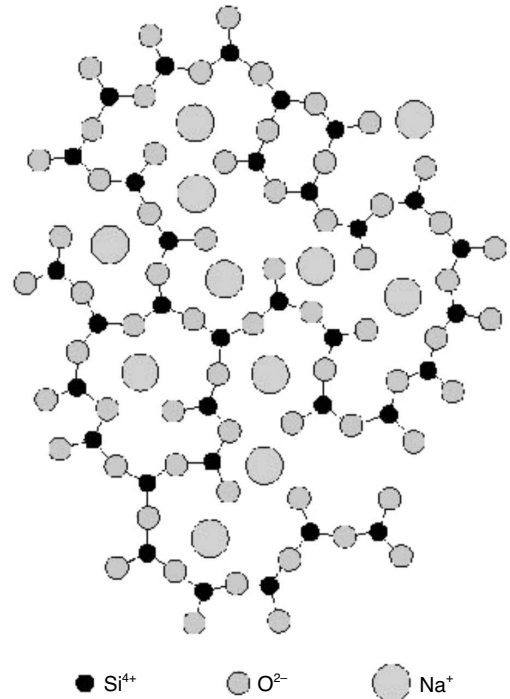


圖 5.10 鈉矽酸鹽玻璃的結構示意圖。

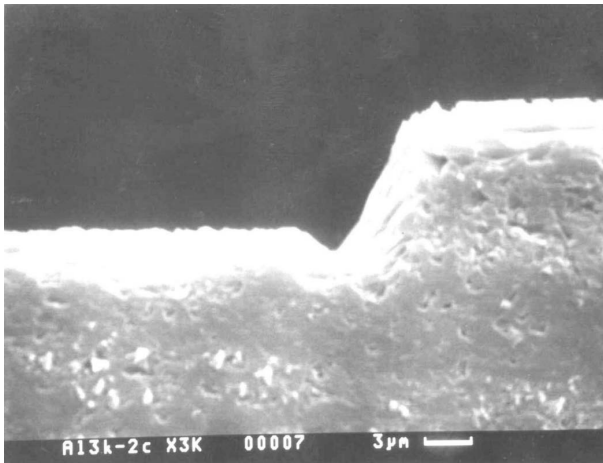


圖 5.11

以乾式蝕刻方法對玻璃加工的結果，在底部邊緣產生微溝槽蝕刻現象，並增加表面粗糙度。

FOTURAN[®] 玻璃的曝光部分經退火後會再結晶，容易被氫氟酸 (HF) 移除，蝕刻速率約為未曝光的 FOTURAN[®] 玻璃的 20 倍，可製作出高深寬比的玻璃微結構，應用在微流體和生物晶片上，如圖 5.12 所示⁽⁵⁾。

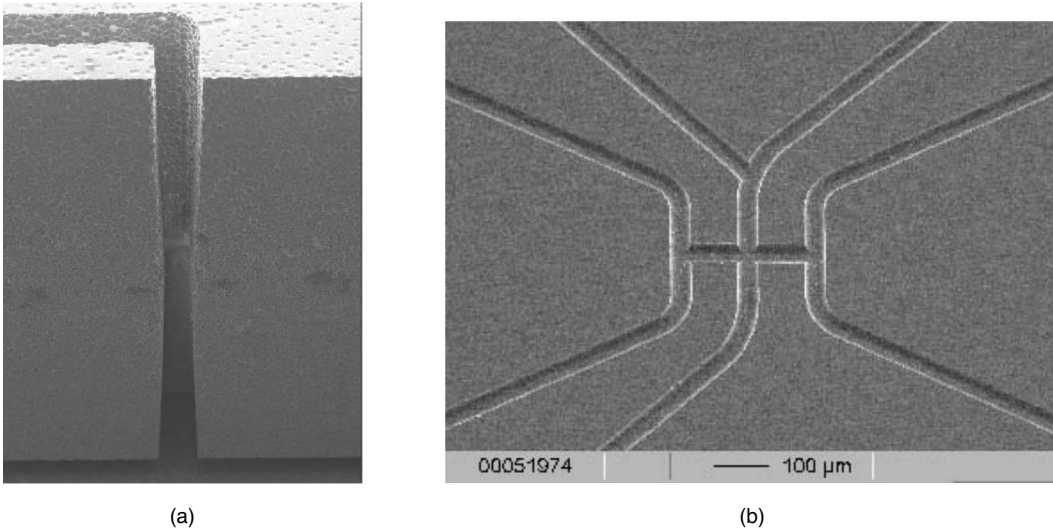


圖 5.12 具非等向性濕蝕刻特性的 FOTURAN[®] 玻璃：(a) 可製作出高深寬比的玻璃微結構，(b) 應用在微流體晶片照片⁽⁵⁾。

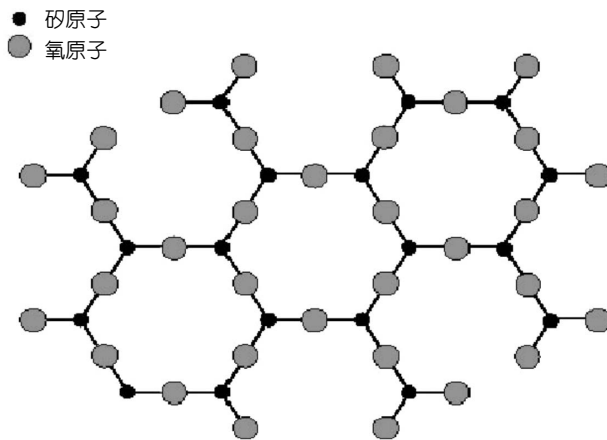


圖 5.13
結晶狀態的二氧化矽結構示意圖。

石英為二氧化矽化合物的結晶體，其結構如圖 5.13 所示⁽¹⁾。石英的單位晶胞是一個四面體，在這四面體基部的三個頂點佔有三個氧原子，而矽原子則位於另一個頂點，垂直於底面的軸稱作 z 軸。石英的晶體結構是由六個矽原子圍繞的環狀所組成，對感測器來說，石英是一種非常理想的材料，因為它具有近乎絕對的熱穩定度，在尺寸變化上比矽更為穩定，特別適合在高溫的應用。

石英常用於許多壓電裝置及其他商業應用，包括手錶、電子濾波器和共振器等。因為石英良好的電絕緣和可被紫外光穿透特性，可應用在生醫分析、微流體電泳

(electrophoresis) 元件，以及探測流體中的各種物質。石英是一種很難加工的材料，鑽石切割是一個普遍的方法，而超音波切割則用在形狀要求較為精確的切削中，另外也可以使用如 HF/NH₄F 等化學液將石英蝕刻成所需要的形狀。有關石英蝕刻及應用於製造微加工加速規感測器可參考文獻 13。

5.2.3 高分子聚合物

高分子又名聚合物 (polymer)，種類非常多，在分類上有多種方式。依物性而分，可以分為塑膠 (plastic)、橡膠 (rubber) 和纖維 (fiber) 三大類；依可塑性而分，可以分為熱塑性 (thermoplastic) 和熱固性 (thermosetting) 兩大類；依產出來源而分，可以分為天然高分子 (natural polymer) 和合成高分子 (synthetic polymer) 兩大類。因此應用上的高分子包含了各式各樣的材料和名稱，如塑膠、接著劑、透明樹脂 (如路賽特 (Lucite)，一種熱塑性樹脂)、樹脂玻璃 (如 Plexiglas，一種耐熱有機玻璃) 等。

高分子材料是由有機分子的長鏈所組成 (主要是碳氫化合物)，這種聚合的分子可以是好幾百奈米長，一般具有低的機械強度、低熔點和低導電度的材料特性。高分子材料最早在工業上的使用大多是以可塑性來分類，熱塑性材料可以輕易的被塑造成產品要求的形狀，但熱固性材料卻有較佳的機械強度和較耐高溫的性質 (可達 350 °C)。應用範圍包括電絕緣體、保護層、電子設備的電容板和積體電路中印模的內墊、機器和元件零組件等。

表 5.5 幾種常用高分子基材在生醫和生物晶片應用的特性比較。

簡寫	全名	透光性	最高操作溫度 (°C)	吸水程度 (24 h)	水蒸氣滲透度	硬度	抗化學特性	生醫使用例	生物晶片使用例
PS	聚苯乙烯	可	50-90	<0.4%		M60-90	差	微滴定板	無
PMMA	聚甲基丙烯酸甲酯 (壓克力)	可	80-100	0.2%	1	M92-100	差		Aclara (CE)
PC	聚碳酸酯	可	130	0.1-0.3%	8	M70	差	聯合微平板	Affymetrix (PCR、IVT、HYB)
PSO	聚硫磺烯	可	170	0.22%		R120	尚可	滲析過濾器	?
COC	環烯烴共聚合物	可	130-170	<0.01%	1	R180?	佳		?
PP	聚丙烯	不可	120	0.03%	2	R80-100	佳	PCR 微反應管道	Affymetrix (PCR、IVT、HYB)

高分子材料在微電子和微機電系統的衍生應用，目前已非常普遍，例如環氧樹脂和接著劑如矽膠，是微電子和微機電系統封裝常用的材料。在生醫工程的應用上，因高分子具有和生物相容 (bio-compatible)、低成本、易加工、重量輕和可丟棄等優點，已經是各領域研究者所喜愛的材料。表 5.5 列出幾種被使用的高分子基材，如聚苯乙烯 (polystyrene, PS)、聚甲基丙烯酸甲酯 (壓克力, PMMA)、聚碳酸酯 (polycarbonate, PC)、聚硫磺烯 (polysulfone, PSO)、環烯烴共聚合物 (cyclo-olefin copolymer, COC) 和聚丙烯 (polypropylene, PP)，在透光性、可使用溫度、吸水性、透水性、硬度、抗化性，以及在生醫和生物晶片應用的特性比較⁽¹⁴⁾。其中 PS、PMMA、PC、PSO 和 PP 等基材目前已都有產品在使用，彼此各有優缺點。如 PMMA 的透光性和抗透水性佳，但是可使用溫度低且抗化性差；PP 可使用溫度和抗化性佳，但是透光性差；而表中的 COC 則具有透光性、可使用溫度、抗透水性和抗化性都佳的優點，是未來深具潛力的材料。

5.3 薄／厚膜材料

5.3.1 多晶矽

多晶矽的應用非常廣，在 IC 工業範圍中，可從簡單電阻、MOS 電晶體的閘、薄膜電晶體 (TFT)、動態隨機存取記憶體 (DRAM)、電池平板和溝槽填充 (trench filling)，到作為相互連接的雙極電晶體和半導體中的發射極。如單晶矽一樣，多晶矽可以利用摻雜物質來控制其電性行為，製作成相關的電子元件。在微機電系統應用上，多晶矽是最常用於面型微加工的主要材料，常見的材料系統為利用多晶矽當作主要結構層材料，二氧化矽作為犧牲層的材料，以及利用氮化矽作為元件結構的電子隔離材料，如微機電系統的共用晶片製程 (MUMPs) 即是如此⁽¹⁵⁾。因為此三種材料已經普遍使用在 IC 製造上，所以薄膜鍍膜和蝕刻的技術已經可以廣泛的取得。

與單晶矽一樣，多晶矽可以使用標準的 IC 製程，在鍍膜的製程期間或之後加以摻雜。二氧化矽可以成長或沉積在一個寬廣的製程溫度範圍 (如 200 到 1150 °C)，以滿足各種製程和材料需要，且可以完全溶解在氫氟酸中被蝕刻。而氫氟酸是一個與 IC 相容的化學藥品，不會蝕刻多晶矽材料結構 (高選擇比)⁽¹⁶⁾，所以當二氧化矽犧牲層完全被氫氟酸蝕刻溶解時，氫氟酸並不會蝕刻破壞多晶矽結構。

對於面型微加工結構而言，由於多晶矽具有可和單晶矽比擬的機械性質，使得其成為受矚目的材料。表 5.6 列出單晶矽和多晶矽的性質比較，顯示多晶矽的楊氏係數和破壞強度 (fracture toughness) 分別為 1.61×10^{11} N/m² 和 0.8–2.82 GPa，而單晶矽則分別為 1.90×10^{11} N/m² ((111) 平面) 和 6 GPa。多晶矽的製程技術在 IC 上已經發展得很成熟，且能抵抗二氧化矽蝕刻液，所以多晶矽面型微加工是原有 IC 產業中的鍍膜、圖案成形和材料檢測等重要技術另一個重要的衍生應用。

表 5.6 單晶矽和多晶矽的性質比較。

材料性質	單晶矽	多晶矽
熱傳係數 (W/cm·K)	1.57	0.34
熱膨脹係數 ($10^{-6}/K$)	2.33	2–2.8
比熱 (cal/g·K)	0.169	0.169
壓敏電阻係數 (1/Pa)	n -Si ($\pi_{11} = -102.2$) p -Si ($\pi_{44} = +138.1$) 量規因子 90	量規因子 (Gauge factor) 30 (雷射再結晶產生, > 50)
密度 (g/cm ³)	2.32	2.32
破壞強度 (GPa)	6	0.8–2.84 (未摻雜質)
介電常數	11.9	4.2 eV 對 295 nm 厚 3.4 eV 對 365 nm 厚
殘餘應力	無	變化
熱敏電阻係數 (TCR) (K ⁻¹)	0.0017 (p -type)	0.0012 非線性, + 或 - 與摻雜有關, 隨摻雜濃度減少而增加
波松比 (Poisson ratio)	對 (111) 平面, 最大 0.262	0.23
楊氏係數 (10^{11} N/m ²)	對 (111) 平面, 1.90	1.61
室溫電阻率 ($\Omega \cdot \text{cm}$)	依雜質量而定	一般 7.5×10^{-4} (比單晶矽高)

多晶矽薄膜的材料特性已證實和鍍膜方法有著密切的關係。介電材料和多晶矽薄膜可以藉由蒸鍍、濺鍍和分子束 (molecular beam) 等技術來加以沉積, 在 VLSI 和面型微加工範圍, 這些技術不如化學氣相沉積 (CVD) 已被廣泛地使用, 因為這些技術最主要的缺點是產能低、階梯覆蓋 (step coverage) 差以及鍍膜不均勻等問題。由表 5.7 的各種化學氣相沉積技術比較得知, 在中間溫度 (500–900 °C) 的低壓化學氣相沉積 (LPCVD) 技術優於其他技術。VLSI 元件和整合面型微加工需要低製程溫度來阻止淺界面的移動, 而均勻階梯覆蓋、少的製程步驟以及高晶圓產能可以降低成本, 這些需求可透過熱壁、低壓鍍膜來實現⁽¹⁷⁾。

當利用 LPCVD 沉積材料時, 主要影響沉積結果的製程參數為鍍膜溫度、氣體壓力、流率和鍍膜時間。為了使得每一個晶圓表面獲得均勻的沉積, 製程控制在反應限制區域 (reaction-limit region) 下進行。在這個反應限制沉積區域下, 沉積速率是由基材表面之反應物質的反應速率所決定, 其與反應物質到達表面的速率相反 (稱為擴散控制區域 (diffusion-limit region))。在反應限制區域中, 沉積速率和基材溫度的關係為指數形式, 因此必須精確控制反應室的溫度。通常沉積條件的溫度範圍為 580 到 650 °C, 而壓力是從 100 到 400 mTorr, 最常使用的原料氣體為矽甲烷 (SiH₄), 當加熱到此溫度範圍時, 矽甲烷的矽可以很快的分解沉積到基材上。氣體流動速度與管子直徑及其他的條件有關。製程溫度在 630 °C 時, 多晶矽沉積速率約為 100 Å/min。在製造微結構元件期間, 多晶矽薄膜在沉積以後, 經常還需經過一道或更多的高溫製程步驟 (例如摻雜、熱氧化、退火), 這些高溫步驟能夠使

表 5.7 各種化學氣相沉積 (CVD) 技術比較。

	常壓 CVD (APCVD)	低溫 LPCVD	稍高溫 LPCVD	電漿輔助 CVD (PECVD)
沉積溫度 (°C)	300–500	300–500	500–900	100–350
沉積材料	二氧化矽、磷玻璃	二氧化矽、磷玻璃、 硼磷玻璃	多晶矽、二氧化矽、 磷玻璃、硼磷玻璃、 氮化矽、氮氧化矽	二氧化矽、氮化 矽、氮氧化矽
使用範圍	防護、絕緣、間隙	防護、絕緣、間隙	防護、閘金屬、 結構元素、間隙	防護、絕緣、 結構元素
製程產量	高	高	高	低
階梯覆蓋	差	差	一致	差
污染顆粒	多	少	少	多
薄膜性質	佳	佳	極佳	差

得多晶矽晶粒產生再結晶化，使得薄膜再方向化並明顯增加晶粒平均尺寸。因而當晶粒尺寸增加時，多晶矽表面粗糙度亦跟著增加。從製造的觀點來看，由於表面粗糙不平限制樣品的解析度，而產生不好的結果。對於許多機械結構而言，光滑表面是需要的，因為表面粗糙度的缺陷通常是結構開始破壞的起始點。對於這些問題，可利用化學機械研磨製程 (CMP) 以減少表面粗糙度。

表 5.8 列出一些微電子材料的近似機械性質，包括楊氏係數 (E)、波松比 (ν)、熱膨脹係數 (α) 和殘餘應力 (σ_0) 等。各種影響薄膜機械性質的製程參數，將分別以未摻雜的多晶矽和摻雜的多晶矽加以討論。

(1) 未摻雜的多晶矽

以低壓化學氣相沉積 (LPCVD) 的未摻雜多晶矽薄膜其性質是由成核和矽晶粒成長所決定。LPCVD 矽薄膜可在低於結晶溫度 (crystallization temperature, 對於 LPCVD 而言大約是 600 °C) 輕微地成長，起初是非晶固體，隨後可能在鍍膜製程期間結晶⁽¹⁸⁻¹⁹⁾。當鍍膜溫度低於矽的熔化溫度 (1410 °C) 時，化學氣相沉積法會導致最初非晶薄膜的產生，然後由非晶轉變到晶體的過程取決於原子表面移動率 (atomic surface mobility) 和鍍膜的沉積速率 (deposition rate)。在低溫時，表面移動率是低的，並且會限制成核的成長。當固態擴散明顯比表面移動率低時，新沉積的原子會受限在任意位置，需要更長的時間來結晶。產生此現象的原因在於低的鍍膜溫度，非晶層只有在反應室足夠長的時間才會開始結晶。當操作溫度在 580–591.5 °C 之間時，Guckel 等人製造出大部分的非晶薄膜⁽¹⁹⁾。但是 Krulevitch 等人僅在稍高的溫度 (605 °C) 操作，並將薄膜置放在 LPCVD 中更長一些時間，就可製造出晶體薄膜。當超過非晶和晶體成長的轉換溫度時，由於晶體表面移動率的增加，允許原子在鍍

表 5.8 一些微電子材料的近似機械性質。

		楊氏係數 (GPa)	波松比	熱膨脹係數 (1/°C)	殘餘應力
基 材	矽	190	0.23	2.6×10^{-6}	—
	氧化鋁	~415	—	8.7×10^{-6}	—
	氧化矽	73	0.17	0.4×10^{-6}	—
薄 膜	多晶矽	160	0.23	2.8×10^{-6}	變化
	熱氧化矽	70	0.2	0.35×10^{-6}	壓應力 (e.g. 350 MPa)
	PECVD 氧化矽	—	—	2.3×10^{-6}	—
	LPCVD 氮化矽	270	0.27	1.6×10^{-6}	張應力
	鋁	70	0.35	25×10^{-6}	變化
	鎢	410	0.28	4.3×10^{-6}	變化
	聚亞醯胺	3.2	0.42	$20-70 \times 10^{-6}$	張應力

膜製程一開始便找到低能量、晶體位置，故可快速地在基材開始成長。由非晶轉變到晶體結構的鍍膜溫度取決於許多參數，例如鍍膜速率、氫氣的分壓、全部壓力、摻雜物的出現和雜質的存在 (O、N 或 C) 等⁽²⁰⁾。

在晶體區域，許多成核作用在具有許多微小晶粒的薄膜/基材界面到頂部柱狀微晶之間的轉換區域產生，圖 5.14 為在 620—650 °C 成長多晶矽柱狀薄膜的示意圖，包含細小、任意方向晶粒的轉換區域出現在靠近二氧化矽層之處。這裡結晶化的速率比鍍膜速率更快，由頂部細小晶粒開始，柱狀晶粒的直徑會在 0.03 和 0.3 μm 之間變化⁽²⁰⁾。這些柱狀粗大晶粒結構是由細小晶粒中競爭成長的製程所產生，在此過程中留下優選方向的晶粒在垂直方向快速成長，而在錯向、慢速成長的晶粒則慢慢消失⁽²¹⁻²²⁾。鍍膜的溫度愈低時，開始的晶

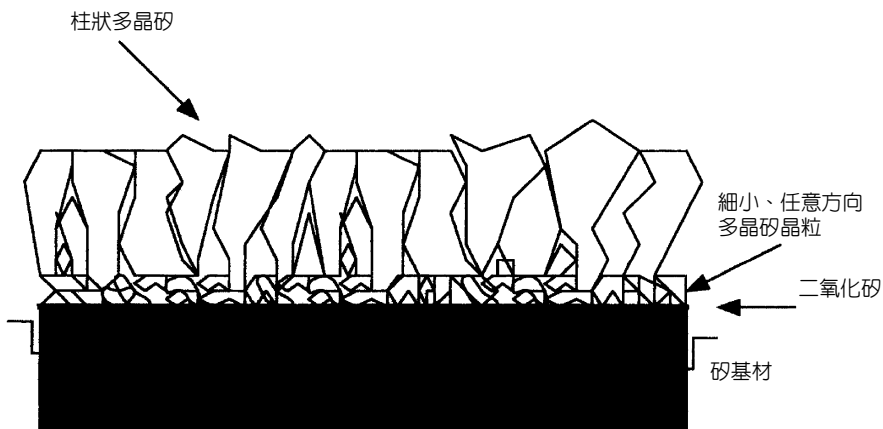


圖 5.14
在 620—650 °C 成
長多晶矽柱狀薄膜
的示意圖⁽⁵²⁾。

粒尺寸愈小。在 700 °C 時薄膜也呈現柱狀，然而晶粒會穿過整個薄膜的厚度呈圓柱形擴展，並且在靠近二氧化矽界面會沒有轉換區域⁽¹⁸⁾。

多晶矽薄膜的應力會隨著鍍膜溫度和矽烷的壓力變化而呈現顯著的變化。Guckel 等人發現低於 600 °C 所沉積的主要是非晶薄膜，證實在應變大小高達 -0.67% 時有高的壓應力現象⁽¹⁹⁾。當溫度超過 600 °C 時，會出現張應力，而 Krulevitch 指出此張應力薄膜反而會在溫度更高時 (≥ 620 °C) 再變回壓應力。當薄膜在溫度高於 630 °C 沉積時，所有的應力都會變成壓應力，而且當溫度增加時，壓應力會跟著降低。多晶矽薄膜的應力梯度可以解釋為什麼當從基材釋放時，未摻雜和未退火的壓應力多晶矽的樑會趨於向上捲曲 (正向應力梯度)⁽²³⁾。

利用高解析度的穿透式電子顯微鏡觀察材料微結構，Krulevitch 等人⁽¹⁸⁾ 和 Guckel 等人⁽¹⁹⁾ 皆發現材料微結構和其表現的應力之間有極大的關聯。Guckel 等人發現在低於 600 °C 沉積時主要為非晶薄膜，在靠近基材界面的區域，會有介於 100 和 4000 Å 之間的晶粒大小成長。Krulevitch 等人則發現伸張、低溫 (605 °C) 的薄膜會有矽晶粒從薄膜厚度中被驅散出的現象，並且提出在高溫 (≥ 620 °C) 時，薄膜的壓應力與這些柱狀晶粒的競爭成長機制有關，並推斷熱源對應力影響較不顯著。

Guckel 等人並發現在氮中退火或在真空裝置下，可將壓應變 (-0.007) 之低溫多晶矽薄膜轉變成可控制於 0 到 +0.003 之間應變水準的張應變 (參考圖 5.15 的上方曲線)。在退火期間，沒有顯著的晶粒尺寸增加 (100–4000 Å)，但可測量出表面粗糙度會輕微地增加。這類型的多晶矽稱作細小晶粒多晶矽。Guckel 等人解釋這個應變場逆變換的原因為：當薄膜的非晶區域結晶，它會趨於收縮，但由於限制了新區域的結晶，於是產生張應力，更高溫度的薄膜，在退火期間具有較低的應變，但是應變仍為壓縮 (參考圖 5.15 的下方曲線)。此外，在此情況下，晶粒尺寸會增加且表面會變得更粗糙，後者可稱為粗大晶粒多晶矽。微小晶粒多晶矽具有好的伸張應變，然而，它卻不能摻雜出像粗糙晶粒多晶矽那麼低的電阻率。因此，應該把微細晶粒多晶矽看作是一種結構材料，而不是一種電子材料。

總之，多晶矽的應力和材料的微結構有密切關係，在鍍膜的非晶到晶體變化過程中會產生張應力，且在晶粒競爭成長機制中會產生壓應力。在 600 到 650 °C 之間沉積的多晶矽會有一個 {110} 的優選方向，而在高溫時，{100} 方向主導一切，摻雜物、雜質和溫度會影響優選方向⁽²⁰⁾。Drosd 和 Washburn 等人提出一個模型來解釋實驗所觀察到的現象，非晶矽在 {100} 表面的再成長速率最快，{110} 和 {111} 分別比它慢 2.3 和 20 倍⁽²⁴⁾。有趣的是，對於結晶圖形平面的蝕刻，後者在鹼性蝕刻液中可明確分辨出快速與慢速等級的蝕刻速率。Elwenspoek 等人因此深入觀察矽平面蝕刻和成長平面的對稱性，而發展出新的理論來解釋非等向性蝕刻⁽²⁵⁾。在表 5.9 中，列出此處所討論的粗大和微小晶粒多晶矽的特性比較。

藉由控制基材的本質，使得前文所描述的應變圖形更加地複雜。例如從 disilane (Si_2H_6) 在溫度低於 480 °C 時沉積的非晶矽 (α -矽)，以及在 600 °C 連續退火所得結晶，可證明在二氧化矽表面底下會有大結晶尺寸附屬的情形發生。以 $\text{HF}:\text{H}_2\text{O}$ 或 $\text{NH}_4\text{OH}:\text{H}_2\text{O}:\text{H}_2\text{O}$ 處理

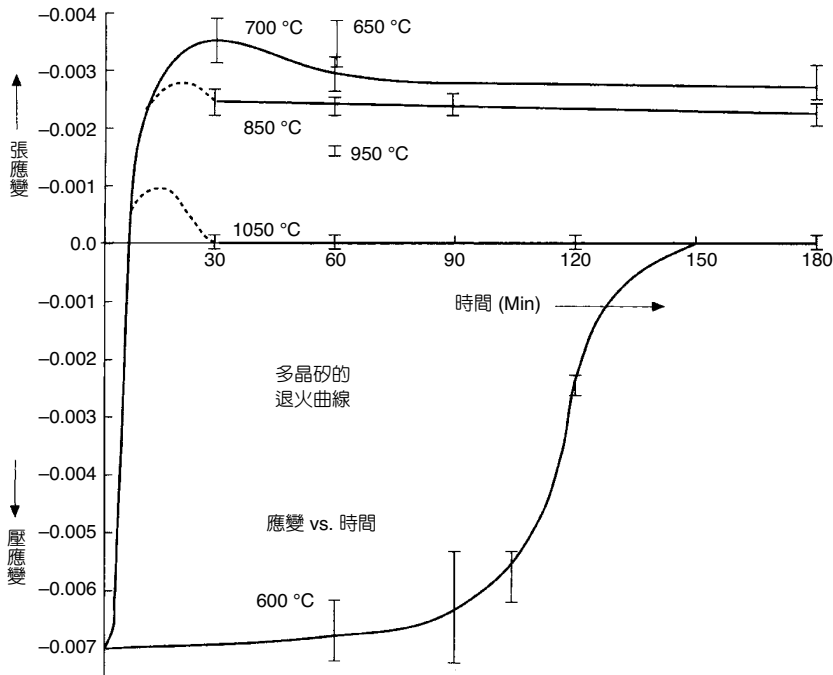


圖 5.15

多晶矽薄膜退火與應變關係圖。上方曲線為低溫薄膜，下方曲線為高溫薄膜。

這個表面，可以產生大晶粒尺寸的多晶矽薄膜，比沒有二氧化矽處理的情況大兩倍或三倍，相信這是由於成核速率疊加的結果⁽²⁶⁾。Abe 和 Reed 等人藉由直流磁濺鍍和後退火處理製造出低應變的多晶矽薄膜，這個薄膜呈現出非常小的局部應力和非常平滑的結構。其鍍膜速率為 193 Å/min，而且基材是不冷卻也不加熱，其平均粗糙度可與拋光、裸露矽基材的表面粗糙度相比較⁽²⁷⁾。

(2) 摻雜的多晶矽

以微機械製造而言，較常採用摻雜的多晶矽，摻雜物可降低電阻率以產生導體和控制應力。多晶矽可以藉由擴散、佈值或者在鍍膜期間加入摻雜氣體 (即時摻雜) 等方式來加以摻雜。即時摻雜多晶矽薄膜可以減少製造摻雜微元件所需的許多製程步驟，並可提供通過薄膜厚度而均勻摻雜的能力。利用磷即時摻雜多晶矽，可以透過在熱壁 LPCVD 設備中保持大約 1 vol% 的磷酸對甲烷氣體流動比例完成摻雜。在這個比例，薄膜內的磷會超出飽和限制，且在晶界會有過量摻雜劑偏析 (segregate) 現象⁽²⁰⁾。對於即時磷摻雜的多晶矽而言，在未摻雜的薄膜上，會觀察到相同的非晶到晶體成長的轉換過程，而材料的微結構與鍍膜溫度及鍍膜壓力有關。關於轉換溫度，摻雜薄膜比未摻雜的多晶矽來得低，而且會在 580 到 620 °C 之間發生轉換^(28,29)。磷摻雜可提升非晶矽的結晶形成⁽³⁰⁾，因為用磷氣體鈍化多晶矽表面會降低多晶矽的鍍膜速率⁽²⁸⁾，降低約 25 倍的速率⁽³¹⁾。更慢的鍍膜速率允許原子有更多時

表 5.9 粗大和微小晶粒多晶矽的特性比較。

	粗大晶粒多晶矽	微小晶粒多晶矽
沉積溫度 (°C)	620–650	570–591.5
表面粗糙度	粗糙，> 5 nm	平滑，< 1.5 nm
晶粒大小	未摻雜質：16–32 nm 摻正型雜質：24–40 nm	非常小晶粒
沉積時應變	–0.007 (壓應變)	–0.007 (壓應變)
高溫退火的效應	晶粒大小增加，殘餘應變減少不過仍維持壓應力，但彎曲力矩減少	晶粒成長至 10 nm，也可以至 70–90 nm，在應變上有很大的變化，從壓應變到張應變
乾式和濕式蝕刻速率	對摻雜物的材料速率較快；和摻質濃度有關	對摻雜物的材料速率較快，和摻質濃度有關
織狀結構方向	剛沉積為 <110> 方向 正型沉積為 <311> 方向	剛沉積沒有方向性；和摻雜濃度有關，900–1000 °C 退火後為 <111> 方向

間找到晶體位置 (site)，使晶體可在較低的溫度成長。從表 5.9 得知，磷摻雜之多晶矽的晶粒尺寸比未摻雜材料大 (240–400 Å)，而且在摻雜材料中的 {311} 平面可表現出多面體的結構。

對於即時摻雜的沉積製程，薄膜厚度的控制、沉積速率和均勻的沉積通常比未摻雜多晶矽薄膜的沉積複雜，有關的反應參數包括不同溫度的第二種氣體和壓力也在內。除此之外，對於反應室清潔的標準要求更多，因此許多 MEMS 微製造仍使用擴散的沉積製程，擴散對於多晶矽薄膜沉積是一種有效方法，特別是非常厚 (> 2 μm) 和高摻雜的薄膜 (例如電阻率為 $10^{-4} \Omega \cdot \text{cm}$)。然而，擴散是一種高溫製程，通常介於 900 到 1000 °C 之間。因此，製程若需要長擴散時間來達成一定深度的均勻摻雜，就無法與互補金屬氧化半導體 (CMOS) 整合結構互補的前 MEMS 製程相容，像即時摻雜一樣，必須適當的執行擴散製程，以確保通過薄膜厚度的摻雜劑可以均勻分布，所以對於薄膜厚度的機械性質，其摻雜有關的變動可以最小化。

因為犧牲層摻雜的二氧化矽可以當作一個擴散源，可使用摻雜的氧化物犧牲層以減輕利用擴散製程均勻摻雜薄膜。磷是在多晶矽 MEMS 中最常見的摻雜劑，由於在多晶矽的擴散速率明顯比單晶矽快，預期可以提高晶圓邊界的擴散速率，多晶矽薄層 (例如小的等晶圓) 的擴散係數約為 $1 \times 10^{12} \text{ cm}^2/\text{s}$ 。另外，離子佈植也可用以摻雜多晶矽薄膜，藉由經常調整佈植能量，因此集中曲線的最高點會靠近薄膜的中間點。當必要時，不同的佈植步驟配合不同的能量，可以用來均勻分布薄膜厚度的摻雜性。為了佈植摻雜物的電子性活化 (activate) 及修護多晶矽薄膜因佈植而產生的有關損壞，高溫退火步驟是必需的，通常佈植

多晶矽薄膜的電阻率不像擴散摻雜薄膜那麼低。此外，由於需要特定的佈植設備，故限制這個方法在多晶矽 MEMS 的可行性。

在較低的鍍膜溫度和更高的壓力時，微結構會由非晶和晶體等區域組成，而以更高溫度和較低壓力產生的柱狀薄膜，會使得沉積薄膜表現出殘餘壓應力。這些柱狀薄膜越接近薄膜表面會有越大的應力梯度，與未摻雜柱狀多晶矽的梯度相反。這應力梯度很可能是由於磷在薄膜上不均勻分布所造成。如同未摻雜的多晶矽，磷摻雜的多晶矽薄膜可藉由在磷環境中即時摻雜沉積薄膜，然後以退火技術獲得平滑表面（細小晶粒）^(32,33)。摻雜磷的多晶矽比未摻雜的多晶矽更快速氧化，而氧化速率是由在多晶矽表面的摻雜物濃度所決定⁽²⁰⁾。

即時磷摻雜的兩個缺點為：較低鍍膜速率和降低薄膜厚度的均勻性^(31,34)，然而不均勻性可以藉由調整反應室的幾何形狀而加以改進⁽²⁸⁾。即時磷摻雜的較低鍍膜速率可以藉由降低磷化氫/矽烷的流動比例為 1 : 3 得到改善⁽³⁵⁾。即時磷和砷摻雜可降低鍍膜速率，但硼乙烷 (diborane) 摻雜的硼多晶矽會使得它的 p^+ 加速鍍膜速率⁽²⁰⁾。硼、砷和磷摻雜的多晶矽其斷裂應力值分別是 2.77 ± 0.08 GPa、 2.70 ± 0.09 GPa 和 2.11 ± 0.1 GPa，而未摻雜多晶矽的斷裂應力值為 2.84 ± 0.09 GPa。較低的磷摻雜材料會產生大的表面粗糙度，且在高磷摻雜薄膜中會有因過度晶粒成長而產生的大量缺陷⁽³⁶⁾。

由於低溫多晶矽鍍膜的需求，使得 320 °C PECVD 鍍膜方法特別受到喜愛，在 50 kHz 平行式平面二極反應室中沉積，可以即時摻雜並藉由快速升溫退火 (RTA) 加以結晶 (RTA 條件：1100 °C，100 秒)。藉由快速升溫退火的細小晶粒，PECVD 薄膜有好的電子特性和介於 20 到 30 之間的量規因子 (gauge factor)，與已經發表之其他類型的多晶矽類似⁽³⁷⁾。多晶矽的電子性質與薄膜的晶粒結構有很大的關係，其晶界提供了一個位能障礙 (potential barrier) 限制電荷載子移動，從而影響薄膜的導電率。對磷摻雜多晶矽而言，電阻率會隨著磷濃度增加超過 $1 \times 10^{21} \text{ cm}^{-3}$ 而降低，當超過此值時，電阻率在 1000 °C 退火之後可以達到 $4 \times 10^4 \Omega \cdot \text{cm}$ 。對於高磷摻雜多晶矽而言，最大的移動率約為 $30 \text{ cm}^2/\text{V} \cdot \text{s}$ 。在載子傳遞過程，晶界和離子雜質的散射 (ionized impurity scattering) 是影響載子移動率和導電率的重要因素，多晶矽的熱導電率和薄膜晶粒結構有很大的關係⁽³⁸⁾。對細小晶粒薄膜而言，熱導電率約在 0.30 到 0.35 W/cm·K 之間，此值大約是單晶矽的 20% 到 25%。對於較大晶粒薄膜而言，熱導電率範圍約是單晶矽的 50% 到 85%。晶粒愈大，其導電率愈高。

對於 MEMS 應用而言，傳統用來沉積多晶矽薄膜的技術為 LPCVD，但沉積速率限制了最大的薄膜厚度約為 5 μm 。然而對於許多元件設計，所需的結構層厚度並不容易利用 LPCVD 製程完成。對於這些元件，晶圓接合和背面蝕刻 (etchback) 等技術通常用來在基材犧牲層製造超過 10 μm 厚度的單晶矽。然而有種沉積技術能在基材犧牲層產生厚的多晶矽薄膜，此厚的多晶矽薄膜通常稱為磊晶—多晶 (epi-poly)，因為可用矽磊晶膜反應元件在高溫製程中來沉積這些薄膜。傳統的 LPCVD 多晶矽沉積製程只有 100 $\text{\AA}/\text{min}$ 的沉積速率，而磊晶—多晶製程可以有 1 $\mu\text{m}/\text{min}$ 的沉積速率⁽³⁹⁾。高沉積速率是藉由一些沉積條件，如高基材溫度 (高於 1000 °C) 和高沉積壓力 (大於 50 Torr) 來達成。多晶矽薄膜通常在二氧化矽犧

性層進行沉積，並已用於機械性質測試結構的製造⁽³⁹⁻⁴¹⁾、熱致動器、電子式致動加速器⁽³⁹⁾和陀螺儀⁽⁴²⁾。為了控制成核、晶粒大小和表面的粗糙度，會使用一種 LPCVD 多晶矽起始層。通常磊晶—多晶薄膜的微結構和殘餘應力與沉積條件有關，使用壓縮薄膜會有最大的 (110) 和 (311) 晶粒⁽⁴⁰⁻⁴¹⁾，且伸張薄膜會有隨機混合的 (110)、(100)、(111) 和 (311) 晶粒⁽⁴⁰⁾。由微製造測試結構所量測得到的磊晶—多晶楊氏係數，可與 LPCVD 多晶矽相比擬⁽⁴¹⁾。

5.3.2 多孔矽

多孔矽 (porous silicon) 是可以應用在 MEMS 技術方面的一種矽，其是在室溫下利用氫氟酸電化學蝕刻矽所製造。在正常的情況下，矽不會被氫氟酸所蝕刻，因此氫氟酸廣泛用於面型微加工作為多晶矽氧化犧牲層的蝕刻劑。在一個使用氫氟酸作為電解液的電化學電路中，在矽表面的正電荷載子 (電洞) 導致氟原子和氫原子鍵結於矽表面。此反應延伸至次表面鍵的交換，最後移除了氟化的矽。蝕刻表面的品質與由電流密度控制的電洞密集度有關，高電流密度會提高電洞的密度而產生光滑的蝕刻表面，而低電流密度導致電洞的密度降低，並且會將表面缺陷區域集中在一起。這些表面缺陷會由於蝕刻而擴大，並導致氣孔的形成，氣孔大小和密度與使用的矽的類型和電化學電池條件有關。單晶矽和多晶矽可以轉變為多孔矽，且能有百分之八十的多孔性。

由於多孔矽具有高表面體積比 (surface-to-volume ratio)，吸引了許多 MEMS 的應用。如預期的，多孔矽已有許多氣體的和液體的應用被提出，包括在化學和質量感測的過濾器膜和吸收層⁽⁴²⁾。高表面體積比也讓多孔矽可作為形成厚的熱氧化起始材料，適當氣孔大小能夠用來說明熱氧化物的體積膨脹。當使用單晶矽基材來形成多孔性薄膜時，沒有蝕刻的單晶依舊保留住，因此提供磊晶膜成長的適當模板。有研究指出 CVD 塗層 (coating) 不會穿透多孔區域，但會在表面孔穴產生過量塗層⁽⁴³⁾。對於面型微加工的局部成形，僅僅結合電化學蝕刻、磊晶膜成長、乾式蝕刻和熱氧化，可以產生絕緣結構的矽。在 MEMS 有關的應用方面為直接使用多孔矽當作多晶矽的犧牲層，以及單晶矽的面型微加工。這製程包含透過選擇性摻雜的 *pn* 界面 (junction) 形成或使用電子式絕緣薄膜所產生的電子絕緣矽結構層⁽⁴³⁾。基本上，氣孔的形成只會在帶電的表面上發生，弱的矽蝕刻劑會強烈攻擊這些孔狀區域形成孔洞，但不會破壞矽結構層。由於多孔矽在氫氟酸中具有穩定的化學性質，並可容忍高溫製程步驟，因此是微加工製程不錯的選擇材料。

多孔矽可能的例外情況為使用上面提到的製程來讓多晶矽應用於 MEMS，不論是在薄膜沉積或應力釋放退火步驟，皆需在 570 °C 的基材溫度。這樣的高溫製程限制了使用其他非矽的材料，例如金屬化的鋁和犧牲層的聚合物。假如它們能夠通過這些製程的話，對於多晶矽的微製造會有很大的幫助。對於多晶矽低溫沉積製程的發展大多集中在鍍膜技術⁽⁴⁴⁻⁴⁵⁾。早期的研究主要強調能夠在合理的沉積速率 (191 Å/min) 和低殘留應力條件下，鍍製非常薄的薄膜 (平均表面粗糙度 25 Å)⁽⁴⁴⁾。這製程包含使用氫濺鍍氣體從矽靶材作直流磁控，

腔體壓力為 5 mTorr 及電漿功率為 100 瓦，基材是由熱氧化的矽晶圓所構成。其中研究報告指出在 700 °C 的氮氣中進行兩個小時後沉積退火，可以完成結晶化和低應力的沉積薄膜。另一個研究團隊 Honer 等人研發相關高分子材料，以利矽基材和面型微加工的製程整合⁽⁴⁵⁾。方法是將矽薄膜濺鍍在聚亞醯胺犧牲層上，為增加微加工矽結構的導電率，這些鍍製的矽薄膜會像三明治一樣被包夾在兩個鈦鎢合金電鍍層之間。藉由氧電漿蝕刻聚亞醯胺，將元件結構釋放，其中高溫製程步驟為加熱聚亞醯胺，會在 350 °C 中執行 1 小時。在含 CMOS 元件的基材上，製造鍍膜的矽微結構，測試此製程的可靠度，結果顯示此結構的元件性能並不會在製程中被破壞。

5.3.3 二氧化矽

二氧化矽可以在矽基材上以熱氧化生成，也可以有不同的沉積製程，以滿足不同的需求。對於多晶矽面型微加工而言，二氧化矽被當作犧牲層材料，可以在不破壞多晶矽的蝕刻劑中快速溶解。二氧化矽也被用來作為厚多晶矽薄膜在乾式蝕刻的蝕刻遮罩，因為它具有對多晶矽乾蝕刻化學反應物較高的選擇比與抵抗力。在二氧化矽成長和沉積製程中，最廣泛使用於多晶矽面型微加工的製程為熱氧化和 LPCVD。矽的熱氧化過程需在高溫 (例如 900 到 1000 °C 之間) 和氧氣或者水蒸氣中進行。因為熱氧化是一種自我限制製程 (即當薄膜厚度增加時，氧化物成長速率會減少)，實際上能夠獲得的薄膜厚度最大值約為 2 μm，但在許多犧牲層應用上已經足夠了。

在 MEMS 應用中，二氧化矽薄膜的沉積可以採用低溫氧化 (low-temperature oxidation, LTO) 的 LPCVD 製程。通常 LPCVD 可提供比熱氧化溫度低很多的方式，以沉積出厚度大於 2 μm 的二氧化矽薄膜。LTO 薄膜不僅可以在低溫沉積，而且在氫氟酸中有比熱氧化薄膜更高的蝕刻速率，可以在多晶矽面型微加工元件中顯著快速的釋放。LPCVD 製程的優點為摻雜氣體可以混合在流動的原料氣體中，用以摻雜已沉積的二氧化矽薄膜，例如結合磷以產生磷矽玻璃 (phosphosilicate glass, PSG)。PSG 的形成是採用和 LTO 薄膜一樣的沉積製程，是在含有磷 2% 到 8% 環境中，增加磷化氫 (PH₃) 以摻雜此玻璃。PSG 在氫氟酸中有比 LTO 薄膜更高的的蝕刻速率，能夠用以製造多晶矽面型微加工元件。PSG 可在高溫 (例如 1000 到 1100 °C 之間) 中流動，可以用來製作平滑的表面形狀。除此之外，兩 PSG 層間夾一層多晶矽薄膜可作為磷摻雜源，可提升以擴散為基礎之摻雜方法的均勻性。

磷矽玻璃和 LTO 薄膜會在熱壁、低壓、矽玻璃反應爐中沉積，典型的沉積速率約為 100 Å/min。前驅氣體包含作為矽來源的矽甲烷，作為氧化源的氧或氧化氮 (N₂O，笑氣)，在 PSG 的製程中，PH₃ 則作為磷來源。因為矽甲烷為自燃性 (即在氧氣中會自主性燃燒)，在 400 到 500 °C 之間的沉積溫度，門式注入法的沉積氣體會沿著管子不均勻沉積，產生大量氣體消耗的情形，因此這些氣體必須使用沿著分布於管子長度的注入器引入爐中。晶圓會垂直地擺放在籠罩的晶舟中，以確保氣體會均勻的通過晶圓。在籠罩的晶舟中，每個槽

中的兩個晶圓會背對背擺放，以降低晶圓背後的二氧化矽沉積。

低溫氧化薄膜和 PSG 薄膜通常會在溫度 425–450 °C 和壓力 200–400 mTorr 之間沉積。由於在薄膜中結合了氫，低的沉積溫度導致 LTO 和 PSG 的薄膜比熱氧化薄膜緻密性較差，但利用高溫 (1000 °C) 退火步驟能使 LTO 薄膜更緻密。因為 LTO 和 PSG 為低密度的薄膜，增加了在氫氟酸中的蝕刻速率，使得它們成為多晶矽面型微加工重要的犧牲層材料。LTO 和 PSG 沉積製程使用低的基材溫度，所產生的反應物為低表面移動性，故很少可均勻覆蓋到非平面表面。雖然沉積薄膜在深溝的底部表面有較薄的情況，然而對於許許多多晶矽面型微加工應用而言，此處的討論所涵蓋的步驟已經足夠。

在多晶矽面型微加工中，二氧化矽犧牲層的溶解對於釋放自由站立 (free-standing) 的結構為關鍵性的步驟，通常這釋放過程所使用的為 49 wt% 的氫氟酸。對於大結構物而言，普遍的方式為使用濕化學蝕刻定義氧化物薄膜圖案，稱為在緩衝氫氟酸 (28 mL 49% HF、170 mL H₂O 和 113 g NH₄F, buffered hydrofluoric acid (BHF)) 中蝕刻，或稱為緩衝氧化蝕刻 (buffered oxide etch, BOE)。

對於許多 MEMS 應用而言，熱氧化矽、LTO 薄膜和 PSG 為合適的電絕緣體。熱氧化物和 LTO 薄膜的介電常數分別為 3.9 和 4.3；熱二氧化矽的介電強度為 1.1×10^6 V/cm，而 LTO 薄膜大約是熱二氧化矽的 80%，另外熱二氧化矽的壓應力大約為 3×10^9 dyne/cm²(46)。然而對 LTO 薄膜而言，已經摻雜的殘餘應力為張應力型式，約為 1 到 4×10^9 dyne/cm²(46)。在 LTO 薄膜中增加磷 (如 PSG)，當磷的濃度為 8% 時，可降低殘餘張應力到大約 10^8 dyne/cm²(47)。在典型條件下，當氧化薄膜直接在矽基材沉積時，以上這些資料具有代表性。然而，氧化薄膜的應力最終值會像任何後處理的步驟一樣，是製程中一個重要函數 (strong function)。

對於 MEMS 應用而言，另一種低壓製程為電漿輔助化學氣相沉積 (PECVD)，可在微製造氣體渦輪引擎的絕緣層中沉積出低應力且非常厚 (10–20 μm) 的二氧化矽薄膜(48)。選擇 PECVD 的部分原因是因為它是低溫沉積製程，且可以提供合理的沉積速率以沉積出期望的薄膜厚度。此種製程可使用的沉積氣體除 SiH₄+O₂ (或 N₂O) 外，還可使用具有 TEOS (tetraethoxy silane) 傳統的平行板反應器，此 TEOS 通常在 LPCVD 前製程中被當作來源氣體。如同預期的，研究發現在薄膜上薄膜應力與分解氣體的濃度有關，且退火的薄膜容易產生破裂。藉由使用薄的 Si₃N₄ 薄膜結合厚的二氧化矽薄膜，發現可以製造出低應力和無龜裂的二氧化矽薄膜。表 5.10 所列為各種沉積方法所得氧化矽的性質比較(49)，可知熱氧化矽和 LPCVD 氧化矽的階梯覆蓋性最好，熱氧化矽的折射率為 1.46、熱穩定性最佳，且 1% HF 的蝕刻速率最慢，為 3 nm/min；相反的，PECVD 氧化矽的製程溫度最低，但階梯覆蓋性較差，折射率為 1.47，熱穩定性較差 (失去 H)，1% HF 的蝕刻速率較快，為 40 nm/min；其他方法的氧化矽性質則介於中間。

於 MEMS 製程中，有另外兩種二氧化矽家族的材料受到更多的注意，特別是現在的材料系統已經擴大超出了傳統的矽製程。第一種材料稱為晶體石英，如 5.2.2 節所敘述，第二種為旋塗式玻璃 (spin-on glass, SOG)，是一種使用在薄膜型式、可在 IC 製程中當作一種平

表 5.10 各種沉積方法所得氧化矽的性質比較表。

沉積種類	PECVD	SiH ₄ + O ₂	TEOS	SiCl ₂ H ₂ + N ₂ O	Native Oxide (thermal)
傳統溫度 (°C)	200	450	700	900	1100
成分	SiO _{1.9} (H)	SiO ₂ (H)	SiO ₂	SiO ₂ (Cl)	SiO ₂
階梯覆蓋	變化	不一致	一致	一致	一致
熱穩定度	損失 H	致密化	穩定	損失 Cl	極佳
密度 (g/cm ³)	2.3	2.1	2.2	2.2	2.2
折射率	1.47	1.44	1.46	1.46	1.46
應力 (MPa)	300 (-)–300 (+)	300 (+)	100 (-)	300 (-)	300 (-)
介電強度 (10 ⁶ V/cm)	3–6	8	10	10	10
蝕刻速率 (nm/min) (H ₂ O : HF = 100 : 1)	40	6	3	3	~3

坦化介質的材料。這材料是一種聚合物，可提供適當黏性來進行旋轉塗附，並且可以在旋轉基材上於室溫下執行，它具有提升溫度以形成固體薄層的功效。

列舉兩篇文獻說明 SOG 在 MEMS 的潛能。第一為 SOG 被發展成一種厚薄膜犧牲型材料，可用來定義厚多晶矽薄膜圖案⁽⁵⁰⁾。第二為具有高深寬比的通道平板微結構可由 SOG 製造出來⁽⁵¹⁾。

Yasseen 等人提出一種製程來製造 SOG 薄膜，其厚度為 20 μm，同時具有化學機械研磨 (CMP) 程序和蝕刻技術⁽⁵⁰⁾。這些厚 SOG 薄膜會在填滿 10 μm 厚的 LPCVD 多晶矽薄膜模型中，選擇 CMP 來平整化，並逐步溶解在鹽酸：氫氟酸：水的濕蝕刻劑中，以顯露出圖樣的多晶矽結構。這些加溫的 SOG 薄膜與多晶矽沉積製程完全相容，表示 SOG 能在結構層之間具有極大的縫隙，以製造 MEMS 元件。

利用 SOG 能製造出具有高深寬比的通道平板微結構⁽⁵¹⁾，此製程需要使用模具來產生結構。電鍍的鎳被用來當作模具材料，使用傳統的 LIGA 製程配合鎳不斷地更換電鍍模具製造，以 SOG 填滿鎳模具，並可由相反的電鍍製程中移除犧牲鎳模型。在這些例子中，製造出來的 SOG 結構高度可超過 100 μm，基本上此種體型微加工是採用犧牲模具進料系統以製造微結構。

5.3.4 氮化矽

氮化矽 (SiN_x) 已廣泛使用在 MEMS 中，具有電絕緣作用、表面保護層 (passivation)、蝕刻罩幕，以及可當作機械材料等特性。沉積 Si₃N₄ 薄膜常使用的兩種沉積方法為 LPCVD 和

PECVD。PECVD SiN_x 通常是非計量比 (nonstoichiometric)，且含有顯著的氫濃度。PECVD Si_3N_4 在微加工的應用是有些限制的，因為薄膜的多孔洞性質，使得它在氫氟酸中的蝕刻速率很高 (通常比熱氧化成長的氧化矽高)。然而，PECVD 能沉積接近於無應力的 SiN_x 薄膜，這對於許多 MEMS 應用而言具有吸引力，尤其是在封蓋 (encapsulation) 和封裝的範圍。

不同於 PECVD，LPCVD SiN_x 對於化學蝕刻具有極佳抵抗性，使得其成為許多矽體型和面型微加工應用的材料。LPCVD SiN_x 通常用來當作絕緣層，可將元件結構與基材和其他元件結構加以隔離，主要是因為它具有電阻率 $10^{16} \Omega \cdot \text{cm}$ 的絕緣性和 10^7 V/cm 的崩潰電場 (field breakdown limit)。表 5.11 為 LPCVD 和 PECVD 氮化矽的性質比較表⁽⁵²⁾，由表可知 LPCVD 氮化矽有一致的階梯覆蓋性，折射率為 2.01，薄膜品質最佳，雜質較少，但製程溫度高；相反的，PECVD 氮化矽的製程溫度低，但階梯覆蓋性較差，折射率為 1.8—2.5，薄膜品質較差，雜質較多。

表 5.12 所列為 LPCVD 氮化矽在不同溶液或電漿中的蝕刻行為，其對 BHF 具有很好的抗蝕刻能力，以及高氧化矽對氮化矽的選擇比；在熱磷酸和 $\text{CF}_4\text{-O}_2$ 電漿中會被蝕刻，對氧化矽選擇比在熱磷酸中較高 (10 : 1)。圖 5.16 表示 LPCVD 氮化矽製程溫度與 $\text{SiH}_2\text{Cl}_2/\text{NH}_3$

表 5.11 LPCVD 和 PECVD 氮化矽的性質比較。

沉積方法	LPCVD	PECVD
溫度 (°C)	700—800	250—350
密度 (g/cm^3)	2.9—3.2	2.4—2.8
針孔	無	有
產量	高	低
階梯覆蓋	一致	差
顆粒	少	多
薄膜性質	極佳	差
介電常數	6—7	6—9
電阻率 ($\Omega \cdot \text{cm}$)	10^{16}	$10^6—10^{15}$
折射率	2.01	1.8—2.5
氫的原子百分比 (at.%)	4—8	20—25
能隙 (eV)	5	4—5
介電強度 (10^6 V/cm)	10	5
蝕刻速率 (濃 HF)	200 Å/min	
蝕刻速率 (緩衝 HF)	5—10 Å/min	
殘餘應力 ($\times 10^9 \text{ dyne/cm}^2$)	1T	2C—5T
波松比	0.27	
楊氏係數	270 GPa	
熱膨脹係數	$1.6 \times 10^{-6}/^\circ\text{C}$	

表 5.12 LPCVD 氮化矽的蝕刻行為。

蝕刻劑	溫度 (°C)	蝕刻速率 (Å/min)	選擇比
			Si ₃ N ₄ : SiO ₂ : Si
H ₃ PO ₄	180	100	10 : 1 : 0.3
CF ₄ -4% O ₂ 電漿	—	250	3 : 2.5 : 17
BHF	25	5-10	1 : 200 : ±0
HF (40%)	25	200	1 : > 100 : 0.1

流量比對殘餘應力、折射率以及 HF 蝕刻速率的影響⁽⁵²⁾。當製程溫度與 SiH₂Cl₂/NH₃ 流量比增加時，殘餘應力降低，折射率增加，且 HF 蝕刻速率降低。

LPCVD Si₃N₄ 薄膜會在水平式的反應室中沉積，典型的鍍膜溫度和壓力範圍分別介於 700 到 900 °C 以及 200 到 500 mTorr 之間，其沉積速率大約為 30 Å/min，標準的原料氣體是二氯矽甲烷 (SiH₂Cl₂) 和氮氣 (NH₃)。用 SiH₂Cl₂ 來取代 SiH₄ 的理由是它可以在需要的鍍膜溫度製造出均勻的厚薄膜，並允許晶圓緊密的置放在一起，因此可以增加每個反應室裝載晶圓的數量。為了製造合乎化學計量比 (stoichiometric) 的 Si₃N₄，NH₃ 對 SiH₂Cl₂ 流量的比例通常會選擇 10 : 1。同時考慮到氣體的損耗效應，會使用標準的反應室構造，其原料氣體採用門式注入方式，且溫度沿著管子的軸向呈梯度分布。在溫度為 700 到 900 °C 之間沉積的 LPCVD Si₃N₄ 薄膜為非晶結構，因此在溫度沿著管子的長度呈梯度分布狀況下，所沉積的材料性質不會有顯著的變化。因為 Si₃N₄ 是在反應限制區域下沉積，薄膜會在每個晶圓的兩面沉積出相同的厚度。

合乎化學計量比的 Si₃N₄ 薄膜其殘餘應力會較大且為拉伸應力，其值約為 10¹⁰ dyne/cm²。因為過厚的薄膜易於龜裂 (crack)，這樣大的殘餘應力限制已沉積的 Si₃N₄ 薄膜實

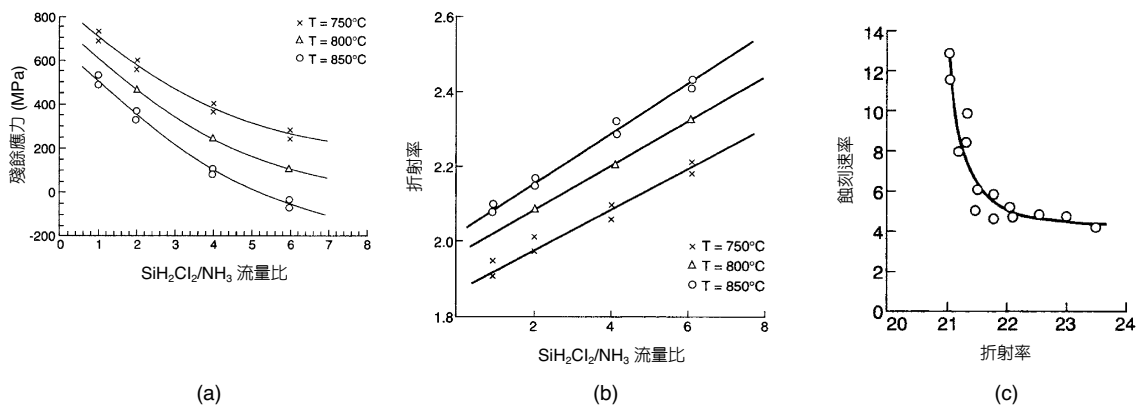


圖 5.16 LPCVD 氮化矽製程溫度與 SiH₂Cl₂/NH₃ 流量比對 (a) 殘餘應力和 (b) 折射率，以及 (c) HF 蝕刻速率的影響⁽⁵²⁾。

際厚度僅約數千埃 (angstrom, Å)。然而，合乎計量比的 Si_3N_4 薄膜已經用於壓阻式壓力感測器的機械支援結構和電絕緣層⁽⁵³⁾。為了減少殘餘應力，讓更厚的 Si_3N_4 薄膜在需要耐用的應用場合中能加以使用，具化學抵抗力的膜、非計量比的氮化矽 (Si_xN_y) 薄膜可以藉由 LPCVD 加以沉積。這些薄膜通常被認為與富矽 (Si-rich) 或低應力的氮化物有關，僅僅降低反應室中 NH_3 對 SiH_2Cl_2 的比例，可沉積超額量的矽。圖 5.17 顯示 Si-N 的相圖，穩定的氮化矽相為 Si_3N_4 ，不同比例的中間相可能在氮化矽沉積過程出現，實驗結果發現當 Si/N 的比例增加時，會降低氮化矽薄膜應力，但均勻性會變差，適當的 Si/N 比例約 6/1—4/1。當 SiH_2Cl_2 對 NH_3 比例為 6:1 時，在鍍膜溫度為 850 °C 和壓力為 500 mTorr 下，沉積的薄膜會有接近無應力的情況⁽⁵⁴⁾。增加矽的含量不僅可降低拉伸應力，也可以減少薄膜在氫氟酸中的蝕刻速率。於是低應力氮化矽薄膜已經在許多 MEMS 應用中取代了計量比 Si_3N_4 ，並可提升製造技術。例如低應力氮化矽薄膜已經在使用多晶矽作為犧牲層材料的面型微加工製程中，成功地作為結構材料⁽⁵⁵⁾。在這種情況下，像 KOH 和 EDP 的矽非等向蝕刻液會被用來溶解犧牲層的多晶矽。第二種的低應力氮化矽面型微加工製程為使用 PSG 當作犧牲層材料，並使用氫氟酸為基材溶解液來移除犧牲層⁽⁵⁶⁾。當然，由於 Si_3N_4 的介電 (dielectric) 性質，用它來當作 MEMS 材料會遭遇限制。然而，由於它的楊氏係數 (146 GPa) 與矽 (約 190 GPa) 同等級，使得它成為一個具有吸引力的機械元件材料。

對於基材、電絕緣層、犧牲層和結構層之間實質的互相影響，可以藉由在多層面型微加工製程的關鍵步驟來加以解釋。如圖 15.18 所示，為一利用快速成型製程 (rapid prototyping process) 技術所製造出來的矽微小馬達⁽⁵⁷⁾，這快速成型製程利用三種鍍膜和三種

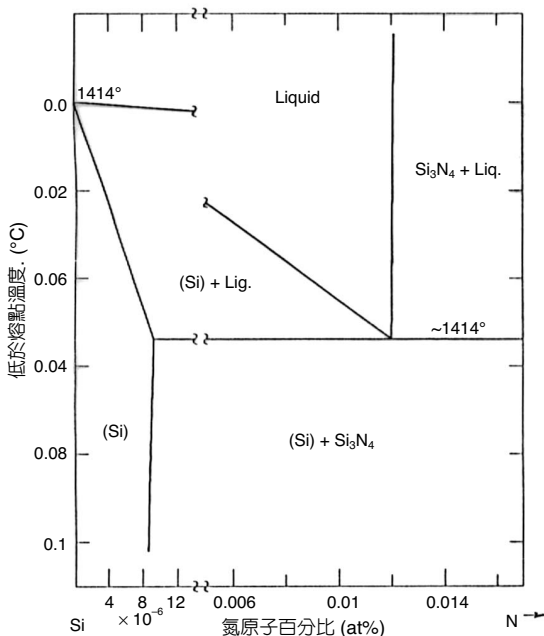


圖 5.17

Si-N 的平衡相圖，穩定的氮化矽相為 Si_3N_4 。不同比例的中間相可能在氮化矽沉積過程出現。

微影 (photolithography) 等步驟，實現法蘭軸承 (flange-bearing) 和側邊驅動 (side-drive) 的微小馬達，圖 5.19 所示為利用掃描式電子顯微鏡 (SEM) 所照的圖形⁽⁵⁷⁾。這元件由沉積於矽晶圓上的高磷摻雜 LPCVD 多晶矽結構部分所組成，並使用 LTO 薄膜來當作犧牲層和電絕緣層。一開始，厚 $2.4\ \mu\text{m}$ 的 LTO 薄膜會先在矽基材上沉積，之後厚 $2\ \mu\text{m}$ 的摻雜多晶矽層會在 LTO 薄膜上沉積。然後由微影和 RIE 等步驟完成定義轉子、定子和轉子/定子的氣隙。為了製造出法蘭，可在 LTO 薄膜上利用等向性蝕刻液加以蝕刻以創造出犧牲模型，然後部分氧化此多晶矽轉子和定子的結構，以產生一軸承間隙的氧化物 (bearing clearance oxide)。這個氧化步驟也會產生軸承法蘭模型，然後厚度為 1 到 $2\ \mu\text{m}$ 的高摻雜多晶矽薄膜會由微影和 RIE 等步驟來加以沉積並蝕刻圖案而產生這個軸承。基於這個觀點，微馬達的結構部分可完整的形成，而剩下的部分為在氫氟酸中蝕刻氧化犧牲層以釋放出轉子，並執行適當的乾式製程。在這個例子中，LTO 薄膜有三個目的：包含法蘭模型部分，它是自由旋轉轉子的犧牲下層，並可當作定子和軸承柱的隔離支撐物 (insulating anchor)。同樣地，熱氧化層係作為模型和電隔離層。由於 LTO 和熱氧化層的材料性質使得這些薄膜可以用在快速成型製程，因而可用最少的製程步驟來製造多層結構。毫無疑問地，二氧化矽是一種用來作為多晶矽面型微加工極佳的犧牲層材料，然而其他材料也能加以採用。根據化學性

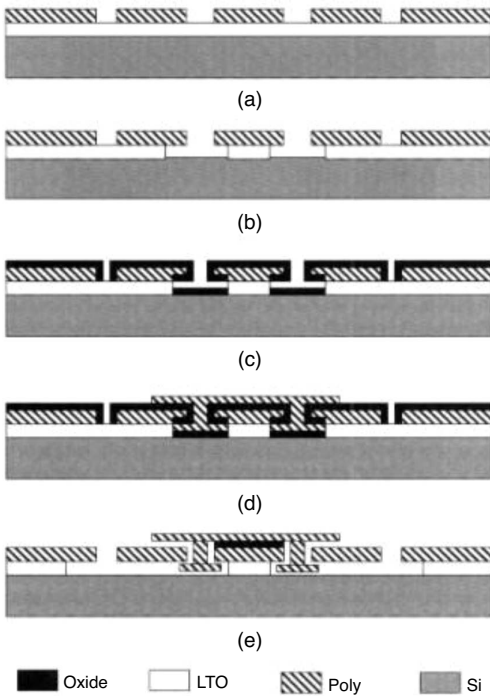


圖 5.18 利用快速成型製程技術製造矽微小馬達的製作流程圖⁽⁵⁷⁾。

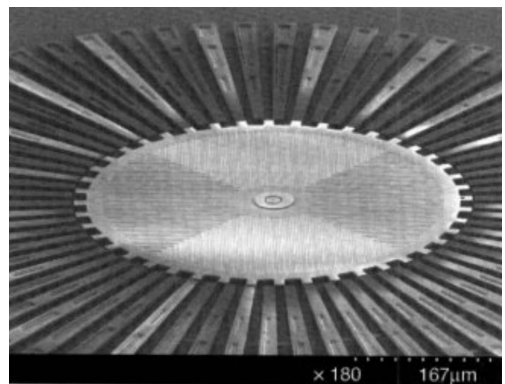


圖 5.19 快速成型製程技術所製矽微小馬達的 SEM 照片⁽⁵⁷⁾。

質，鋁是作為犧牲層的優選者，因為酸性基材的鋁蝕刻液可以完全溶解鋁，且不會蝕刻多晶矽。然而，LPCVD 多晶矽通常在溫度 580 到 630 °C 之間沉積，此溫度非常靠近或超過鋁的熔化溫度，所以鋁在多晶矽結構中並不適合當犧牲層。

利用多晶矽面型微加工的相關釋放製程 (release process) 在理論上相當簡單，但實務上卻很複雜，其目的是從獨立式的元件下面完全溶解犧牲氧化層，且不會蝕刻到多晶矽結構元件。晶圓／晶粒必須完全地浸泡在適當溶液中，而能在足夠長的時間內釋放出所有想要的部分，這可由不同濃度的電子等級 (electronic-grade) 氫氟酸來加以完成，包括 BOE，其對二氧化矽和多晶矽的蝕刻速率明顯不同。經過觀察，在氫氟酸釋放步驟期間，多晶矽的機械性質，包括殘餘應力、楊氏係數和破裂應變 (fracture strain) 都會受到影響⁽⁵⁸⁾。通常多晶矽的楊氏係數和破裂應變會隨著在氫氟酸中暴露時間增加和氫氟酸濃度增加而下降，而楊氏係數和破裂應變的降低表示薄膜機械完整性的退化 (degradation)。為縮短氫氟酸的釋放時間，結構會設計成具有進入孔 (access hole) 的形式，並挖出足夠大的孔徑，以幫助氫氟酸更容易流進犧牲氧化層，如此可以釋放多晶矽結構，且不會明顯降低薄膜的性質和元件性能。

5.3.5 碳化矽

矽在機械和電的材料使用上，為 MEMS 的發展提供了很廣泛的用途。然而在 MEMS 的使用仍受限於材料的物理性質，如矽基材的溫度必須限制在 200 °C 左右，才會有較低的磨損和較佳的化學環境。因此，使用替代材料以擴大 MEMS 在嚴酷環境 (harsh environments) 的應用是必需的。廣義上，嚴酷的環境包括高溫、高輻射、高磨損、高酸鹼性和基本的化學環境，其會限制矽的電、機械和化學等性質的使用條件。在直接替代矽的應用材料上，需要的是具化學惰性、硬度很高、對溫度不靈敏、可微加工的半導體。一般碳化矽和鑽石這一類的寬能帶半導體可呈現出在嚴酷環境用途中所需要的電、機械和化學的特性，在 5.3.5 和 5.3.6 兩節中，將討論碳化矽和鑽石在 MEMS 中的用途與發展。

碳化矽在高溫和高功率電子 (power electronics) 的潛力，使其可用來當作半導體。碳化矽是多形體的 (polymorphic)，亦即它有多種晶體結構，每一個結構具有相同的化學計量。碳化矽有三種主要的晶體型態：立方體 (cubic)、六方體 (hexagonal) 和菱形體 (rhombohedral)。其中立方結構稱為 3C-SiC，其電能帶是 2.3 eV，超過矽的兩倍。許多六方和菱形晶體已經被確認，最常見的是 4H-SiC 和 6H-SiC 六方體。4H-SiC 和 6H-SiC 的電能帶都高於 3C-SiC，分別是 2.9 和 3.2 eV。

一般碳化矽有高的熱傳導性，其範圍由 3.2 到 4.9 W/cm·K，且具有高的崩潰電場 (3×10^6 V/cm)。利用摻雜技術可將碳化矽薄膜製成負型和正型的半導體材料。相較於矽，碳化矽的硬度相當高，其楊氏係數在 300 GPa 到 700 GPa 的範圍，因此常被用來製作微機械振盪器和濾波器，主要是因為共振頻率會隨著楊氏係數增加而增加。

一般用於矽的濕蝕刻方法無法蝕刻碳化矽，但碳化矽可以在溫度超過 600 °C 時用 KOH 去蝕刻。碳化矽是一個不易熔化 (熔點 2830 °C) 的材料，其溫度必須超過 1800 °C 才會有相當的昇華 (sublimation)。儘管 4H-SiC 和 6H-SiC 單晶晶圓尺寸比矽小 (直徑三吋)，也比較昂貴，但它們在商業上是被接受的。由以上所陳述的特性，以及表 5.13 所列碳化矽和砷化鎵、矽和鑽石等其他材料的性質比較⁽⁵⁹⁾，就可知為什麼碳化矽在 MEMS 的應用中會扮演著非常重要的角色⁽⁶⁰⁻⁶¹⁾。

碳化矽薄膜可利用許多不同的技術成長或沉積，若要得到高品質的單晶薄膜，APCVD 和 LPCVD 是最常使用的方法，可由基材表面取向成長 4H-SiC 和 6H-SiC 薄膜來實現。此製程需要兩個先驅物，通常是矽甲烷 (SiH₄) 和丙烷 (C₃H₈)，以提供需要的 Si 和 C。典型的磊晶 (epitaxy) 成長溫度範圍為 1500—1700 °C，磊晶成長薄膜可以將 Al 和 B 摻雜在正型薄膜中，而將 N 和 P 摻雜在負型薄膜中。事實上，摻雜 N 可以有效的降低導電性，而剩餘的 N 集結在沉積系統中是相當高的，因此要成長沒有摻雜物的碳化矽實質上是不可能的。在此溫度範圍內，上層晶體的品質用來製造電子元件結構的構造物已是相當足夠的。

APCVD 和 LPCVD 可以在非碳化矽基材上沉積成長所需的晶體，即在 Si 上長 3C-SiC。因為 3C-SiC 和 Si 有相似的晶格構造，所以異質磊晶 (heteroepitaxy) 是可能的。此成長過程需要二個主要步驟。第一個步驟是碳化 (carbonization)，將溫度約 1300 °C 的矽基材暴露於氫/丙烷混合氣體中，其靠近表面的矽基材會轉換成 3C-SiC，再將 SiH₄ 加入氫/丙烷混合氣體中，可使這碳化層 3C-SiC 薄膜進而形成一個結晶的模板。因 Si 和 3C-SiC 有 20% 的晶格不相合 (mismatch)，導致所形成的 3C-SiC 薄膜會有晶格缺陷。碳化層的密度很高，但會因厚度的增加而降低，儘管如此仍較取向成長的 6H-SiC 和 4H-SiC 薄膜為佳。無

表 5.13 碳化矽、砷化鎵、矽和鑽石的材料性質比較表⁽⁶¹⁾。

性質	3C (6H)–碳化矽	砷化鎵	矽	鑽石
熔點 (°C)	2830 [昇華]	1238	1415	~3550 [天然] 1400 [相變化]
最高操作溫度 (°C)	873 (1240)	460	300	1100
熱傳導係數 (W/cm·K)	5	0.5	1.5	20
熱膨脹係數 (10 ⁻⁶ /K)	4.2	6.86	2.6	1.0
楊氏係數 (GPa)	448	75	190	1035
物理穩定度	極佳	尚可	佳	佳
能隙 (eV)	2.2 (2.9)	1.424	1.12	5.5
電子移動率 (cm ² /V·s)	1000 (600)	8500	1500	2200
電洞移動率 (cm ² /V·s)	40	400	600	1600
崩潰電壓 (10 ⁶ V/cm)	4	0.4	0.3	10
介電常數	9.72	13.1	11.9	5.5

論如何，因 3C-SiC 可在矽基材上成長，使得矽體型微加工技術可大量應用於 SiC 基的 MEMS 結構，例如壓力感測器和共振結構。

多晶碳化矽 (poly-SiC) 已被證明在碳化矽的 MEMS 中用途很多。與單晶碳化矽不同，多晶碳化矽可以在不同型式的基材上沉積，包括一般面型微細加工的材料，例如多晶矽、氧化矽和氮化矽。此外，多晶碳化矽可用比磊晶成長 (epitaxial growth) 薄膜更廣泛的方式沉積，如 LPCVD、APCVD、PECVD 和反應濺鍍 (reactive sputtering) 皆可用來沉積多晶碳化矽薄膜。這些沉積方式所需要的基材溫度比磊晶成長薄膜的基材溫度還低，範圍為 500—1200 °C，而多晶碳化矽薄膜的微構造取決於溫度和基材⁽⁶²⁾。基本上，晶粒的尺寸會隨著溫度的增加而增大。對非晶型基材如 SiO₂ 和 Si₃N₄ 而言，多晶碳化矽傾向於隨意成長等軸晶粒 (equiaxed grain)，而在 SiO₂ 基材有較大的晶粒沉積。相對地，於單晶矽的基材，其晶體結構與多晶碳化矽薄膜相符合，因而導致晶粒對晶粒的磊晶成長⁽⁶³⁾。因此可選擇適當的基材和沉積條件，以調整微結構中的元件性能 (performance)。

由於碳化矽顯著的化學耐久性，它的體型微細加工是很困難的。常見的濕化學蝕刻技術不是很有效，然而一些電化學蝕刻技術已經被論證。這些技術對某些摻雜型式有選擇性，所以蝕刻結構的尺寸控制取決於形成摻雜層的能力，故此能力只能靠即時 (*in situ*) 摻雜或離子植入方法去達成，在合理製程溫度下固體源頭擴散是不可能的，這個約束限制了組裝元件的幾何複雜性。為了製造厚的 (數百微米)、三維的、高深寬比的碳化矽結構，有個製模技術已經被發展出來⁽⁶⁴⁾。此模型是用深反應離子蝕刻技術在矽基材上成形，其乾蝕刻過程徹底改革矽的體型微細加工過程。這微機械矽模型是用多晶形 CVD 製程來規劃碳化矽薄的和厚的聚合體。在長膜過程中，是在 SiC/Si 界面成長 3C-SiC 薄膜，以確保模型構造有平坦的表面，模型充填過程用非常厚的 SiC 薄膜覆蓋模型所有的表面。首先在基材上，用機械方式磨光模型要曝光的部分，然後將基材浸入矽的蝕刻劑將模型完全的溶解，以移除模型並釋放碳化矽構造。因為碳化矽不會被矽蝕刻劑所侵蝕，所以碳化矽會完全留下而無需特別的程序。這製程已成功的用在固態碳化矽燃料噴霧器，而且也可以在矽基上製造碳化矽構造的微小氣體渦輪機⁽⁶⁵⁾。這兩個例子是利用碳化矽的化學惰性和與矽的反應來製造結構，否則無法用既存的方法去製作。

儘管不能用常見的濕蝕刻技術去蝕刻碳化矽，但可以用常見的乾蝕刻技術。在反應離子蝕刻 (RIE) 過程使用含氟的添加物，如 CHF₃ 和 SF₆ 結合 O₂，有時會使用惰性氣體或氫氣。在高氧氣含量的等離子體中，一般禁止使用光阻當遮罩材料，因此用金屬作為堅固遮罩，例如 Al 和 Ni 都是較常用的。RIE 製程是一般常用且有效形成圖形的技術；然而有時候會有微細遮罩 (micromasking) 的現象，導致構成蝕刻小草 (grass) 區域問題。但是利用 RIE 的碳化矽表面微細加工過程，已經發展出使用多晶矽和 SiO₂ 當犧牲層的製程⁽⁶⁶⁾，此製程能有效的製造 SiC 的單層構造，但很難製造出多層的構造，因為犧牲層的蝕刻速率比碳化矽結構層還要快很多。因缺乏完善的蝕刻終止方法，使厚度的尺寸控制變得不可靠，從而使得利用 RIE 製造碳化矽多層膜的製程尚未可行。

5.3.6 鑽石

繼 SiC 之後，鑽石是微機電在嚴酷環境的用途上另一個重要的材料，其具有許多的特點：(1) 是自然界已知最硬的材料，適用於高磨耗 (wearing) 環境；(2) 有很大的電子能隙 (5.5 eV)，適用於高溫的穩定操作；(3) 有著高介電常數 (5.5) 的特性，適用於絕緣體；(4) 高楊氏係數 (1035 GPa)，適用於高頻率微機械加工共振器 (resonator)；(5) 與 SiC 一樣有很高的化學惰性，適用於各種酸鹼環境下的操作；(6) 可以藉由摻雜硼製造正型的導電性，適用於電子元件製作。

但是從材料的觀點，鑽石最大的缺點是不能在表面成長穩定的氧化物，也就是鑽石無法在熱氧化的反應中形成固態氧化物，其在標準的條件下形成的碳氧化物 CO 和 CO₂ 是氣體。因此當應用上需沉積其他的隔離薄膜時，將使得與鑽石相關的電子元件製作變得較複雜。例如在高溫操作下的鑽石相關感測器，需要使用不易起變化的鈍化膜，以保護鑽石構造不會被氧化。

與碳化矽不同，鑽石微機電結構的製造受限於多晶和非晶形的材料。儘管鑽石的磊晶 (epitaxy) 成長技術已被發表，但這些磊晶薄膜是成長在小的、不規則的單晶片上，在晶圓上無法取得單晶鑽石。利用 3C-SiC 薄膜，可以在 Si 基材上沉積出高方向性的鑽石薄膜。多晶鑽石薄膜可以沉積在 Si 和 SiO₂ 的基材上，但是這通常需要用鑽石粉末損壞基材表面或者用負電荷加偏壓於基材表面，這個過程稱為偏壓輔助成核 (bias enhanced nucleation)。一般而言，鑽石在 Si 的表面比在 SiO₂ 的表面更容易成核，而且利用這個現象可在微構造成形鑽石薄膜，例如微加工原子力顯微鏡 (AFM) 的懸臂探針，使用一個選擇性的結合過程來和 SiO₂ 模型面模結合⁽⁶⁷⁾。如同前述，鑽石材料可以是絕緣體或半導體，而對多晶鑽石能利用這兩種狀態直接製作微結構。這個能力允許「全鑽石 (all diamond)」微機電的架構，無需再使用 Si₃N₄ 作為絕緣層。

鑽石的體型微加工比 SiC 還困難，因為其電化學蝕刻技術尚未被論證出。使用類似於 SiC 的對策，體型微加工的鑽石結構已經可用矽模的體型微加工製造出來⁽⁶⁸⁾，而此矽模是用常見的微加工技術所製造，而且用熱燈絲化學氣相沉積 (hot filament CVD, HFCVD) 沉積多晶鑽石。此 HFCVD 製程是用氫作為媒介氣體，用甲烷作為碳的來源，熱鎢線不僅用來使甲烷產生反應，也用於加熱基材。這個過程的基材溫度為 850–900 °C，壓力為 50 mTorr。矽基材在沉積之前先放入乙醇溶液，以加入懸浮的鑽石粒子。在鑽石沉積後，鑽石結構最上方的表面會用熱的鐵板來拋光 (polishing)，其材料移除速率大約為 2 μm/h。在拋光後，矽模會被矽的蝕刻劑移除，留下微加工鑽石結構。這個製程被用來製造全鑽石的、高深寬比的微流體結構⁽⁶⁹⁾。

多晶鑽石薄膜的面型微加工需要修改常用的微加工製程，以補償在犧牲層上鑽石薄膜的成核和成長機構。早期的研究集中於發展薄膜圖案的成形技術，但常見的 RIE 方法一般沒什麼效果，所以集中發展有選擇性的成長方式。早期使用選擇性的播種 (seeding) 來形成鑽石成核的圖案模型，以混合著鑽石粉末的光阻平面圖案為基礎⁽⁷⁰⁾，此裝載鑽石的光阻被

沉積在覆蓋鉻的矽晶圓上，曝光然後顯影，使其在晶圓表面留下一個圖案結構。在這鑽石沉積過程中，其光阻快速的揮發消失，使鑽石粒子遺留在期望架構的形狀裡，此時它會充當一個供鑽石成長的樣板。另一種製程為在犧牲基層直接選擇性沉積，其含有傳統鑽石技術，並加入微影成形方法和使用 SiO_2 犧牲層來蝕刻製造微加工鑽石構造⁽⁷¹⁾，此製程可選擇以下兩個方法進行。第一個方法是先在矽晶圓上用熱氧化製程形成 SiO_2 層，再加入鑽石粒子，塗覆光阻，然後靠微影成形的方式來侵蝕 SiO_2 以形成光罩。 SiO_2 薄膜的暴露區域在 BOE 局部蝕刻，以形成不利鑽石成長的表面，最後移除光阻，而且鑽石薄膜會選擇性的蝕刻。第二個方法開始於矽晶圓的氧化並塗覆光阻，接續微影和後來的晶圓離子植入，利用播種過程來損壞 SiO_2 表面的光阻選擇區域，然後移除光阻，而鑽石薄膜會選擇性的沉積。以上兩種方式，一旦鑽石薄膜形成，即可使用傳統方法去釋放微結構，可用來製作懸臂或橋式結構。

面型微加工多晶鑽石薄膜的第三種做法是，依照傳統的薄膜沉積方法、乾蝕刻和釋放而產生。因鑽石的化學惰性，使得最常見的等離子化學蝕刻無法用於鑽石薄膜，然而氧離子束電漿 (oxygen-based ion beam plasma) 則可以用來蝕刻鑽石薄膜⁽⁷²⁾。因氧離子束限制光阻遮罩的使用，必須使用金屬成形的硬罩膜，如 Al 金屬。此面微加工製程開始於在矽晶圓上沉積 Si_3N_4 薄膜，且沉積產生多晶矽犧牲層，將鑽石層加入鑽石泥漿 (slurry) 中，而且用 HFCVD (hot filament CVD) 沉積鑽石薄膜。接著沉積 Al 罩膜並形成圖案。然後用氧離子束蝕刻鑽石薄膜，並且以 KOH 蝕刻多晶矽而釋放此結構。此製程已經用於製造側向共振結構 (lateral resonant structure)，儘管這成形過程是成功的，但由於薄膜中的壓力梯度，因此元件尚無法使用。藉由對鑽石薄膜架構性質的全盤了解，並藉由面型微加工技術解決此問題，應可成功製造出高功能的元件。

5.3.7 金屬

金屬材料廣泛使用在許多地方，例如硬蝕刻遮罩、與薄膜傳導相互連接器，以及微感測器和微致動器的結構元件等。金屬薄膜能藉由各種鍍膜技術來加以沉積，最常使用的方法為蒸鍍、濺鍍、化學氣相沉積和電鍍。各種不同的鍍膜技術，使得金屬薄膜成為 MEMS 元件中最多功能的一種材料。因金屬材料應用廣泛，無法完整詳述，下面僅舉例說明金屬薄膜與其他薄膜有何不同之處。

鋁可能是微製造元件中使用最廣泛的金屬。在 MEMS 領域中，因為鋁薄膜可以在低溫製程中濺鍍沉積，故鋁薄膜可以和高分子接合。在多數的情況下，鋁被用來當作結構層，然而，鋁也可以用來當作犧牲層。結合高分子和鋁分別當作結構和犧牲材料，已被證實是一種有效的面型微加工方法⁽⁷³⁻⁷⁴⁾。在這種情況下，酸基底鋁蝕刻液可以用來溶解這個鋁犧牲層。此材料系統的唯一特點為高分子比多晶矽和氮化矽具有更高的順從性 (例如其彈性係數約小 50 倍)，同時高分子能夠在破裂前承受更大的應變 (在同樣化學物質中可以高達

100%)。最後，因為高分子和鋁能夠在低溫中 (如 400 °C) 加以處理，使得這材料系統可以在晶圓上製造出 IC。而高分子的唯一缺點為它具有黏彈性質 (例如潛變)。在面型微加工中，已經用鎢 (由 CVD 製程加以沉積) 作為結構材料，並用氧化矽作為犧牲層材料⁽⁷⁵⁾。在這種情況下，氫氟酸可用來移除氧化犧牲層。結合高深寬比 (high-aspect-ratio) 製程，鎳和銅金屬可與高分子一起作為結構層，並與其他金屬 (如鉻) 作為犧牲層。這些材料系統的研究大多還在剛開始階段，所以它們的效益需要加以評估。

金屬薄膜是 MEMS 材料中最通用的材料，如某些特定金屬元件所用的合金可表現出形狀記憶效應的行為。藉由熱應用，形狀記憶效應可透過可逆轉換，由易延展相位變換到硬的奧氏體的相位。由於這個相變化是可逆的自然性質，故可允許形狀記憶效應作為驅動機構。此外，已經發現到在合理的功率輸入下，可由形狀記憶薄膜產生高的力量和應變，因此使形狀記憶驅動能夠應用在以 MEMS 為基礎的微流體元件，像微閥和微幫浦。鈦和鎳合金，如鎳鈦合金 (TiNi)，由於其高驅動功密度 (work density) (研究報告指出可高達 50 MJ/m³) 及高頻寬 (高達 0.1 kHz)，已是最受歡迎的形狀記憶合金⁽⁷⁶⁾。最近的研究報告指出⁽⁷⁶⁾，鎳鈦合金另一個受歡迎的原因是使用傳統的濺鍍技術便可以在此合金上沉積出薄膜。在這個研究報告中，鎳鈦合金薄膜可藉由兩種方法加以沉積，第一種方法為共同濺鍍元素的鎳和鈦靶材，第二種方法為共同濺鍍鎳鈦合金和元素的鈦靶材，這兩種方法已經在微製造形狀記憶驅動器中比較過。在各種情況下，要達成的目標是要建立讓薄膜可以有適當化學計量的條件，因此能夠維持相變化溫度。這個濺鍍工具配備有基材加熱器，目的是為了能夠在熱基材上沉積薄膜，以及能夠在濺鍍之後從真空環境中進行退火。有研究報告指出，由於與鎳靶材粗糙度有關的製程變化，使得由鎳鈦合金和鈦靶材共同濺鍍所得的薄膜品質可比由鎳和鈦靶材共同濺鍍的更好。鎳鈦合金／鈦共同濺鍍製程已經成功地使用在矽彈性基底微閥的驅動材料上⁽⁷⁷⁾。

在 MEMS 領域中，另一個金屬材料的多功能性例子為應用薄膜金屬合金在磁性驅動系統中。從物理觀點來看，磁性驅動在微觀和巨觀領域基本上是相同的，主要的不同點為設計微尺度元件的製程限制。對於微元件的磁性驅動，一般需要的磁性層比較厚 (數十到數百微米)，以用來製造可以產生足夠磁場強度而提供所需驅動力之結構。為達成此目的，磁性材料通常透過像電鍍一樣的厚薄膜方法來加以沉積。這些沉積層的厚度通常超過能夠利用蝕刻以形成圖案的範圍，因此鍍層通常在微製造模板中傳導，此模板通常藉由 X 光製成，如 polymethylmethacrylate (PMMA)。PMMA 型模板其厚度能夠超過幾百微米，所以可把 X 光當作曝光 (exposure) 來源。在某些情況下，薄膜起始層可藉由濺鍍或者其他傳統方法，在電鍍製程開始之前便加以沉積。在鍍層製程完成之後，這模板會分解以釋放出金屬元件。此製程通常稱作 LIGA 製程，已經用來製造高深寬比的結構，例如由鐵化鎳合金製造出微齒輪⁽⁷⁸⁾。LIGA 製程不受特定磁性致動器結構的限制，事實上也已經用來製造像鎳流體霧化器之結構⁽⁷⁹⁾。在這個應用方面，選用鎳是因為鎳的理想化學性質、磨耗和溫度性質，而不是因為它的磁性性質。

5.3.8 壓電材料

壓電材料在 MEMS 技術扮演很重要的角色，主要用於機器的致動，另外也有少部分用於感測。在一個壓電材料中，機械壓力會導致材料中電場產生極化 (polarization)；這種效應也會反向發生，亦即施加電場會造成機械的應變。許多材料保有壓電的行為，如石英、砷化鎵 (GaAs) 和氧化鋅 (ZnO)。MEMS 最近的研究集中於銻鈦酸鉛 ($\text{Pb}(\text{Zr}_x\text{Ti}_{1-x})\text{O}_3$, PZT) 的發展。PZT 受矚目的原因是它的高壓電常數會導引高機械能量轉換。

PZT 可以用各種方式來沉積，包括共同濺鍍 (co-sputtering)、化學氣相沉積法和溶膠凝膠法 (sol-gel)。凝膠法由於能控制大範圍表面區域沉積材料的成分和均勻性，因此近來一直受到注意。凝膠製程是使用含有 Pb、Ti、Zr 和 O 的液體先驅物來製造 PZT⁽⁸⁰⁾。此溶液是用旋轉塗佈的方式 (spin-coating process) 沉積在基材上。這個例子中的基材含有矽晶圓以及矽晶圓表面上 Pt/Ti/SiO₂ 的多層薄膜。這 PZT 複合薄膜的沉積過程是每個披覆層都在 110 °C 烘乾 5 分鐘，然後在 600 °C 加熱 20 分鐘。當 PZT 的厚度逐漸加大後，再將其加熱到 600 °C 達 6 小時。在這退火處理後，再於 PZT 的頂層沉積 PbO，然後將 Au/Cr 電極濺鍍沉積在此壓電疊層 (piezoelectric stack) 的表面上。這個過程是為了用來裝配以 PZT 為基底的壓感器。如同矽一樣，PZT 薄膜也可以在含氯之化合物的氣體中用乾蝕刻來定義圖案。同樣就像 Cl₂/CCl₄ 一樣，PZT 能在惰性氣體 Ar 的氣氛中用離子束 (ion beam) 去磨削 (milling)。

5.3.9 多晶銻和銻化物

銻 (Ge) 在半導體材料的發展上已經有一段歷史，最早可追溯到電晶體的發展。相同的事實亦出現在微加工換能器 (transducer) 的發展和最早在半導體材料中壓電效應的工作中⁽⁸¹⁾。如果能在 Ge 表面形成非水溶性的氧化物 (water-insoluble oxide)，Ge 在微電子儀器的發展仍會持續。然而，Ge 在微加工儀器又重新引起人們的興趣，尤其是需要低溫製程的元件 (device)。

多晶銻 (poly-Ge) 薄膜可以用 LPCVD 沉積在溫度比多晶矽還低 (約 325 °C)、壓力為 300 mTorr 的 Si、Ge 或 SiGe 基材上⁽⁸²⁾。Ge 不能成核在 SiO₂ 的表面，因此無法使用熱氧化及 LTO 薄膜來作犧牲層，但是當用 SiO₂ 遮罩薄膜來選擇性成長時，使用這些薄膜來作為犧牲模型是可能的。多晶銻薄膜沉積在矽基材會有約 125 MPa 的殘餘壓應力，這應力在退火到 600 °C 約 30 秒後就可以消除。多晶銻基本上對於 KOH、TMAH 和 BOE 是沒有滲透性的，使它在矽的微加工可作為理想的遮罩、蝕刻終止材料。事實上，結合低殘餘應力與矽非等向性蝕刻的惰性，可以賦予 Ge 膜在矽基材上製造的能力⁽⁸²⁾。Poly-Ge 的機械性質可以跟 poly-Si 相比較，其楊氏係數經量測為 132 GPa，而且斷裂的應力範圍介於 1.5 GPa 到 3.0 GPa⁽⁸³⁾。Poly-Ge 也可以用來當犧牲層。典型的濕蝕刻劑以 HNO₃、H₂O 和 HCl 以及 H₂O、H₂O₂ 和 HCl 的混合液為基礎，並以 RCA SC-1 為清潔溶液。這些混合液不能侵蝕 Si、SiO、Si₃N₄ 和 Si_xN_y，因此使 poly-Ge 在多晶矽面型微加工中可作為犧牲基層。利用上面提

到的方法，使用 poly-Ge 犧牲層已經製造出 poly-Ge-based 電熱調節器和 Si_3N_4 -membrane-based 壓力感測器⁽⁸²⁾。此外，poly-Ge 微結構，例如橫向共振結構 (lateral resonant structure)，已經被製造在矽基上，包含沒有過程聯繫的退化執行之 CMOS 結構，從而展示低沉積溫度和共存的濕化學蝕刻技術的優勢。

SiGe 是 Si 和 Ge 的合金 (alloy)，其在微電子的用途倍受矚目，因此 SiGe 薄膜的沉積技術很容易獲得。製作 SiGe-based 電子元件的必要條件是需要單晶材料，而 MEMS 材料的限制條件就比較少，因此多晶材料在 MEMS 有很多用途。Poly-Ge 薄膜具有許多性質可以跟多晶矽相比，且可以在較低的基材溫度沉積，沉積過程包括低壓化學氣相沉積法 (LPCVD)、常壓化學氣相沉積法 (APCVD)、快速加溫化學氣相沉積法 (RTCVD)，而使用 SiH_4 和 GeH_4 當先驅氣體。沉積溫度從 LPCVD 的 450°C 到 RTCVD⁽⁸⁴⁾ 的 625°C 。此 LPCVD 製程可以用水平熔爐管去沉積和多晶矽薄膜結構及大小相似的覆膜。一般而言，這沉積溫度歸因於薄膜中 Ge 的濃度 (concentration)，高的 Ge 濃度會導致低的沉積溫度。像多晶矽，poly-Ge 摻入 B 和 P 可以調整 (modify) 它的傳導性。事實上，已有報導指出，當沉積 poly-SiGe 薄膜時，若即時 (*in situ*) 摻雜 B 則薄膜有 $1.8\ \mu\Omega\cdot\text{cm}$ 的電阻率 (resistivity)⁽⁸³⁾。Poly-SiGe 可以被沉積在一些犧牲層上，包括 SiO_2 ⁽⁸⁴⁾、PSG⁽⁸³⁾ 和 poly-Ge⁽⁸³⁾。且如前面章節所描述的，可以在低的製程溫度沉積。由於薄膜含有 Ge，多晶矽摻雜層有時可以用在 SiO_2 表面，因為 Ge 不容易在氧化物表面集結。而且因為 poly-SiGe 是合金，所以薄膜化學計量的變化會導致物理性質的變化。例如，poly-GeSi 以雙氧水 (H_2O_2) 侵蝕，在一些 Ge 蝕刻劑的主要部分，Ge 的組成超過 70% 就會有問題。如同 CVD 薄膜，其沉積在基材的過程殘餘應力會持續增加；然而，對摻雜 B 薄膜，這殘餘壓力相當低，約 $10\ \text{MPa}$ ⁽⁸⁵⁾。

在許多方面，因為 Si 和 Ge 是相容的 (compatible)，元件的製造是用 poly-Si 微加工製程來製造 poly-Ge 薄膜。當使用 H_2O_2 作為釋放媒介時，此 poly-SiGe/poly-Ge 材料系統在面型微加工特別受矚目。已有報導指出，在 H_2O_2 中 poly-Ge 的蝕刻速率可達 $0.4\ \mu\text{m}/\text{min}$ ，當 poly-Ge 的 Ge 集中超過 80%，在 40 小時後就沒有顯著的蝕刻速率⁽⁸⁶⁾。用 H_2O_2 當犧牲層蝕刻劑會使 poly-SiGe 和 poly-Ge 結合，也許可以讓這材料系統成為表面微結構。目前，一些有趣的裝置已經用 poly-SiGe 製造出來。由於 poly-SiGe 覆膜本質上的一致性 (conformal nature)，poly-SiGe 基材的高深寬比結構已可毫無困難地使用 Hexil 製程製作出來⁽⁸⁶⁾，如平衡環/微致動器 (gimbal/microactuator) 結構。利用低的基材溫度可使沉積的 poly-SiGe 和 poly-Ge 薄膜結合在一起，在矽晶圓上結合 MEMS 的製造程序已經被論證出來⁽⁸⁵⁾。在這個製程中，CMOS 結構最先被製造在標準的矽晶圓裡，poly-SiGe 薄膜機械結構是在 CMOS 元件上面以面型微加工製作，其是以 poly-Ge 作為犧牲層， H_2O_2 為蝕刻劑。將 MEMS 結構直接放在 CMOS 結構上的設計會有顯著的優點，從而明顯降低寄生電容和互連接觸電阻，聯繫側對側 (side-by-side) 整合方案通常用來整合多晶矽 MEMS。以 H_2O_2 為蝕刻劑意味著在釋放過程不需要使用保護層來保護在下面的 CMOS 層。顯然地，poly-SiGe 和 poly-Ge 材料系統的唯一特質被用來結合 Si/ SiO_2 材料系統，減少連結的距離且可能增加元件的性能，使 MEMS 整合的製造變成可能。

5.3.10 III-V 族化合物

砷化鎵 (GaAs)、磷化銦 (InP) 和其他 III-V 族化合物，在各種不同型式的感測器和光電元件是很受歡迎的電子材料。通常 III-V 化合物具有合適的壓阻和光電性質、高壓阻常數和寬的電子能隙 (對於矽而言)。除此之外，III-V 材料能夠沉積出三元素或四元素構成的合金，其晶格常數 (lattice constant) 與二元的混合物 (如 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 和 GaAs) 相當匹配 (match)，從而允許製造出多變化的異種結構，以提升元件性能。雖然 III-V 族材料類別非常多，但是本節將針對在 MEMS 應用中的砷化鎵和磷化銦做探討。

結晶的砷化鎵為閃鋅礦晶體結構，電子能隙為 1.4 eV，使得砷化鎵電子元件在溫度高於 350 °C 時方能產生功能⁽⁸⁷⁾。高品質單晶矽晶圓可由市場上產品取得，且對於砷化鎵磊晶層及其合金已發展出有機金屬化學氣相沉積 (MOCVD) 和分子束磊晶 (molecular beam epitaxy, MBE) 成長製程。砷化鎵也是一個優良的熱絕緣體，而且在高溫時有良好的尺寸穩定度。但此種材料的缺點是低降伏強度 (yield strength)，它的降伏強度約 2700 MPa，只有矽的三分之一。在機械性質上，砷化鎵較矽為差。然而由於它的剛性和韌性 (toughness)，砷化鎵對於微機械元件仍然適合，結合了機械和電的性質，使得砷化鎵在特定 MEMS 應用中受到注目。

微加工砷化鎵可說是相當的直接，如晶格相匹配的三元和由四元素構成的合金有足夠的化學性質變化性，允許它們作為犧牲層。例如對於砷化鎵而言，最常見的三元合金是 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 。當 $x \leq 0.5$ 時，氫氟酸和水的混和蝕刻劑會蝕刻 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ，而不會破壞砷化鎵。相對地，包含 NH_4OH 和水的混和蝕刻劑會等向的破壞砷化鎵，但是不會蝕刻 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 。因此使得在砷化鎵晶圓上具晶格狀相匹配的蝕刻終止層之體型微加工成為可能。廣泛的 III-V 族蝕刻製程論文可以參考 Hjort 等人發表的回顧文獻⁽⁸⁸⁾，利用能在砷化鎵基材找到的單晶異種結構之優點，能夠在砷化鎵中利用面型和體型微加工製造出不同的元件，例如梳狀驅動側向共振結構⁽⁸⁸⁾、壓力感測器⁽⁸⁹⁻⁹⁰⁾、溫差電堆感測器⁽⁹¹⁾ 和 Fabry-Perot 偵測器⁽⁹²⁾。

微加工磷化銦與砷化鎵的技術類似。磷化銦的許多性質與砷化鎵相當類似，例如晶體結構、機械剛性和硬度。然而，磷化銦的光學性質使得它在波長為 1.3 到 1.55 μm 的微光電元件中特別受到矚目⁽⁹³⁾。與砷化鎵一樣，磷化銦的單晶體晶圓已經可以取得；而磷化銦與砷化鎵的三元和四元素構成的合金，包括 InGaAs 、 InGaAsP 和 InGaAlAs 合成物，根據蝕刻化學品而定，其中一些合金合成物可以當作蝕刻終止層或是犧牲層。例如在 $\text{In}_{0.53}\text{Al}_{0.47}\text{As}$ 犧牲層中沉積磷化銦結構材料，就可以使用 $\text{C}_6\text{H}_8\text{O}_7 : \text{H}_2\text{O}_2 : \text{H}_2\text{O}$ 的蝕刻液。同時，磷化銦薄膜和基材可以在鹽酸和水為基礎的溶解液中，以及以 $\text{In}_{0.53}\text{Al}_{0.47}\text{As}$ 作為蝕刻終止層的環境中加以蝕刻。Hjort 等人更針對磷化銦的濕化學蝕刻和相關合金技術提出廣泛的回顧文獻⁽⁸⁸⁾。使用磷化銦為基礎的微加工技術，已經由磷化銦及其相關合金製造出多氣隙濾波器⁽⁹⁴⁾、橋狀結構⁽⁹³⁾ 和可扭轉的薄膜⁽⁹²⁾。

5.3.11 高分子聚合物

高分子除了當基板材料外，高分子塗層覆膜的應用在微系統和微機電中也已經相當重要。這些應用包括在微影製程中用來製造特別圖案光罩的厚膜光阻，如 SU-8、JSR、SJR 及 AZ 等不同廠牌型號光阻。厚膜光阻如 SU-8 可作為生產 LIGA 製程中有特定圖案的母模，再經電鑄和模造成形製程，可用來批量生產微元件和高深寬比微結構。性質如同壓電晶體的鐵磁性高分子材料可以作為微元件致動器的驅動源，如微幫浦。此外，許多高分子也是微感測器和微電子封裝的理想材料。

很多導電高分子材料對於氣體還有其環境狀況的特殊靈敏度，使得其適合應用於微感測器，其感測特別物質的能力是可逆的，且高分子層表面對於某特定種類物質的吸收與可量測之導電度變化相關。這些感測器的操作原則，是當其暴露在某特定氣體下，其高分子元件的導電度會隨著其感測量的改變而變化。導電高分子材料也被應用在電化學生物感測器上，如微安培葡萄糖、半乳糖感測器。鐵電性高分子薄膜如 PVDF (polyvinylidene fluoride) 有特別用途，可應用在空氣及水中的聲波轉換器、觸覺感測器，以及生醫應用，如生物組織相容移植、心肺感測器、可移植的義肢和復健設備的轉換器及感測器。其他可控制光學性質的塗層材料可應用在寬頻光纖，傳輸不同波長的雷射光。

5.4 微感測材料

5.4.1 簡介

十幾年來，利用簡單的物理原理，以傳統微電子材料 (如 Si、SiO₂、Si₃N₄ 及 Al 等) 所作成之 MEMS 元件，如加速度計與壓力感測器等，已經商業化生產成功。但是近來，單純以這類傳統材料製造之商業化產品，可以說是相當稀少。例如德州儀器之數位微鏡面元件 (DMD) 的鋁鏡鉸鏈 (mirror hinge)，也是使用新的材料以解決鉸鏈之記憶問題，即無法回復到原來靜止位置的現象。此問題之根本原因為金屬的潛變 (creep)，因此使用新的合金材料解決此問題，以增加其可靠性⁽⁹⁵⁾。1997 年美國國家研究委員會 (National Research Council) 之國家材料顧問會議的結論，就建議應該研發新材料以開拓 MEMS 的應用能力。他們認為使用現有之 IC 製程材料，雖對商業化有利，但卻無法滿足越來越多顧客與應用之所有需求⁽⁹⁶⁾。未來可預見之新材料需求，包括高出力 (high forces)、高溫與嚴酷環境下之穩定性與強韌之高深寬比結構材料等。這些新材料必須可以某種程度地與 IC 製程積體化，才可降低成本，落實應用。

塊狀 (bulk) 或厚膜形態之材料，已經廣泛使用在各種感測器與致動器之應用。這些材料大都是所謂的功能性材料 (functional material)，亦即具有某種特定物理量與物理量間或物理量與化學量間轉換的特性。如某些氧化物可以顯現各種特性，如壓電 (piezoelectric)、焦電 (pyroelectric)、電光 (electro-optical)、鐵磁 (ferromagnetic)、半導體性 (semiconductive) 或超

導性 (superconductive) 等。某些合金材料具磁性、磁致伸縮 (magnetostrictive) 或形狀記憶 (shape memory) 等特性。功能性材料大略可分為感測材料、致動材料與智慧型材料 (smart material) 等。感測材料具有回饋熱、電、磁、輻射、機械與化學等刺激 (stimulus) 的能力，而致動材料則是會隨溫度、電場或磁場之變化，具有改變形狀、剛性、位置、自然頻率、阻尼 (damping) 或其他機械特性能力之材料。

智慧型材料則有許多種定義，包括 (1) 兼具感測與致動功能之材料；(2) 對某一刺激有多重具協調作用之反應；(3) 被動式智慧型材料，可以對突然之變化具自我修復或待命之特徵；(4) 利用回饋之主動式智慧型材料；(5) 具複製生物功能之智慧型材料與系統⁽⁹⁷⁾。主動式振動與噪音控制、主動式形狀控制及主動式傷害控制是智慧型材料與系統最有潛力之應用領域。一些應用實例包括精密微定位、振動隔離、快速反應之閥及噴嘴、豪華汽車之懸吊系統與飛機用主動式引擎等。

在感測原理上，微感測器大都利用傳統式感測器之各種物理／化學感測原理，只在尺寸上加以縮小而已。在感測器微小化的過程中，所利用的各種製作方式，有很多是由成熟、可製作大量且微小之微電子／IC 製程技術衍生而來；在材料上，則大部分以矽質材料為主。因而目前微感測器大部分為矽質感測器 (silicon sensor)。在矽基板上製作的另一個好處是，可將電路也製作在同一晶片上，即積體化 (integration)。然而，對很多種類的感測器而言，矽質本身並不是最佳的材料，因此可搭配其他功能性材料，製作於矽基板上，以達到感測的功能。例如鍍上 PbTiO_3 焦電材料可感測紅外線、PZT 壓電材料可感測聲波或用以產生表面聲波 (SAW)、 SnO_2 薄膜可感測各種氣體以及酵素與抗體等，以感測各種生化現象。因此微感測器之定義，廣義來說，只要比傳統感測器小得多，一般在毫米 (mm) 範圍以下，應該就算是微感測器；而狹義的定義，單純是指矽質感測器而言。

若能將以上這些功能性材料以薄膜之形式，與微機電之 3D 微結構，如懸樑、橋、懸膜、通道與閥門等結合，將可提供性能更優異的微感測與微致動應用。本節首先針對感測材料之特性，做綜合性之探討，再對這些功能性材料應用於微機電產品之研究，舉例說明之。

5.4.2 微感測材料之特性

一般外界環境之影響不外乎是熱、電、磁、輻射、機械與化學等六大類刺激，感測材料是對此六大類中之一種或多種刺激具有特別好的反應，其反應亦不外乎此六大類。刺激與反應之間的關係，即為其效應 (effect)，如表 5.14 所示⁽⁹⁸⁾。

在現今積體電路發達的時代，如果一種材料可以直接將非電參數轉變 (感測) 成電的信號，那麼在控制電路或資料的處理上，將最為省事，成本最低。所以表 5.14 中第四欄的效應，如機→電的壓電效應、壓阻效應與電阻效應 (應變規)；熱→電的熱電效應與焦電效應；磁→電的霍耳效應與磁阻效應；輻射→電的光伏效應 (photovoltaic effect) 與光導效應

表 5.14 感測效應⁽⁹⁸⁾。

訊號 (Signal)	機械 (Mechanical)	熱 (Thermal)	電 (Electrical)	磁 (Magnetic)	輻射 (Radiant)	化學 (Chemical)
機械 (Mechanical)	(流體) 機械與聲波效應 (如：懸膜，重力天平，回音測探器)	摩擦效應 (如摩擦熱量計) 冷卻效應 (如熱流計)	壓電性 壓阻性 電阻、電容及電感性效應	磁-機效應 (如：壓磁效應)	光彈性系統(應力引起雙折射) 干涉儀 Sagnac 效應 都卜勒效應	
熱 (Thermal)	熱膨脹(雙金屬帶，液體在玻璃與氣體溫度計，共振頻率) 輻射計效應(光魔輪)		Seebeck 效應 熱阻性 焦電性 熱(Johnson)雜訊		熱-光效應 (如：液晶中) 輻射放射	反應活化 (如：熱分解)
電 (Electrical)	電動學與機電效應(如：壓電性，靜電計，安培定律)	焦耳(電阻)加熱 Peltier 效應	集電器 Langmuir 探測器	Blot-Savart's 定律	電-光效應 (如：Kerr 效應，Pockels 效應) 電發光	電解 電遷移
磁 (Magnetic)	磁-機效應(如：磁伸縮性磁力計)	熱-磁電效應 (如：Righi-Leduc 效應) 電-磁效應 (如：Ettingshausen 效應)	熱-磁效應(如：Ettingshausen-Nernst 效應) 電磁效應(如：霍耳效應，磁阻性)		磁-光效應 (如：法拉第效應) Cotton-Mouton 效應	
輻射 (Radiant)	輻射壓	輻射熱測定器 熱堆	光電效應(如：光伏效應，光導效應)		光折射效應 光雙穩定性	光合成 分解
化學 (Chemical)	濕度計 電鍍池 光聲效應	熱量計 熱傳導池	電位計 傳導計 安培計 火焰離子化 電量效應 氣體敏感場效應	核磁共振	(放射與吸收) 光譜 化學發光	

(photoconductive effect)；化學→電的位能效應與化學場效效應(chemFET)等最被普遍使用，其中大部分已經有商業化產品。

晶體物理各性質之間的關係中，有一種稱為黑格曼關係圖(Heckmann diagram)的圖形，可清楚地說明電場、應力與溫度之間的許多效應，如圖 5.20 所示⁽⁹⁹⁾。這些效應中，有些可以用於感測器，如正壓電效應、焦電效應；有些則可以用於致動器，如逆壓電效應、熱膨脹效應(利用兩層不同熱膨脹係數材料)等。將此圖延伸，加上磁性之物理特性，亦可得到類似的效應圖，如圖 5.21 所示。在光之效應方面，電壓、磁性、溫度與應力等特性均

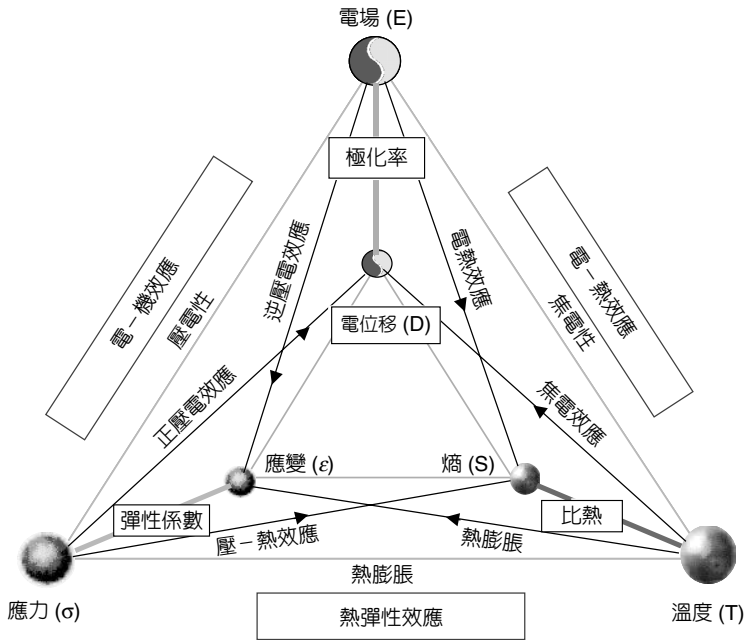


圖 5.20 黑格曼關係圖⁽⁹⁹⁾。

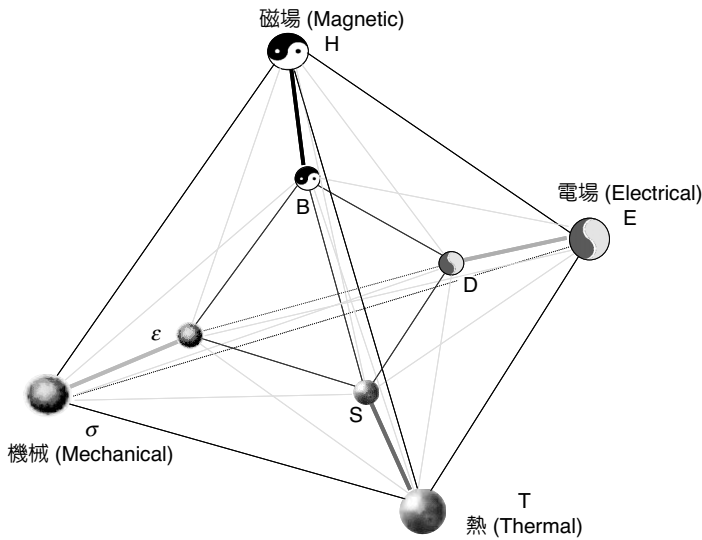


圖 5.21 黑格曼關係圖的延伸⁽⁹⁹⁾。

可以影響晶體之折射率指標 (optical indicatrix)，分別稱做電-光 (electro-optic)、磁-光 (magneto-optic)、熱-光 (thermo-optic) 與壓電-光 (piezo-optic) 效應，這些效應均可當作感測作用來應用。

在晶體中，有些效應與晶體之種類及方向性無關，有些效應則與晶體之種類、方向性及軸向性 (axial) 有很大之關係。與方向性及軸向性之關係，一般需以張量 (tensor) 來表示，

表 5.15 為各級張量之轉換律 (transformation law) 與例子⁽⁹⁹⁾。轉換之目的在幫助決定晶體對稱性對效應之影響、計算任一方向特性之大小與特性之幾何描述等。譬如，經由轉換得知，具有中心對稱 (centro-symmetric) 之晶體是不具壓電效應的。表 5.16 所列為具某些物理特性之代表性材料⁽¹⁰⁰⁾。

表 5.15 各級張量之轉換律與例子⁽⁹⁹⁾。

等級	極性	軸向性	轉換律
零級 (zero)	比熱	旋轉性 (Rotatory power)	$T' = T$
第一級	焦電性	焦磁性 (Pyro-magnetism)	$T'_i = \alpha a_j T_j$
第二級	熱膨脹	磁電性 (Magneto-electricity)	$T'_{ij} = \alpha a_{ik} a_{jl} T_{kl}$
第三級	壓電性	壓磁性 (Piezo-magnetism)	$T'_{ijk} = \alpha a_{il} a_{jm} a_{kn} T_{lmn}$
第四級	彈性	壓電-迴轉性 (Piezo-gyrotropy)	$T'_{ijkl} = \alpha a_{im} a_{jn} a_{ko} a_{lp} T_{mnop}$

| α | : Handedness = ± 1 。

表 5.16 各物理特性之代表性材料⁽¹⁰⁰⁾。

物理性質 (Physical Properties)	代表性材料
焦電性 (Pyroelectric)	TGS、PVDF、PZT、PbTiO ₃ 等
壓電性 (Piezoelectric)	PVDF、Quartz、ZnO、AlN、PZT、PbTiO ₃ 等
鐵電性 (Ferroelectric)	BaTiO ₃ 、PZT、PbTiO ₃ 等
鐵磁性 (Ferromagnetic)	α -Fe、Co、Fe ₃ O ₄
反鐵磁性 (Antiferromagnetic)	α -Fe ₂ O ₃ 、Cr ₂ O ₃
焦電磁性 (Pyromagnetic)	Co、Gd ₃ Fe ₅ O ₁₂
磁電性 (Magnetoelectric)	Cr ₂ O ₃
壓磁性 (Piezomagnetic)	CoF ₂
鐵彈性 (Ferroelastic)	Pb ₃ P ₂ O ₈ 、ZrO ₂
鐵雙彈性 (Ferrobilastic)	SiO ₂
鐵雙電性 (Ferrobielectric)	SrTiO ₃
鐵雙磁性 (Ferrobimagnetic)	NiO
鐵彈電性 (Ferroelastoelectric)	NH ₄ Cl
鐵磁電性 (Ferromagnetoelectric)	Cr ₂ O ₃
鐵磁彈性 (Ferromagnetoelastic)	FeCO ₃
霍爾效應 (Hall effect)	Si、InSb
熱磁效應 (Thermomagnetic effect)	Si
熱差電性 (Thermoelectric)	Bi-Sb、Bi ₂ Te ₃ 、PbTe、Si-Ge 等
壓阻效應 (Piezoresistive effect)	Si、Ge、SiC 等
電光效應 (Electro-optic effect)	PLZT、LiNbO ₃ 、NaBa ₂ Nb ₃ O ₁₅ 等

除了應用晶體本身具有的物理特性外，另外還有利用材料微構造之控制與變化以感測外界之刺激的感測原理。譬如，氧化物薄膜之導電率會受到其表面吸附之分子影響，以及在較高溫時，會因氧之擴散入薄膜內部或由內部擴散出去而變化。利用此種因吸附氣體分子所導致之導電率變化，是化學感測器最常用來偵測氣體或化學物種之原理。眾所週知，在氧或金屬位置之晶格缺陷，如空缺或插入 (interstitial)，可以當作施體或受體用 (亦即，氧空缺及金屬插入是施體；而氧插入與金屬空缺是受體)。以 SnO_2 薄膜為例，當其在適當溫度受到較低之氧分壓時，會導致氧缺乏，使得 n 型之導電率增加。另一方面，在較低溫操作時，主要是因氣體分子在薄膜表面吸附與脫附時，所導致之表面導電率 (surface conductivity) 變化。例如，親電性較強之氧被吸附在氧化物表面時，形成電子陷阱 (electron trap)。這會導致 n 型之半導體氧化物形成電子空乏，而 p 型之半導體氧化物形成電洞累積的情形。利用此種空間電荷之調變，就可以調變氧化物表面之導電率。相同的原理也被用在多孔材料晶界電阻之調變，或金屬／半導體氧化物界面 Schottky 障層接觸電阻之調變上⁽¹⁰⁾。這些元件對氣體種類如 CO 、 H_2 、 CH_4 或 H_2O 之選擇率，可以在氧化物表面上鍍上一層催化劑，或是變化溫度以催化某一反應來改善。表 5.17 是幾種相當有潛力作為感測材料所製成之感測器的種類與操作模式⁽⁹⁶⁾。在表 5.17 中，除了上述之感測原理外，正溫度係數熱敏元件則同時結合晶體之物理特性 (鐵電性，ferroelectricity) 與材料之微結構控制 (晶界障層) 來感測溫度的變化。

高分子材料也常用來當作感測材料，主要是測氣體、化學溶劑及溶液中離子等。測量的方法包括感測器因待測物所引起之阻抗變化 (ΔR 、 ΔC)、二極體特性偏移 (ΔV_m)、共振頻率變化 (Δf_r)、電化學電池特性變化 (ΔU 、 ΔI 、 ΔR)、溫度變化 (ΔT) 與光行進／吸收／放射之變化等。以上這些變化或偏移，有很多情形是由於高分子材料與待測之氣體、化學溶劑及

表 5.17 幾種相當有潛力作為感測材料所製成之感測器的種類與操作模式⁽⁹⁶⁾。

感測器型式	感測材料	操作模式
氧氣感測器	$\text{Zr}_{1-x}\text{Ca}_x\text{O}_{2-x}$	氧氣梯度造成之離子傳導
溼度感測器	$\text{MgCr}_2\text{O}_4 \cdot \text{TiO}_2$	吸附水氣分子之分解
酸鹼度感測器	RuO_2	質子與表面氧原子之反應
辛烷感測器	SnO_2	氧化錫之還原
負溫度係數熱敏電阻 (Negative temperature coefficient thermistor)	$\text{Ni}_{1-x}\text{Li}_x\text{O}$	溫度引起之大電阻變化的 p 型半導體
正溫度係數熱敏電阻 (Positive temperature coefficient thermistor)	$\text{Ba}_{1-x}\text{La}_x\text{TiO}_3$	由鐵電變態 (ferroelectric transition) 修正之半導體特性
變阻器 (Varistor)	$\text{ZnO-Bi}_2\text{O}_3$	薄的絕緣晶界的穿隧效應
磁阻 (Magnetoresistor)	$\text{La}_{1-x}\text{Ca}_x\text{MnO}_3$	磁變態／電阻變化

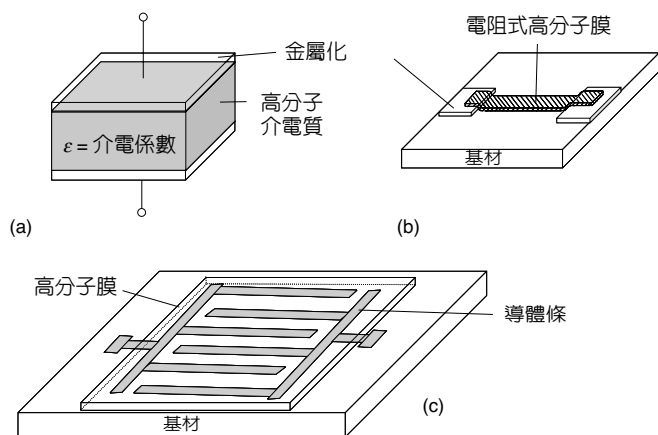


圖 5.22

使用高分子材料的阻抗式感測器原理示意圖。(a) 片狀電容器的結構，(b) 薄膜電阻的結構，(c) 片狀電容器與薄膜電阻兩者的積體化結構。

溶液中離子間行物理／化學作用，而使高分子材料之物理性質發生變化而來⁽¹⁰²⁾。譬如，有些高分子材料吸附或是與水氣或有機溶劑接觸時，往往會有膨脹 (swelling effect) 的現象。此種膨脹的現象，可能導致介電常數、體積或折射率的變化，因而可以用於電容式、共振式、熱卡式 (calorimetric) 或光纖式感測器。表 5.18 為阻抗式氣體感測器中，所使用高分子材料的應用特性⁽¹⁰²⁾。圖 5.22 為一般使用高分子材料的阻抗式感測器 (resistive-type sensor) 的原理示意圖。圖 5.22(a) 是以片狀之高分子材料，兩面加上電極作成之電容器，可測高分子材料與氣體或溶劑接觸所產生之電容變化 (ΔC)。圖 5.22(b) 是將高分子材料在絕緣基板上作成薄膜電阻，可測高分子材料與氣體或溶劑接觸所產生之電阻變化 (ΔR)。圖 5.22(c) 是將高分子材料做在鍍有梳狀電極之絕緣基板上，可測高分子材料與氣體或溶劑接觸所產生之電阻變化 (ΔR) 或電容變化 (ΔC)。

表 5.18 阻抗式氣體感測器中高分子材料的應用特性⁽¹⁰²⁾。

感測高分子	感測氣體或蒸氣	感測之量	相對變化	氣體濃度	備註
Polystyrene ⁽¹⁰³⁾	NO ₂ in N ₂	電導	1-3	10%	
Poly (AlPcF) ⁽¹⁰⁴⁾	O ₂ in N ₂	電導	2-10	1-8%	at 180°C
	NO ₂ in N ₂		3	200 ppm	
Polyaniline ⁽¹⁰⁵⁾	NH ₃	電阻	3	1%	
Polypyrrole ⁽¹⁰⁶⁾	NH ₃	電阻	0.5	1%	
			CO ₂	4%	
			CO	3.3%	
Polyphenylacetylene ⁽¹⁰⁷⁾	CH ₄	電容	2.5%	2.7 kPa	at 100 Hz
Poly (ethylene glycol) ⁽¹⁰⁸⁾	Dimethylformamide	電容	20%	0.15%	
Poly (cyanopropylmethyl-siloxane) ⁽¹⁰⁸⁾	n-hexane、ethanol	電容	3%	0.15%	

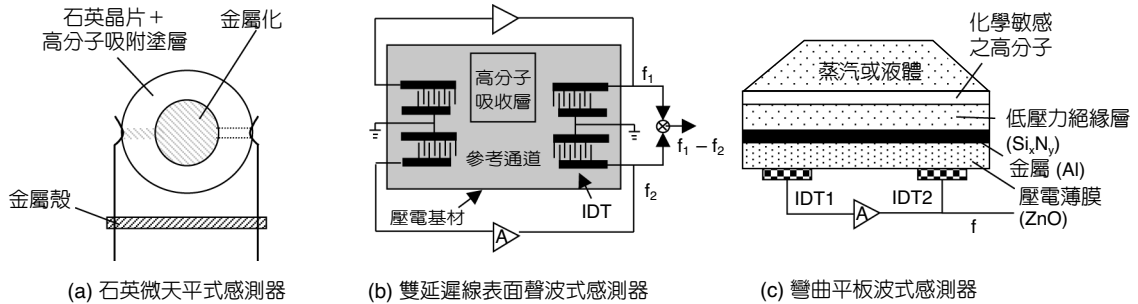


圖 5.23 共振式氣體感測器使用不同的共振形式以偵測氣體，(a) BAW 式，(b) SAW 式，(c) FPW 式⁽¹⁰²⁾。

圖 5.23 則為共振式氣體感測器 (resonant type gas sensor) 所使用的不同共振型式，以偵測氣體⁽¹⁰²⁾。表 5.19 則為共振式氣體感測器中所使用的高分子材料、共振型式、偵測氣體與靈敏度特性。利用壓電性基板與上下電極設計方式，可以形成體聲波 (bulk acoustic wave) 共振，如圖 5.23(a)，其為在厚度方向共振，如一般常用之石英微天平 (quartz microbalance)。當塗佈在基板表面上之高分子感測材料吸收待測物後，會使共振頻率變化 (Δf_r)，可測得其含量。如圖 5.23(b) 為利用梳狀電極做在壓電性基板上，產生表面聲波 (surface acoustic wave)。同時製作兩組梳狀電極，在其中一組梳狀電極之間塗佈上高分子感測材料，另一組無塗佈者則當作參考基準。當塗佈有高分子感測材料吸收待測物後，與參考組比較，會有頻率變化 (Δf_r)，而可測得待測物之含量。圖 5.23(c) 同樣為利用梳狀電極做在壓電性基板上，但由於電極設計之不同，可產生彎曲平板波 (flexural plate wave, FPW)。

表 5.19 共振式氣體感測器中所使用高分子材料及其應用特性⁽¹⁰²⁾。

共振型式 (Resonant type)	基板	吸附層 (Sorbent coating)	感測氣體	靈敏度 (Hz/ppm/MHz)
體聲波－石英微 天秤 (BAW-QMB) ⁽¹⁰⁹⁾	石英	DMPS	Perchloroethylene C ₂ Cl ₄	0.1 cca. 1 Hz/ppm
表面聲波 (SAW) ⁽¹¹⁰⁾		Polycarbonate resin	Acetone	0.34
		Polyepichlorohydrin	Dichloromethane	0.98
		1.2 polybutadiene	Acetone Toluene	0.57 5.83
表面聲波 ⁽¹¹¹⁾	ZnO/Al/Si ₃ N ₄	DMPS	Toluene	0.028
彎曲平板波 (FPW) ⁽¹¹¹⁾	ZnO/Al/Si ₃ N ₄	DMPS	Toluene	0.25
體聲波懸樑 (BAW cantilever) ⁽¹¹²⁾	PVDF/glass		SF ₆	0.025

* DMPS : Dimethylpolysiloxane

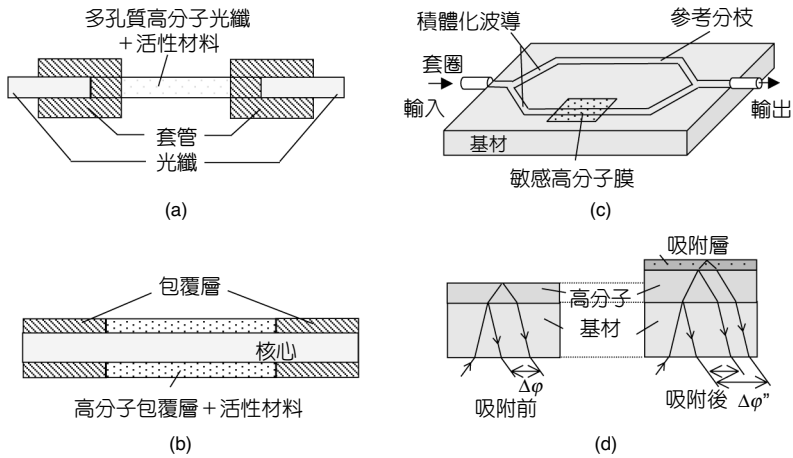


圖 5.24

光纖－光學感測器使用不同感測方法與原理以偵測氣體⁽¹⁰²⁾。(a) 使用多孔質高分子為部分光纖核心的感測器，(b) 有敏感性包覆層的光纖感測器，(c) 傳輸式干涉感測器，(d) 反射式干涉感測器。

利用高分子材料測量光行進／吸收／放射變化等之光纖－光學感測器，其方法與原理大約可分為如圖 5.24 所示幾種。圖 5.24(a) 是利用將光纖之一段改為能吸附氣體並含有活性材料之多孔質光纖 (porous fiber)，測量吸附前後光之強度變化或衰減率。圖 5.24(b) 是利用光纖之一段包覆層 (cladding layer) 為能吸附氣體，並含有活性材料之高分子材料。同樣的，此能吸附氣體之包覆層能夠改變光之強度，得以測得氣體含量。圖 5.24(c) 與 (d) 為分別利用傳輸干涉 (Mach-Zehnder interferometry) 與反射干涉原理的感測器。表 5.20 則為光纖－光學感測器所使用的不同感測方法與原理、高分子材料、偵測氣體與靈敏度特性等⁽¹⁰²⁾。

表 5.20 光纖－光學感測器所使用的不高分子材料及其應用特性等⁽¹⁰²⁾。

感測器型式	感測高分子 (sensing polymer)	偵測氣體	測量之量	變化／濃度	典型波長 (nm)
多孔質光纖 ⁽¹¹³⁾	P (MMA + TGDM) + bromocresol purple	氨氣 (ammonia)	強度 (吸收)	-4.34% /ppm	596
多孔質光纖 ⁽¹¹⁴⁾	P (MMA + TGDM) + PdCl ₂	CO	衰減率 (decay rate)	2 ppm/ppm	630
包覆層 ⁽¹¹⁵⁾	PTFE	丙烷 (propane)	偵測極限 (detection limit)	(5% low explosive limit)	No data
包覆層 ⁽¹¹⁶⁾	COP	甲苯 (toluene)	強度	-45 ppm/ppm	670
Mach-Zehnder 干涉儀 ⁽¹¹⁷⁾	DMPS	Perchloro-ethylene	強度	235 ppm/ppm	788
反射式干涉 ⁽¹¹⁸⁾	DMPS	C ₂ Cl ₄	光程差 (optical pathlength)	0.029 nm/ppm	解析度 2.8

* TGDM : Triethylene glycol dimethacrylate , COP : Glycidoxypropylmethyl dimethyl siloxane copolymer , PTFE : Polytetrafluoroethylene , DMPS : Dimethylpolysiloxane 。

其他常用之高分子材料包括具壓電效應之 PVDF (polyvinylidene fluoride) 與 P(VDF-TrFE) (與 trifluoroethylene 之共重合體)、駐極體 (electret) 之 PTFE (polytetrafluoroethylene) (常用於麥克風)、用於離子選擇性場效電晶體 (ion-selective field effect transistor) 中之隔膜材料 (PVC 系列) 及電化學式感測器常用之固態高分子電解質 (solid polymer electrolyte, SPE) 如 Nafion 等，種類眾多。

5.4.3 微感測材料之應用例

由於微機電系統之技術本身就是源起於利用矽半導體技術，因此，很多微機電產品之設計就是利用矽材料當作基板。矽材料除了電性以外，其機械特性也很好，很適合當作機械結構使用。很多微感測器就是將感測材料做在矽基的微結構上，以提供足夠的敏感性來偵測物理、化學或生物特性。氧化物化合物顯現各種性質，如壓電、焦電、電光、鐵磁、半導體與超導性等，對機械、光、電、磁、熱、化學與生物性質的測量特別有用⁽¹⁰¹⁾。將氧化物材料以厚膜或塊狀的型式製成感測器的歷史由來已久。若將這些材料以薄膜之型式，與微機電之 3D 微結構，如懸樑、橋、懸膜、通道與閥門等結合，將可提供性能更優異的微感測器。尤其是化學／氣體感測器，當感測材料作成薄膜狀放在 MEMS 微結構上時，以微熱板 (micro-hot-plate) 為例，因其熱容量小很多且熱絕緣良好，使得熱效率提高 ($8^{\circ}\text{C}/\text{mW}$)、升降溫更快、操作溫度更高 ($500-800^{\circ}\text{C}$) 及消耗功率極小 ($500\ \mu\text{W}-40\ \text{mW}$ 相對於傳統的 $1\ \text{W}$)⁽¹¹⁹⁾ 等，可以說是感測器之一大改革。圖 5.25 顯示用 SnO_2 薄膜當作氣體感測層，放在微細加工的微熱板結構上，加上二極體感溫元件，構成的氣體微感測元件^(120,121)。 SnO_2 薄膜是以有機金屬溶液以旋鍍法鍍於 Pt 之梳狀電極上，並經過熱處理；加熱電阻以植入之矽導線為之，最後則以體型微細加工技術由背面蝕刻成懸膜。 SnO_2 氧化物薄膜之導電率會受到其表面吸附之分子影響 (較低溫時)，以及在較高溫時，會因氧之擴散入薄膜內部或由內部擴散出去而變化。如前所述，由於熱容量很小，感測層之溫度很容易隨意調整。這一點是很重要的，因為對不同種類的氣體，感測層與溫度有特別的關係。尤其是將微熱板作成橋狀以隔絕熱傳導，作成感測陣列時，陣列上每一微感測元件可控制在對某

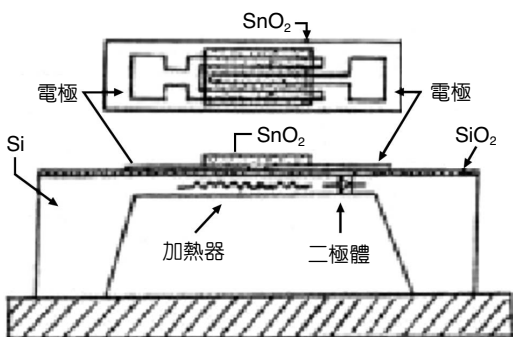


圖 5.25

由 SnO_2 薄膜氣體感測層，微細加工微熱板結構，與二極體感溫元件，構成的氣體微感測元件⁽¹²⁰⁾。

一氣體有特別關係的溫度，大大增加對氣體之選擇性。此種選擇性之改善，對於電子鼻、電子舌等分辨氣味與味道的準確性，在電路上提供更大的方便。

以半導體氧化物薄膜在高溫時與氧的平衡關係，可以用來測量氧分壓，成為氧氣感測器。同樣地，氧化物薄膜之導電率會受到高溫時氧之擴散入薄膜內部或由內部擴散出去而變化。由缺陷化學 (defect chemistry) 模型，可以導得氧化物薄膜之導電率 (σ) 與氧分壓 (P_{O_2}) 之關係：

$$\sigma = C \exp\left(-\frac{E_A}{kT}\right) P_{O_2}^{1/m} \quad (5.3)$$

其中， C 為常數， E_A 為傳導活化能， k 為波茲曼常數， T 為絕對溫度， $1/m$ 為斜率，而 m 即為感測氧氣的靈敏度。當 $m = -6$ 時，傳導發生機構與施體之氧空缺二次游離化 (V_O) 缺陷有關。當 $m = -4$ 或 $= +4$ 時，傳導發生機構與受體之金屬空缺缺陷有關。由何種缺陷主導，與材料、氧分壓及摻雜物有關。表 5.21 為各種不同氧化物薄膜作成之氧氣感測器之靈敏度、活化能與操作溫度⁽¹²²⁾。

高分子材料用於微感測器之感測材料研究，也是相當普遍。如表 5.18 到表 5.20 內所示之材料種類與感測氣體／液體之種類，相當廣泛。所用之感測原理，也相當多，如圖 5.22 至圖 5.25 所示。

Fujioka 等人以 Nafion 固態高分子電解質 (solid polymer electrolyte, SPE) 開發 CO 氣體警報器⁽¹²³⁾，可以得到很好的效果。圖 5.26 為一氧化碳警報器之構造。SPE 除了當作電解質以外，也必須可以讓氣體滲透，同時又具有高的離子 (氫離子) 電導性，讓 CO 能順利氧化。SPE 以溶液狀態注入深的凹槽構造，然後在大氣中 100 °C 乾燥 2 小時，可使 SPE 在深凹槽壁與底部之厚度不同。其好處是薄的區域可讓 CO 氣體容易滲入，而厚 (5–7 μm) 的區域 (凹槽底部) 可使氫離子有足夠的遷移與輸送作用。由於此兩種效應之配合，反應時間可大為減少。偵測一氧化碳濃度在 500 ppm 以內均十分線性，反應時間小於 20 s，甚低於一般之半導體式感測器 (> 2 min)。使用此固態高分子電解質，可在室溫下操作，而且不必像

表 5.21 各種不同氧化物薄膜做成之氧氣感測器之靈敏度、活化能與操作溫度⁽¹²²⁾。

材料	靈敏度 (m)	活化能 (eV)	溫度 (K)
TiO ₂	-4、-6	1.5	973–1073
TiO ₂ (Nb,Cr)	-4、-6		1273
SrTiO ₃	-6、-4、+4	1.24	973–1373
Ga ₂ O ₃	-4	1.9	1173–1273
CeO ₂	-6、-4		973–1373
BaTiO ₃ (Nb)	-4		

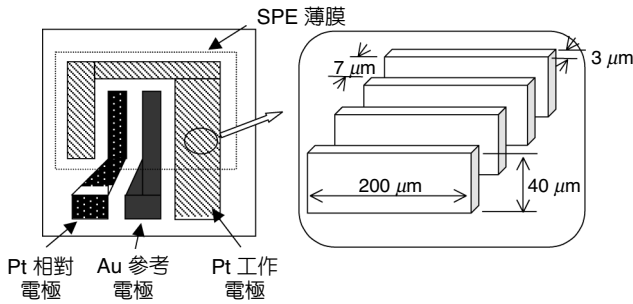


圖 5.26 一氧化碳警報器之構造⁽¹²³⁾。

液態電解質般需重新補充。用一氧化碳當作警報器，比起煙霧警報器，可以更早期測知火警的發生。

焦電性是利用材料的極化隨溫度而變化的現象。由於鐵電材料之飽和極化 (P_s) 在居禮溫度以上變成零，此類材料在稍低於居禮溫度以下時應會有高的焦電係數。不同類鐵電材料之飽和極化隨溫度變化之情形，如圖 5.27 所示⁽¹²⁴⁾。具二次變態 (second-order transition) 之鐵電材料，如 TGS (triglycine sulphate，變態溫度為 49 °C)，有高的焦電係數 ($> 280 \mu\text{C} \cdot \text{m}^{-2} \cdot \text{K}^{-1}$ ，在 20 °C)。鈦酸鋇鋇 ((BaSr)TiO₃, BST) 為一次變態之材料，在居禮溫度有非常陡地變態。在此溫度，雖有非常高的焦電係數，但不實用，因其具有遲滯性，且實用上環境溫度不易穩定控制。因此，一般使用溫度遠低於居禮溫度，雖然焦電係數較小，但是對環境溫度較穩定。焦電材料薄膜做在微機電之懸膜或懸樑 (beam) 的構造上，可減少熱傳導的影響，增加反應速度、感測度與靈敏度。一般紅外線感測元件的電壓響應度 (voltage responsivity, R_v)，可以下式表示：

$$R_v = \frac{\eta p A}{\omega H C} = \frac{\eta p}{C_v \epsilon_0 \epsilon_r \omega A} \quad \text{單位：V/W} \quad (5.4)$$

其中， η 為放射率 (emissivity)， p 為焦電係數， C_v 為體積比熱 ($\text{J}/\text{cm}^3 \cdot \text{°C}$)，熱容量 H 等於

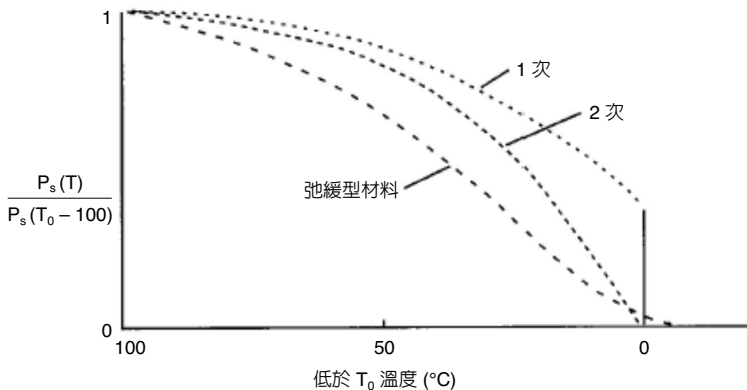


圖 5.27 各種焦電材料的自發極化隨溫度而變化的現象⁽¹²⁴⁾。

$C_v A t$ ， A 為焦電材料面積，電容 C 等於 $\epsilon_0 \epsilon_r A/t$ ， ϵ_0 為真空介電係數， ϵ_r 是材料的相對介電常數， ω 為角頻率。

考慮雜訊時，感測度 (detectivity) D^* 為：

$$D^* = \frac{\eta p}{C_v \sqrt{\omega \epsilon_0 \epsilon_r \tan \delta} \sqrt{4kT} \sqrt{t}} \quad \text{單位：cm}\sqrt{\text{Hz}}/\text{W} \quad (5.5)$$

其中， k 為波茲曼常數， T 為絕對溫度， t 為焦電材料厚度， $\tan \delta$ 為介電損失。由 (5.4)、(5.5) 兩式，可知焦電材料最好有小的 C_v 、 ϵ_r 及 $\tan \delta$ ，而 p 要大，一般使用績效指數 (figure of merit) 來表示：

$$F_I = \frac{p}{C_v} \quad \text{單位：C}\cdot\text{m}/\text{J} \quad (5.6)$$

$$F_V = \frac{p}{C_v \epsilon_r}$$

$$F_D = \frac{p}{C_v (\epsilon_r \cdot \tan \delta)^{1/2}}$$

F_I 及 F_V 各為以電流及電壓型式輸出之感度績效指數， F_D 為介電損失所引起的雜訊為主因時感測度的績效指數。材料相對介電係數 ϵ_r 雖說越小越好，但由於需與外部電路匹配 (matching) 的關係，某種程度的大小是必要的。對焦電材料，雖然希望有較低的居里溫度

表 5.22 各種焦電材料的性能比較。

名稱	p $10^{-8} \text{C}/\text{cm}^2 \cdot ^\circ\text{C}$	ϵ_r	$\tan \delta$ (%)	C_v ($\text{J}/\text{cm}^3 \cdot ^\circ\text{C}$)	F_V ($10^{-10} \text{C} \cdot \text{cm}/\text{J}$)	F_D ($10^{-8} \text{C} \cdot \text{cm}/\text{J}$)	T_c ($^\circ\text{C}$)
TGS (單晶)	3.5	38		2.13	4.3		49.5
LiTaO ₃ (單晶)	2.3	54		3.13	1.4		618
SBN (單晶)	6.5	380		2.33	0.73		115
PbGeO ₃ (單晶)	1.1	40	0.05	1.98	1.4	3.93	178
PT 系陶瓷	1.8	190	0.8	3.19	0.3	0.46	460
PCT 系陶瓷	3.9	200			0.61		
PZT 系陶瓷	5.0	380		2.42	0.53		220
PZ 系陶瓷	3.5	250	0.5	2.6	0.54	1.2	200
PT 薄膜	3.0	97		~3.2	0.97		
PVDF	0.4	13	1	2.4	1.3		120

TGS : triglycine sulphate , SBN : $(\text{Sr}_{0.48}\text{Ba}_{0.52})\text{Nb}_2\text{O}_6$, PT : PbTiO₃ 系 , PCT : $(\text{Pb}_{0.76}\text{Ca}_{0.24})(\text{Ti}_{0.96}(\text{Co}_{1/2}\text{W}_{1/2})_{0.04})\text{O}_3$, PZT 系 : $\text{Pb}(\text{ZrTi})(\text{Su}_{1/2}\text{Sb}_{1/2})\text{O}_3$, PZ : PbZrO₃ 系 , PT 薄膜 : C 軸取向 PbTiO₃ 薄膜 , PVDF : polyvinylidene fluoride .

(T_c)，以得到較大的 p 。但是，同時對溫度的變化也相當大，因而 T_c 也需在某種程度的高溫較好。表 5.22 為各種焦電材料的性能比較。

由式 (5.4) 及 (5.5)，若將 A 、 t 縮小，即作成薄膜，可使元件之性能更好。將薄膜做在微機電之懸膜或懸樑 (beam) 的構造上，更可減少熱傳導的影響，增加反應速度。TGS 的 F_V 雖然最高，但是易裂且溶於水，故不實用。PVDF 的 p 雖然很小，但因其相當穩定、 ϵ_r 低、導熱低，因而 F_V 高，又容易作成薄膜，因而有人將之商品化。最近，許多機構研究以鈦酸鉛 (PbTiO_3) 薄膜為焦電材料，製成紅外線感測元件或熱像儀。尤其是 C 軸優先取向的 PbTiO_3 ，其焦電係數大且相對介電常數較小，使其很有應用潛力。圖 5.28 顯示用微細加工的感測元件，其焦電電流比塊材高出 10 倍左右⁽¹²⁵⁾。圖 5.29 則為利用面型微加工 (surface micromachining) 積體化之焦電紅外線熱像陣列示意圖，表 5.23 則為其測得的性能⁽¹²⁶⁾。

Koller 等人研究利用聲波來測定液體的特性，如密度與黏度等，如圖 5.30 所示⁽¹²⁷⁾。其為利用壓電薄膜上之一組柵狀電極產生一聲波於懸膜上，而第二組柵狀電極即利用逆壓電效應偵測此聲波受到所接觸液體而改變之相速度與振幅。此兩項參數與所接觸液體之密度與黏度有關。結果顯示此種元件可得到最小為 20 dB 之插入損失。由於此種元件具有尺寸小及反應快等優點，而可應用於線上監測流體之黏度⁽¹²⁷⁾。其所用的懸膜，由 $4.6 \mu\text{m Si}$ 、 $0.1 \mu\text{m SiO}_2$ 、 $0.6 \mu\text{m Al}$ 、 $2.4 \mu\text{m ZnO}$ 及兩組 $0.3 \mu\text{m Al}$ 的柵狀電極組成。壓電層之厚度，經由最佳化以得到最大的耦合效率。 ZnO 壓電層也可改用 PZT 等壓電係數更高的材料。

與矽微細加工結合之壓電感測元件，早在 1985 年就研究用於超音波感測器⁽¹²⁴⁾。如圖

表 5.23 所測得積體化焦電紅外線熱像陣列之性能⁽¹²⁵⁾。

在多晶矽上的 PbTiO_3 材料性質	
膜厚	$0.36 \mu\text{m}$
相對介電常數	200
焦電/熱感應	$90 \pm 5 \text{ nC/cm}^2 \cdot \text{K}$
電容	4.4 pF
薄膜電阻率	$> 1 \times 10^{-9} \Omega \cdot \text{cm}$
介電損失 (30 Hz)	0.020 ± 0.005
NMOS 積體電路特性	
設計規則	$3 \mu\text{m}$
起始電壓, V_i	-0.8 V
氧化層的電容, C_{ox}	138 nF/cm^2
電子移動率	$400 \text{ cm}^2/\text{V} \cdot \text{s}$
電晶體數	≈ 10000
電晶體良率	100%
績效指數 (30 Hz)	
黑體電壓感度	$1.2 \times 10^{-4} \text{ V/W}$
電壓雜訊	$0.3 \pm 0.1 \mu\text{V}/\sqrt{\text{Hz}}$
感測度 (D^*)	$2 \times 10^8 \text{ cm} \cdot \sqrt{\text{Hz}}/\text{W}$

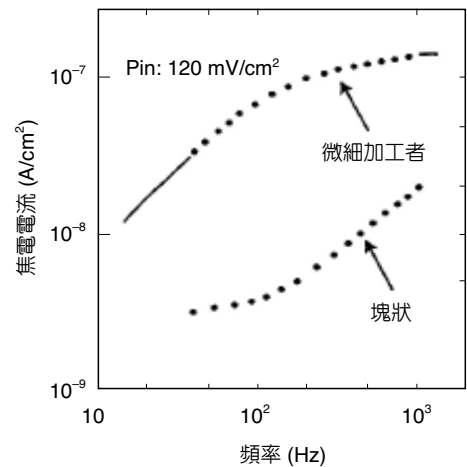


圖 5.28 具微機電構造感測元件之焦電電流與塊材的比較⁽¹²⁵⁾。

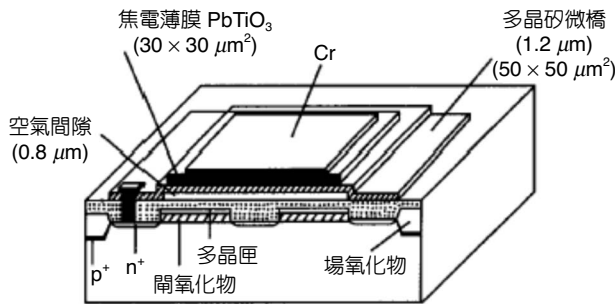


圖 5.29 利用面型微細加工積體化焦電紅外線熱像儀陣列之示意圖⁽¹²⁶⁾。

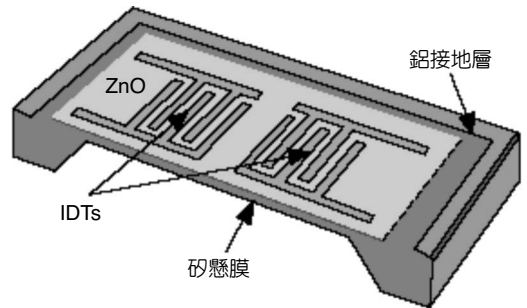


圖 5.30 利用聲波之流體特性監測元件之截面圖，流體直接接觸懸膜⁽¹²⁷⁾。

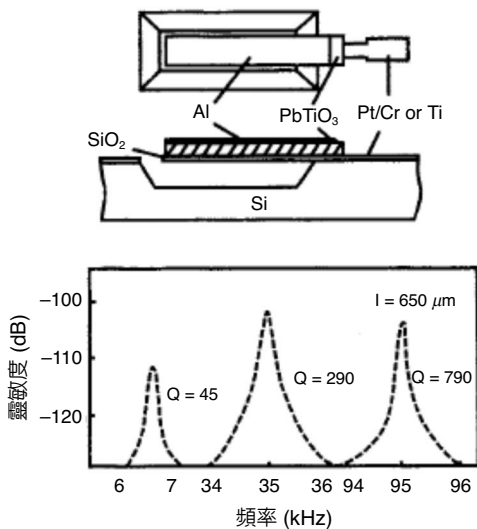


圖 5.31 與矽微細加工結合的超音波感測元件示意圖與頻率之響應⁽¹²⁵⁾。

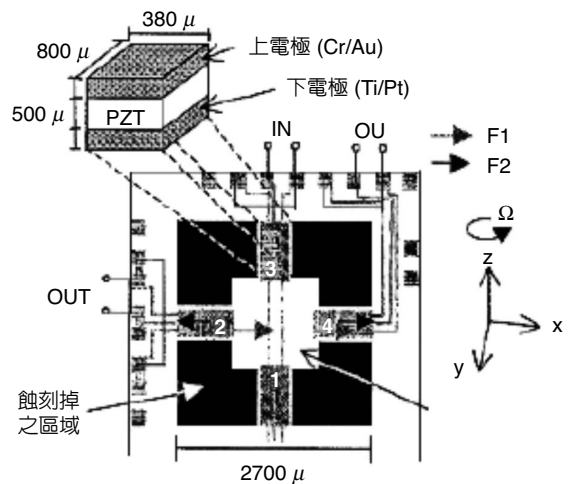


圖 5.32 利用壓電薄膜 TE 振動型式的微陀螺儀 (microgyroscope) 示意圖⁽¹²⁸⁾。

5.31 所示，其為將 $PbTiO_3$ 薄膜鍍在矽微細加工之懸臂樑 (cantilever beam) 上。圖中也顯示其頻率之響應。圖 5.32 為一利用壓電薄膜 TE 振動型式的微陀螺儀 (microgyroscope) 示意圖⁽¹²⁸⁾，基本上為掛有一質量塊的懸臂樑構造。操作上，係將 1 及 3 的壓電微致動器以 AC 輸入信號振盪 (y 方向)。如果微陀螺儀平行 xz 平面且以 z 軸為中心旋轉，則 2 與 4 之壓電感應懸臂樑會承受 y 方向的速度。此方向的速度與旋轉率的向量乘積，即產生一所謂的科氏力 (Coriolis force) 於 x 方向上。2 與 4 懸臂樑上之壓電薄膜感應到此剪切應力，而在 y 方向之上下電極間產生電壓變化，因而可以測量得到旋轉速率及大小，當做陀螺儀用。此微陀螺儀可在 0.3 VAC 下振盪，而且非常適於可攜式產品上。所測得之靈敏度為 $30.8 \mu V/V/(\circ/s)$ ，測量範圍為 $150^\circ/s$ (在 73.8 kHz 共振頻率下)。總面積大小為 $2.7 \text{ mm} \times 2.7 \text{ mm}$ 。

最近，有些人嘗試使用 MEMS 技術製作麥克風與微揚聲器⁽¹²⁹⁻¹³¹⁾，希望能應用於助聽器、行動電話、個人數位助理 (personal digital assistant, PDA) 與耳機等。壓電薄膜材料與 MEMS 結構結合，是其中相當可行方式之一；好處包括可將麥克風做在電路的旁邊、尺寸控制佳、微小化及可以批量生產以降低成本等。Lee 等人⁽¹³¹⁾ 利用應力平衡之多層結構作成平坦的懸樑，平坦的懸樑是為了達到麥克風之高靈敏度與微揚聲器之高音量輸出所必需的條件。其平衡之多層結構如圖 5.33(a) 與 (b) 所示，在經過背面體型微細加工之後，除了 ZnO 與 Al 電極層以外，在製作氮化矽 (silicon nitride)、多晶矽與三層 LTO 時，均在懸樑兩面同時為之 (因 CVD 製程)，並不去除。為了保護懸樑在釋放及切割時不會被破壞，在其背面再鍍上一層 0.5 μm 厚之 Al。由於 Al 層本身具有殘餘應力，太厚時 (1.5 μm 以上) 反而會破壞懸樑，太薄時 (0.3 μm 以下) 則又不能達到正面切割時的保護作用。所測得之麥克風靈敏度，在低頻時幾乎不太變化，其值為 3 mV/μbar；此值逐漸隨頻率增加而增加至最低共振頻率 (890 Hz) 時之 20 mV/μbar。在 2 cm³ 耦合器與 4 V (zero-peak) 驅動之下，在 890 Hz 時微揚聲器之輸出達 75 dB 音壓位準 (sound pressure level, SPL)。在 4.8 kHz、6 V (zero-peak)

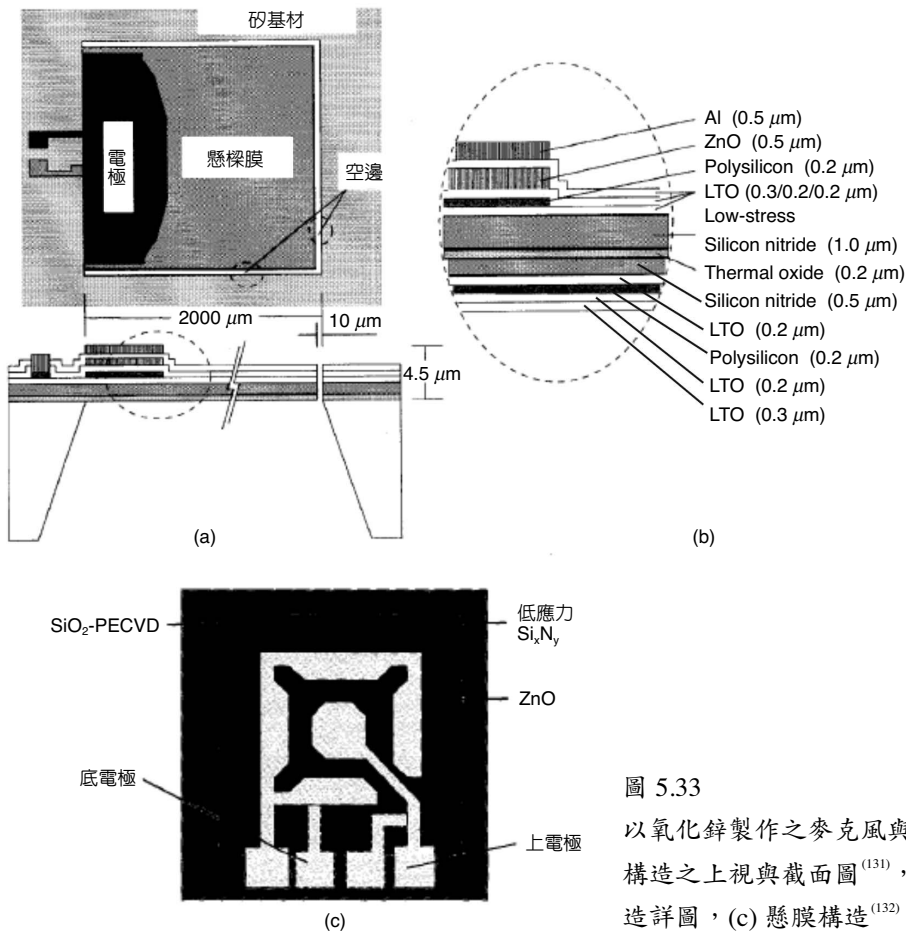


圖 5.33 以氧化鋅製作之麥克風與微揚聲器，(a) 懸樑構造之上視與截面圖⁽¹³¹⁾，(b) 為 (a) 之多層構造詳圖，(c) 懸膜構造⁽¹³²⁾。

驅動之下，微揚聲器之輸出可達 100 dB 音壓位準。Ko 等人以 0.5 μm 厚的氧化鋅 (ZnO) 薄膜鍍在 1.5 μm 厚之低應力氮化矽懸膜上，如圖 5.33(c)⁽¹³²⁾。麥克風與微揚聲器為由此 $3 \times 3 \times 0.003 \text{ mm}^3$ 大小之壓電懸膜作成。在 7.3 kHz / 15 V_{p-k} (zero-peak) 情形下，懸膜中間之最大變形量達 1 μm 。所測得微揚聲器之音壓量，在 15 V、7.3 kHz 時為 76.3 dB SPL，在 13.3 kHz 時為 83.1 dB SPL。參考麥克風與壓電微揚聲器之距離為 1 cm，壓電麥克風之靈敏度則為 0.51 mV/Pa (在 7.3 kHz 時)，雜訊為 18 dB SPL。以有機壓電材料薄膜，如 PVDF 或 P(VDF/TrFE)，結合矽微細加工結構，也被嘗試作為微小麥克風之用^(133,134)。所得 1 mm² 懸膜大小之麥克風，靈敏度達 ~0.21 mV/Pa，頻寬為 17 kHz，雜訊小於 54.6 dB SPL。

5.4.4 結語

感測材料的種類繁多，除了利用感測材料之晶體性質 (表 5.14 中各種效應，即功能性材料) 以外，還可利用材料之微構造控制與變化來感測外界之刺激。微感測器就是將以上這些功能性材料，以薄膜之型式，與微機電之 3D 微結構，如懸樑、橋與懸膜等結合，提供性能比塊狀或大型元件更優異的感測器應用。對特定之設計、製程或應用，需選擇適當的感測材料，並不是每一種材料都可達到需求。

5.5 微致動材料

5.5.1 簡介

自從 1989 年 Fan 等人發表可動作之微小馬達以來⁽¹³⁵⁾，人們就開始研究開發各式各樣的微致動器。Fan 等人所製造之微小馬達是以靜電方式來驅動，所使用的材料則是以傳統半導體材料稍加修改之多晶矽。以多晶矽作成之微渦輪、微馬達與微齒輪等高速轉動的元件中，磨耗是最主要的失效機構。在美國 Sandia 國家實驗室 (Sandia National Lab.) 的微引擎研究中，也發現驅動軸的磨耗是最主要的失效機構⁽¹³⁶⁾。而德州儀器之數位微鏡面元件 (DMD) 的鋁鏡鉸鏈 (mirror hinge) 並沒有摩擦所致之磨耗的問題，並且在經過 1.7×10^{12} 次之循環後，鉸鏈也沒有如理論上預期地發生疲勞的情形⁽⁹⁵⁾，但是卻存在所謂的記憶問題 (即無法回復到原來靜止位置的現象)。

未來可預見之新材料需求包括高出力 (high forces)、於高溫與嚴酷環境下之穩定性與強韌之高深寬比材料結構等，同時這些新材料，必須可以某種程度地與 IC 製程積體化 (如可經由黃光製程、薄膜化與批量化)，才可降低成本、商業化而普及應用。其中高出力的材料即為致動材料，這些材料包括磁性、壓電、強介電與形狀記憶合金材料等。

經過多年的研究，發現利用靜電與熱膨脹係數不同之原理的致動器有其限制，如力量、速度、動作與所需電壓等。因此，若能利用功能材料本身之致動性質，除可超越限制外，或可大幅簡化微機電之設計與製程，並提高微機電產品性能。

某些致動效應亦列於表 5.14 中之第二欄，如熱膨脹效應、壓電效應與磁致伸縮效應等。其中，前者乃利用雙金屬等兩種不同熱膨脹係數材料加熱導致彎曲致動；而後兩者則屬於材料本身之功能特性。其他常用於大型致動器之材料，還有電磁材料、形狀記憶合金、電流體 (electrorheological fluid)、磁流體 (magneto-rheological fluid) 與磁致形狀記憶合金 (magnetostrictive shape memory alloy) 材料等。但是，為了能夠與 MEMS 之微小結構積體化，上述致動材料以作成薄膜狀態為最佳。以下所介紹之致動材料為有潛力作成薄膜狀態，且可能產生相當的力量或變形量者，例如：磁性、磁致伸縮、壓電、電致伸縮與形狀記憶合金材料等。

5.5.2 微致動薄膜材料

(1) 磁性薄膜材料

磁性材料一般分為軟磁 (soft magnetic)、硬磁 (hard magnetic) 與磁致伸縮 (magnetostrictive) 材料等，軟磁材料具高的導磁率與低的矯頑磁場，而硬磁材料剛好與其相反。軟磁材料如 NiFe、FeSi 及 Ni-Zn-ferrite 等，硬磁材料則如 Alnico V、SmCo、NdFeB 及 Ba-ferrite 等。硬磁材料一般以永久磁鐵之型式用於揚聲器與量測儀器等，而軟磁材料一般用於變壓器、馬達或發電器等。含 1–5% Si 之 Fe-Si 合金 (矽鋼) 廣為變壓器與馬達等所使用，但是含 Si 量高時，易裂、不易成形；Ni-Fe 合金比矽鋼要來得好，但較貴。以上兩者在高頻使用時，一方面導磁率大幅下降，另一方面渦電流損失也大。因此，具高電阻率與高導磁率之 Ni-Zn-ferrite 或 Cu-Zn-ferrite 較適合高頻使用⁽¹³⁷⁾。硬磁材料之代表性材料為 Alnico V，是由 Al-Ni-Co 加上 Fe、Cu 之合金組成，在 1300 °C 緩慢降溫時，產生兩種微小析出物之偏析，是產生高矯頑磁場的原因。而 SmCo 系列硬磁合金，則具非常高之飽和磁化與最高之晶體異向性。

目前用於 MEMS 研究的磁性材料，大部分為金屬性的 Ni 或 Fe-Ni 合金，原因是它們容易用電鍍的方式作成薄膜狀態。將磁性材料薄膜與 IC 製程積體化之技術已有人嘗試過^(138,139)，以濺鍍方式所做磁性薄膜材料之結果也有人發表了，而且低導磁率的 Ni 與高導磁率的非 Ni 合金，用 LIGA 製程也可得到高深寬比的複雜結構⁽¹⁴⁰⁾。

(2) 磁致伸縮薄膜材料

磁致伸縮效應為磁性材料受到磁場作用而改變形狀的現象，相反地，加應力在磁性材料上，其磁性特性變化的現象是為逆磁致伸縮效應。磁致伸縮效應與磁區方向隨磁場方向旋轉，而使得形狀改變。如圖 5.34(a) 所示，磁性體一般是由多個具自發磁化方向之磁區所組成 (磁化方向如箭頭所示，變形方向則如長方形的模式表示)；由於磁化方向不一致，整

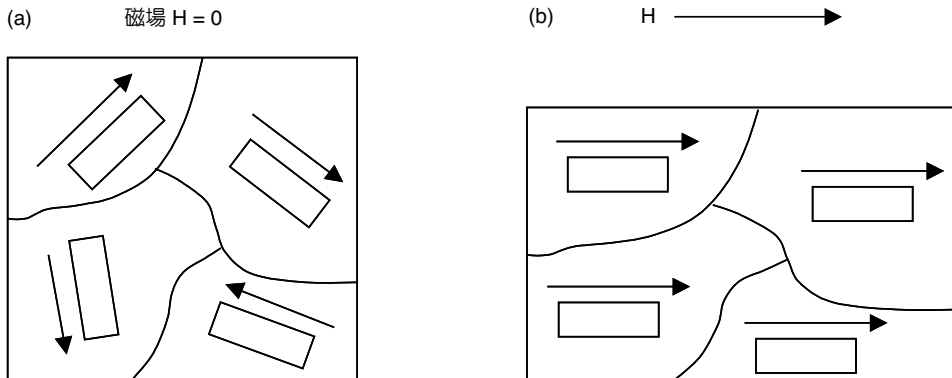


圖 5.34 磁致伸縮效應發生機構示意圖，(a) 消磁狀態及 (b) 飽和狀態⁽¹⁴¹⁾。

體來說是在消磁狀態⁽¹⁴¹⁾。此時，若加磁場的話，隨著磁區內磁化方向依磁場方向迴轉，變形的方向也隨著磁場方向迴轉，因而整個磁性體的外形就跟著變化。圖 5.34(b) 是磁化及變形方向與磁場方向完全一致的時候，此時的變形稱為飽和磁致伸縮 (λ_s)。另外，如果磁性體在磁場方向伸長的話，稱為正磁致伸縮；相反地，磁性體在磁場方向收縮的話，稱為負磁致伸縮。

利用磁致伸縮現象作為致動原理時，飽和磁致伸縮 (λ_s) 越大越好，而驅動之必要磁場越小越好。一般的磁致伸縮材料，如 Ni 或 FeAl 等之 λ_s 約為 10^{-5} ，此值太小不適合產生大的位移。另一方面，具有超大 λ_s 值 (1000×10^{-6}) 之稀土類-過渡金屬 Laves 相化合物，由於具有極大之結晶磁異向性，其必要之驅動磁場又過大而不實用。而近來所開發之 TbFe₂ 和 DyFe₂ 的擬二元合金化方法，可以得到不具結晶磁異向性之非晶質構造，且具有小的驅動磁場，但有大的磁致伸縮效應，如表 5.24 所示⁽¹⁴¹⁾。此種材料即為著名的 Terfenol-D 磁致伸縮合金，其塊材已應用於抑制振動與高功率聲納上。Terfenol-D 磁致伸縮合金具正磁致伸縮效應，而 SmFe₂ 則具負磁致伸縮效應。另一特點是，此種非晶質構造很容易利用濺鍍或蒸鍍等方法作成薄膜，非常有利於作為 MEMS 微致動器之用。

表 5.24 典型的高磁致伸縮材料⁽¹⁴¹⁾。

組成	狀態	飽和磁致伸縮 λ_s ($\times 10^{-6}$)	備註
Ni	塊材、薄膜	-30	
a-FeSiB	薄膜	30-40	a: 非晶質構造
(Tb _{0.27} Dy _{0.73})Fe ₂	塊材	2000-2200	$\langle 112 \rangle$ 方向
a-TbFe	薄膜	250-450	40-50% Tb
a-SmFe	薄膜	-300-400	30-40% Sm
a-(TbDy) _{1-x} Fe _x	薄膜	300-400	$x = 0.42-0.43$

(3) 壓電薄膜^(142,143)

大部分具大出力、大位移輸出致動之材料為具有複雜晶域 (domain) 結構之鐵性 (ferroic) 陶瓷，這是因為其晶域對外加電場會有大的機械反應。壓電形變之起源，在於非中心對稱的晶體中，其極化隨電場強度變化的同時，晶格尺寸也隨之變化。若要得到大的壓電形變，必須材料全體的變形方向一致，亦即自發極化的方向需一致。因此，一般強介電陶瓷必須加以高電壓極化 (poling) 處理，讓材料中之自發極化的方向與電場一致。而非強介電性之壓電材料，如石英與 ZnO 等材料，則需為單晶或是具優選方向 (preferred orientation) 才會有壓電效應。在這些材料中，力量是與電場成正比的：

$$\begin{aligned}\epsilon_{jk} &= d_{ijk} E_i \quad (\text{張量型式}), \text{ 或} \\ \epsilon_j &= d_{ij} E_i \quad (\text{矩陣型式})\end{aligned}\tag{5.7}$$

壓電性質之表示還有其他方式，其相關之詳細說明，請參考相關書籍⁽¹⁴⁴⁾。以強介電 PZT ($\text{Pb}(\text{Zr}_{1-x}\text{Ti}_x)\text{O}_3$) 陶瓷所作成之壓電致動器，是最為廣泛使用於較大型元件之電機傳感器，如精密定位器、超音波振盪器、超音波影像、蜂鳴器、噴墨式印表頭及聲納元件等。最早用於微致動器之壓電材料為 ZnO，作為原子力顯微鏡 (atomic force microscope, AFM) 之驅動及感測機構。由於薄膜技術之進步，最近都改用 PZT 為微致動材料。因為，比起 ZnO 單晶，PZT 陶瓷的壓電係數 d_{31} 與楊氏係數較高許多 (-93 對 -5 pC/N)，則元件的靈敏度也會較高。實際以溶膠－凝膠法 (sol-gel) 所得的 PZT 薄膜，用於掃描力顯微鏡 (scanning force microscope, SFM) 之力量感測及致動器，推得 PZT 薄膜的 d_{31} 為 -35 pC/N，靈敏度為使用 ZnO 時的 4.5 倍大，達 0.98 fC/nm。使用壓電材料有一好處，即同一微懸臂樑 (micro cantilever beam) 可以做為感測用，也可以做為激發 (致動) 用。與塊狀 (bulk) 材料比較起來，使用壓電薄膜時，一般是使用其 d_{31} ，而非 d_{33} 。雖然 PZT 薄膜之 d_{31} 值 (-88 pC/N) 比起 d_{33} 值 (220 pC/N) 小許多，但是一般在平面方向之尺寸 (數百至數千微米) 要比厚度方向 (~1 μm) 大很多，因而徑向的貢獻比厚度方向的來得大。

另外，微機電系統構造的微元件，通常在 PZT 底下有 Si 基材，為了提高感測器的電壓靈敏度，壓電薄膜的最佳厚度一般為 Si 基材厚度的 1/3 到 1/2 之間 (因為靠近中心軸部分的材料對電壓靈敏度的貢獻很小)。PZT 薄膜已經可以成功地以溶膠－凝膠法或氣相沉積法製作在矽材料上，因此，以壓電薄膜與 MEMS 製程之積體化得到高出力的研究受到相當的重視。根據估算⁽⁹⁶⁾，壓電薄膜之出力約為靜電式出力的 6×10^5 倍。雖然壓電薄膜－電極結構之平行板構造之位移量很小 (約數奈米)，但是可以犧牲部分力量，而用 PZT-Si 懸樑設計或在大尺寸元件常用之彎曲伸張型 (flexensional) 的彎月 (moonie) 構造來增大位移量。常用雙形 (bimorph) 構造之兩層可以都是壓電層，或一層是壓電而另一層非壓電層，如 SiO_2 、 Si_3N_4 或 Si。如前所述，由於壓電薄膜之厚度一般小於 1 μm ，平面方向多達數百微米，而

d_{33} 只比 d_{31} 大約 10 倍，因此大部分之形變貢獻應來自平面方向，而非厚度方向：

$$\Delta Z = 3d_{31}V \frac{L^2}{h^2} \quad (5.8)$$

其中， V 為所加電壓、 L 與 h 分別為雙形結構之長度與厚度。上式為兩層均為壓電層時，若要讓雙形結構之頂端產生 ΔZ 的變形，則需要的力量為：

$$F = \Delta Z Y b \frac{h^3}{4L^2} \quad (5.9)$$

其中， b 為懸臂樑的寬度， Y 為楊氏係數（一般 PZT： $6-10 \times 10^{10} \text{ N/m}^2$ ）。表 5.25 為代表性的壓電薄膜與壓電高分子材料及其特性⁽¹⁴¹⁾。

(4) 電致伸縮薄膜材料

其實所有材料都具有電致伸縮 (electrostrictive) 特性，亦即加上電場時，材料之尺寸會變化，只是大部分材料的電致伸縮效應很小。電致伸縮應變量與極化量之平方成正比：

$$\begin{aligned} S_{ij} &= Q_{ijkl} P_k P_l \quad (\text{張量型式}), \text{ 或} \\ S_i &= Q_{ij} P_j^2 \quad (\text{矩陣型式}) \end{aligned} \quad (5.10)$$

其中 S 為應變量， Q 為電致伸縮係數， P 為極化量 (polarization)， $P = (\epsilon_r - 1) \epsilon_0 E$ ， ϵ_r 為相對介電常數， ϵ_0 為真空介質之介電常數， E 為電場⁽¹⁴⁵⁾。對一般材料而言，電致伸縮效應遠比壓電效應來得小，但是，如果一個材料之介電常數很高時，電致伸縮效應就與壓電效應相

表 5.25 代表性的壓電薄膜與壓電高分子材料及其特性⁽¹⁴¹⁾。

材 料	壓電常數 d_{31} ($\times 10^{-12} \text{ m/V}$)	備 註
PZT 塊材	-60—-400	市售品
PZT 薄膜	-88	溶膠—凝膠法
PZT 薄膜	-49	射頻磁控濺鍍法
PbTiO ₃ 薄膜	-4.3	射頻磁控濺鍍法
PLZT 塊材	-154	3/52/48 組成
PVDF 片	23—30	市售品
P(VDF-TrFE) 薄膜	12	旋鍍法
ZnO 薄膜	-5.43	濺鍍法

當。一些材料如 $\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3$ 與 $\text{Pb}(\text{Zn}_{1/3}\text{Nb}_{2/3})\text{O}_3$ 等，稱為弛緩型鐵電 (relaxor ferroelectrics) 材料者，其介電常數可高達 10,000 以上，因而可以有大的伸縮效應。由於弛緩型材料沒有晶域，因而不會有如壓電陶瓷般的遲滯效應，亦即當電場降至零時，弛緩型材料會回到原來的尺寸。另外，弛緩型電致伸縮材料也沒有老化 (age) 的現象。弛緩型材料有高介電常數的原因，與其具微小之無序結構有關。較小的陽離子如 Nb，在無序結構中有較大的跳動空間，對電場有較大的極化反應。圖 3.35 顯示 PLZT (7/62/38) 壓電材料與 PMN ($0.9\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3 - 0.1\text{PbTiO}_3$) 電致伸縮材的應變—電場曲線圖⁽¹⁴⁴⁾。

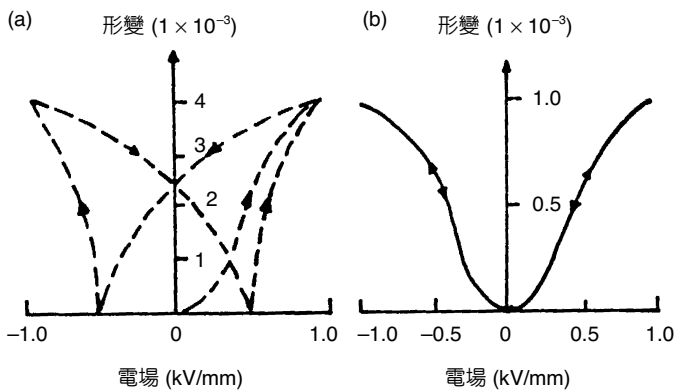


圖 5.35

(a) PLZT (7/62/38) 壓電材料與 (b) PMN ($0.9\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3 - 0.1\text{PbTiO}_3$) 電致伸縮材料的應變—電場曲線圖⁽¹⁴⁵⁾。

(5) 形狀記憶合金薄膜

某些金屬間化合物具有相當大的形狀記憶效應，此種形狀記憶效應為一變形之金屬在加熱時會恢復到其原來鐵彈性 (ferroelastic) 時之形狀。此行為是鐵彈性相變化的結果，其為由多晶域麻田散狀態 (martensitic phase) 到高溫之沃斯田相 (austenite phase) 之結構變化，如圖 3.36 所示⁽¹⁴¹⁾。形狀記憶合金從高溫之沃斯田相冷卻到 M_s 點 (麻田散變態開始溫度) 時，結晶由圖 3.36(a) 沃斯田相之體心立方晶格轉變至圖 3.36(b) 麻田散相之單斜晶格。此時，對之加以應力時，不但會與一般金屬般產生塑性變形，而且會如圖 3.36(c) 般，鄰接原子間保持平行四邊形的重疊效果連續變形。若加熱此狀態的話，就會行逆向變態，回到體心立方晶格之沃斯田相。

對 Ni/Ti (Nitinol) 及 Cu/Zn/Al 塊材而言，此效應所引起之應變可達 4.5%⁽¹⁴⁶⁾。利用形狀記憶材料做致動器的優點包括：高的功對質量比 (work-to-mass ratio)、無雜訊與相當可靠等。讓形狀記憶合金變形之熱量，可由外部供給或直接供給電流讓形狀記憶合金元件發熱而得。雖然由加熱的方式驅動形狀記憶合金致動元件，在動態上可能不夠快；但是，若將其以薄膜方式製作於 MEMS 結構上，加以脈衝電流，將可大幅增加其反應速度。利用形狀記憶薄膜作致動器的額外好處包括：高的出力、大位移、小體積以及可使用與 IC 相同的電壓等。

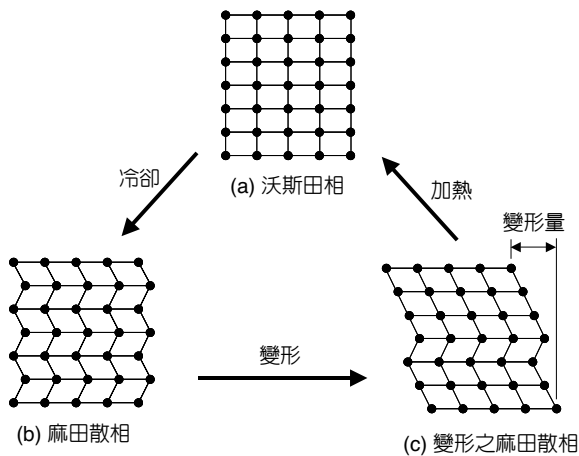


圖 5.36 形狀記憶合金之動作模式示意圖⁽¹⁴¹⁾。

以射頻磁控 (RF magnetron) 濺鍍法可以成功地製作記憶效果良好之薄膜，其回復應力可高至 600 MPa⁽¹⁴⁷⁾。而且 Ni/Ti 合金亦適合用濕式蝕刻或乾式蝕刻等半導體微細加工技術，以製作微小的構造⁽¹⁴⁸⁾。不過，鍍膜時組成之控制與 Ti 的氧化會影響特性，必須控制正確的組成與乾淨之氣氛。

5.5.3 微致動材料之應用例

(1) 磁致伸縮微致動器

Quandt 與 Seemann 研究以 DC 磁控濺鍍法，製作 SmFe 二元系及 TbDyFe 三元系合金之非晶相磁致伸縮 (magnetostrictive) 薄膜，作為微致動器使用⁽¹⁴⁸⁾。根據成分與濺鍍條件 (尤其是偏壓大小)，可以做出具有磁致伸縮效應之非晶相薄膜，而且可以控制容易磁化之方向 (easy axis)。對 TbDyFe 而言，在 0.1 T 磁場下，其磁致伸縮係數為 250 ppm；而在 0.5 T 磁場下，其磁致伸縮係數為 400 ppm。對 SmFe 而言，在 0.1 T 磁場下，其磁致伸縮係數可為 -220 ppm；而在 0.5 T 磁場下，其磁致伸縮係數為 -300 ppm。

將 10 μm 厚之 TbDyFe 薄膜製作於 50 μm 厚、20 mm 長之矽基懸樑上，在 0.03 T 磁場下，其變形量約可達 200 μm ；在 0.05 T 磁場下，其變形量達 220 μm ，如圖 5.37(a) 所示。此懸樑可在 500 Hz 下動作而仍具有相當之變形量，且經過 10^7 次變形循環，仍沒有劣化的情形發生。圖 5.37(b) 為利用兩端固定之橋式磁致伸縮微致動器，做為閥的開或關動作。

Bourouina 等人以磁致伸縮薄膜作為微致動器，而以壓阻感測器作為彎曲與扭曲偵測器，設計製作二維掃描器 (2D scanner)⁽¹⁴⁹⁾。如圖 5.38 所示，它是由薄區與厚區組成之矽微加工懸樑，薄區是致動區，而厚區是鋁鏡之支撐區。磁致伸縮薄膜是由晶面背面方向鍍膜而成，以避免干擾正面之壓阻器與鏡面之光學性質。磁致伸縮薄膜是以磁控濺鍍法製作，

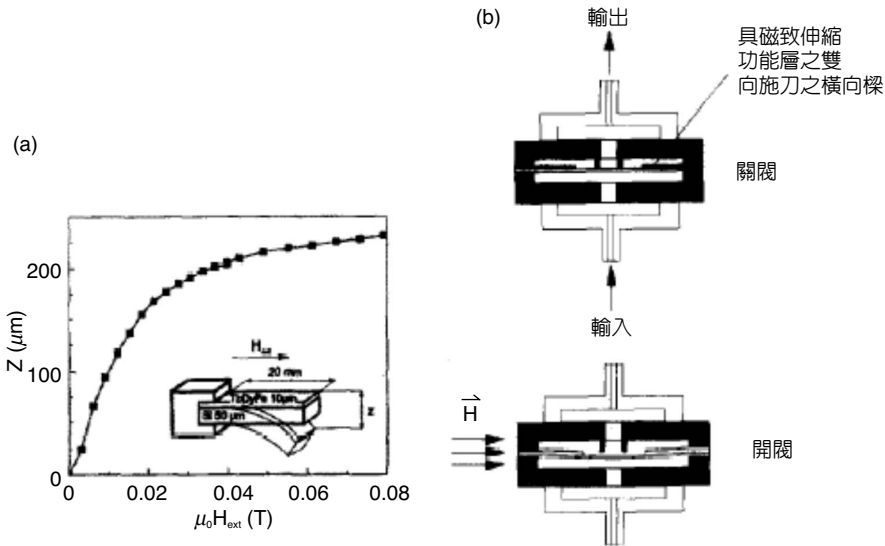


圖 5.37 (a) TbDyFe/Si 懸樑隨磁場大小變化之變形量，(b) 為利用兩端固定之橋式磁致伸縮微致動器，做為閥之開或關之動作⁽¹⁴⁸⁾。

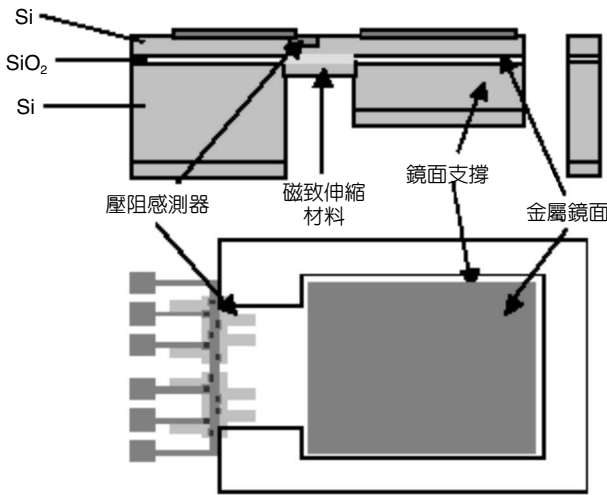


圖 5.38 以磁致伸縮薄膜作為微致動器，壓阻感測器作為彎曲與扭曲偵測器之二維掃描器 (2D scanner)⁽¹⁴⁹⁾。

並最佳化，使微致動器可以用最低磁場激發而動作，亦即具有高的磁彈性耦合係數 (magnetoelastic coupling coefficient, b_e) 與低的飽和磁場 (H_s)。此磁致伸縮薄膜是由多層的 TbFe 與 CoFe 薄膜組成，每層厚度約 10 nm，共約 4.5 μm 厚。此多層構造材料兼具有兩種薄膜材料的優點，亦即 TbFe 大的磁致伸縮效應與 CoFe 軟磁的高磁化特性。圖 5.39 是剛鍍好及退火處理磁致伸縮薄膜的磁滯曲線⁽¹⁴⁹⁾，顯示 250 °C 退火處理的薄膜在甚低的磁場有相當陡的斜率。250 °C 退火處理的薄膜也正好有非常低的殘餘應力。在做退火處理時，同時加上磁場，可以得到平面內 (in-plane) 容易磁化之方向 (easy axis)。

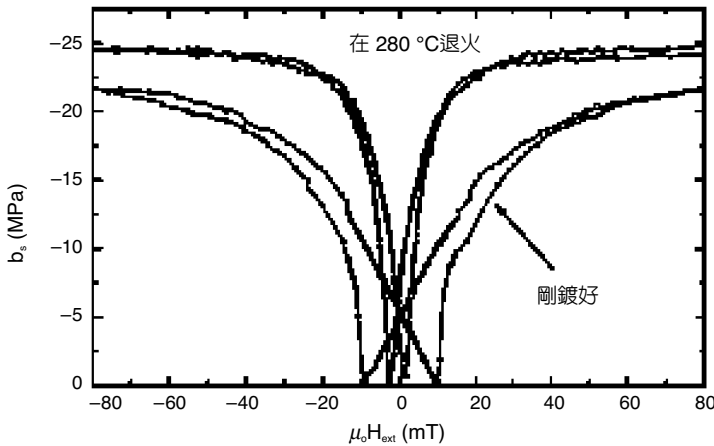


圖 5.39 剛鍍好及退火處理磁致伸縮薄膜的磁滯曲線⁽¹⁴⁹⁾。

(2) 壓電微致動器

壓電材料除了在微共振器 (resonator) 上做為共振之激發外，在微致動器方面的應用也一直很被看好。這些應用包括微馬達 (micromotor)、微閥 (microvalve)、微幫浦 (micropump) 及微精密定位器 (micropositioner) 等。對於元件之微小化，尤其是微機電系統元件，高能量密度之壓電材料比起以磁力或靜電力做為驅動力，更為適合。最近，利用壓電薄膜於矽懸膜上當做靜子，於其上放置轉子，經由不同電極設計產生行進波或駐波，可作成超音波微馬達。圖 5.40 為其示意圖⁽¹⁵⁰⁾。由於壓電薄膜使矽懸膜移向彈性鰭時，鰭被壓縮而彎曲。此時，由於摩擦力的關係，鰭不滑動，而將轉子轉動。在轉子與靜子間施力 1 mN，1.1 V_{rms} 電壓下，轉速達 200 rpm，2.5 V_{rms} 下，扭力可達 35 nN。

另外一種構造可傳送固體粒子或液體的壓電微致動器，是在非常薄的懸膜 (1 μm) 上成

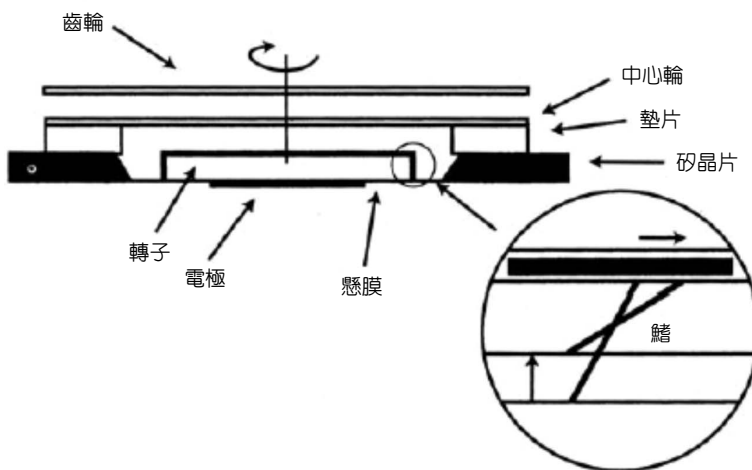


圖 5.40 微馬達之示意圖⁽¹⁵⁰⁾。

長壓電薄膜與梳狀電極。如圖 5.41 所示⁽¹⁵¹⁾，其為利用 Lamb 波，即彎曲平板波 (flexural plate wave, FPW) 的原理，在超音波的頻率 (MHz) 下，將放置的物體移動，移動速度可達 20 cm/s。接上管子作為微幫浦時，可將 4 cm 距離遠的液體，以 0.25 $\mu\text{L}/\text{min}$ 的流量輸送。圖 5.42 為以一壓電驅動之掃描器，基本上亦為懸臂樑之結構。使用相對大的尺寸，可在 2–4 $V_{\text{P-P}}$ ($< 1 \text{ W}$) 下，掃描 10–25 度。鏡子面積有 12 mm^2 及 6 mm^2 兩種，懸臂樑之尺寸為 6.8 mm 長 \times 3.4 mm 寬 \times 1 μm 厚，操作頻率為 100 Hz–2 kHz。另外一個較小尺寸的設計，為使用在一懸臂樑上的長方形 PZT 微致動器⁽¹⁵³⁾。其微致動器的尺寸為 653 \times 227 \times 22 μm^3 (使用 2 μm PZT)，鏡子尺寸為 977 \times 1484 \times 22 μm^3 ，整個尺寸則為 2 \times 4 \times 0.4 mm^3 。

圖 5.43 為以相對厚的 PZT 薄膜 ($\sim 4 \mu\text{m}$) 作成的 8 \times 8 陣列聲納 (sonar)，在水中測試範圍為 0.3–2 MHz 頻率⁽¹⁵³⁾。結合這些微細加工傳感器與水中聲波透鏡，可以達到高解析度之聲波影像。如圖 5.43(a) 與 (b) 所示，單一傳感器為由多層之上電極層 (Ti/Pt)、介電層

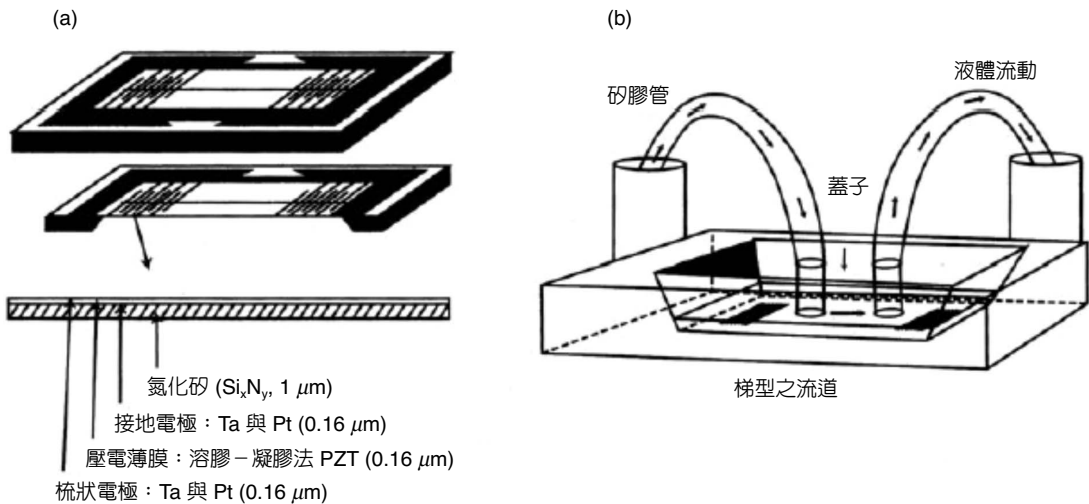


圖 5.41 (a) Lamb 波致動元件之構造，(b) 微幫浦元件原型⁽¹⁵¹⁾。

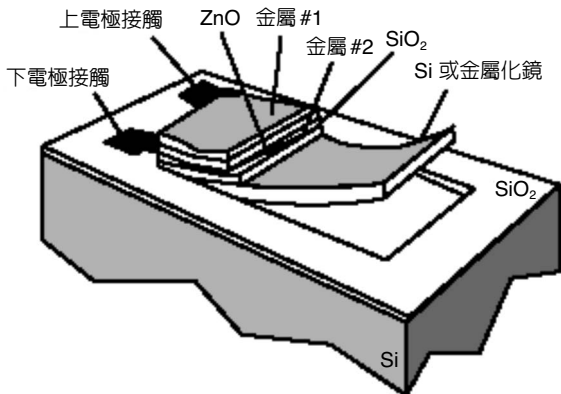


圖 5.42 壓電驅動之矽質光掃描器⁽¹⁵²⁾。

(polyimide)、壓電層 (PZT)、下電極層 (Ti/Pt)、絕緣層 (SiO_2) 與體型微細加工之矽懸膜結構組成。圖 5.43(c) 為未切割前之 8×8 陣列晶片。所試驗結果，具 $295 \times 295 \mu\text{m}^2$ 懸膜大小、懸膜厚度 $10 \mu\text{m}$ 、PZT 膜厚 $5 \mu\text{m}$ 之方形傳感器，在 0.75 MHz 下之靈敏度可達 $-231 \text{ dB}/1 \text{ V}/\mu\text{Pa}$ 。高解析度之聲波傳感器可用於手提式聲納、醫用超音波影像 (3D) 及非破壞測試等。

超音波或音波可經「整流」或直接傳遞能量，因而可以做為一種微小致動器。體型 (bulk) 超音波已廣泛地應用在工業製程上，譬如鑽洞、清潔、電化學加工、均勻化及乳化，去除液體中的氣泡或作為霧化器等。在將其微小化後，其中一個很重要的應用領域為流體系統 (如微幫浦、閥、化學反應器、DNA 處理器等)。以下將舉數例說明之。

圖 5.44 為體型音波幫浦之示意圖，此種幫浦可利用不對稱的進出口大小作成無閥的幫浦，如圖 5.44(b) 所示⁽¹⁵⁴⁾。圖 5.45(a) 為利用表面聲波 (SAW) 的線性馬達⁽¹⁵⁵⁾。由於壓電表面粒子做橢圓狀之運動，可將與其接觸的滑板推向 SAW 傳遞的相反方向。實用上，由於 SAW 之橢圓運動位移非常小，通常需加一非常薄的液體薄膜於滑板與 SAW 之間，如此可緩和滑板與 SAW 之平坦度要求。圖 5.45(b) 與 (c) 則為 SAW 微幫浦。圖 5.45(b) 為在較低之激發振幅時，液體被反方向傳送，就如圖 5.45(a) 的滑板一樣。在較高激發振幅或液體厚度較大時，輻射流將與 SAW 同方向地傳送液體。在 $127.8^\circ \text{ Y-cut}$ 的鈮酸鋰 (LiNbO_3) 壓電晶體上， 10 MHz 的 SAW 可將水滴以 0.1 mm/s 的速度傳送 (激發電壓： $80 \text{ V}_{\text{p-p}}$)⁽¹⁵⁵⁾。當使用的 SAW 壓電致動器為以薄膜狀態做在懸膜上時，通常可利用其柵狀電極產生的 Lamb 波來驅動物質。圖 5.46(a) 與 (b) 為對稱與非對稱的 Lamb 波⁽¹⁵⁶⁾。如圖 5.46(c) 所示，在 $2 \mu\text{m}$ 厚的

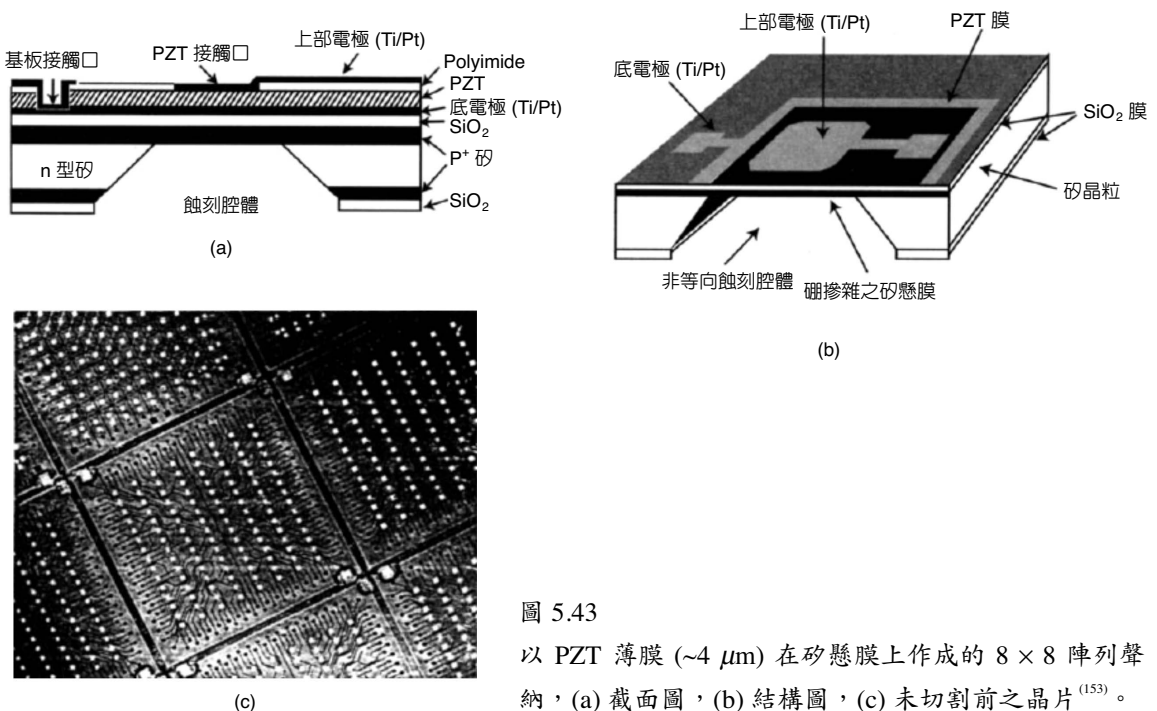


圖 5.43

以 PZT 薄膜 ($\sim 4 \mu\text{m}$) 在矽懸膜上作成的 8×8 陣列聲納，(a) 截面圖，(b) 結構圖，(c) 未切割前之晶片⁽¹⁵³⁾。

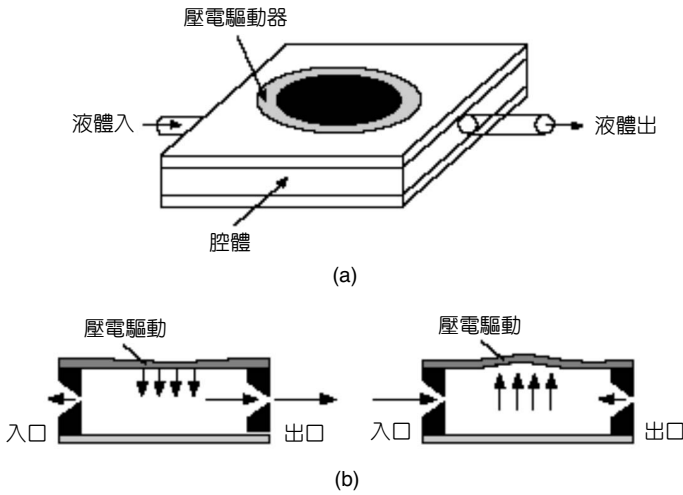


圖 5.44 (a) 壓電微幫浦，用於形成墨滴或液滴，(b) 無閥之微幫浦⁽¹⁵⁴⁾。

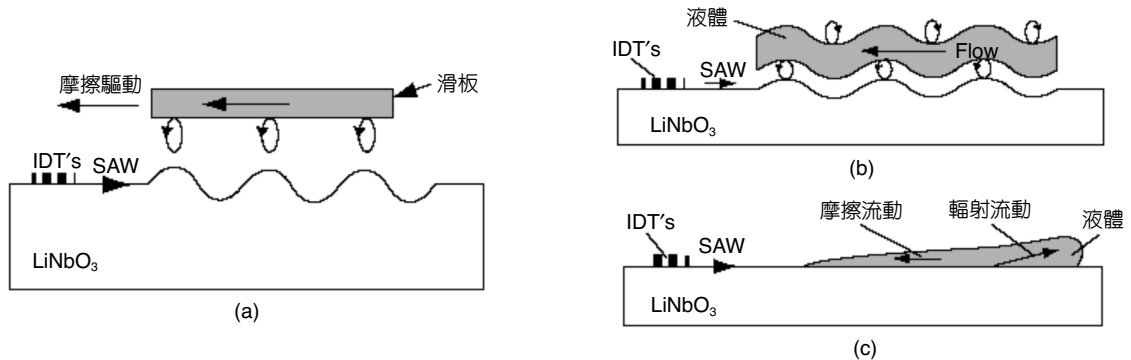


圖 5.45 (a) SAW 線性馬達，(b) SAW 與液體相互作用產生摩擦流動，(c) SAW 幫浦的兩種不同驅動力⁽¹⁵⁵⁾。

Si₃N₄ 懸膜上鍍 1 μm 厚的 ZnO 壓電層與 0.4 μm Al 的柵狀電極，即可產生 Lamb 波。在空氣中，於 3.4 MHz、14 V_{p-p} 下，可達 14 Å 振幅；在水中，振幅直接正比於激發電壓，而在 2.45 MHz、16 V_{p-p} 下，達 60 Å 振幅。分散在其間之 2.3 μm 聚苯乙烯球之移動速率，在 15 V_{p-p} 下可達 10 μm/s。Mescher 等人利用 PZT 薄膜平面內 (in-plane) 驅動方式，來控制懸膜的曲率與聚焦長度，作成一種高速的可變形光學元件：雙曲聚焦鏡 (parabolic focusing mirror)⁽¹⁵⁷⁾。如圖 5.47(a) 所示，其驅動方式是利用環狀之溶膠－凝膠法 PZT 薄膜 (2.7 μm 厚)，做在 ZrO₂/SiO₂/poly-Si 懸膜上。電極配置於平面內，亦形成環狀，如圖 5.47(b) 所示。此種配置為利用壓電薄膜的 d₃₃ 而非 d₃₁，如圖 5.47(c) 所示，其好處為 d₃₃ 甚大於 d₃₁，不但可調性較大，而且所形成的電容較小。不過，所使用的電壓需較高。所製作得到的可變形雙曲聚焦鏡的共振頻率可達數 MHz 範圍，焦距長度可在 1500–2000 μm 之間，光圈值約 0.10–0.05，可調範圍達數百微米。此種高速的可變形聚焦元件，提供了許多新的應用，包

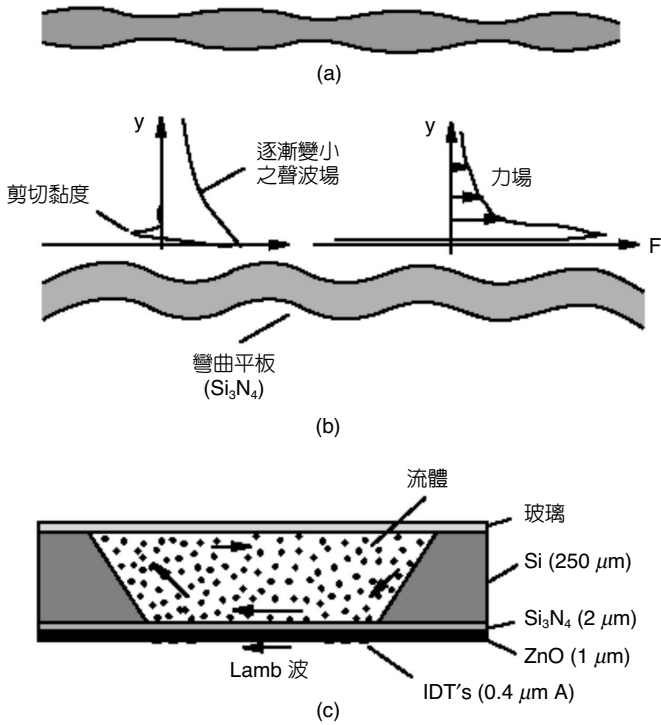


圖 5.46

(a) 對稱 Lamb 波，(b) 反對稱 Lamb 波及與懸膜接觸液體間之界面層，(c) Lamb 波微幫浦之示意圖⁽¹⁵⁶⁾。

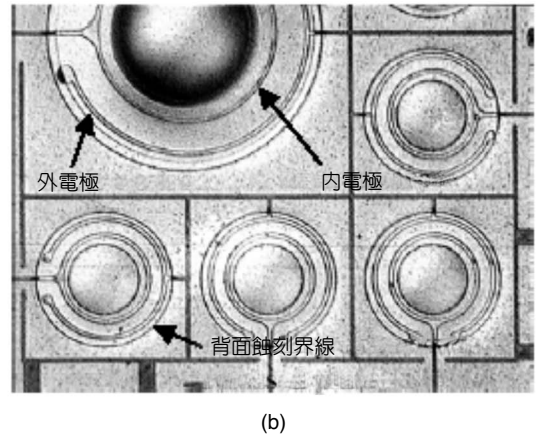
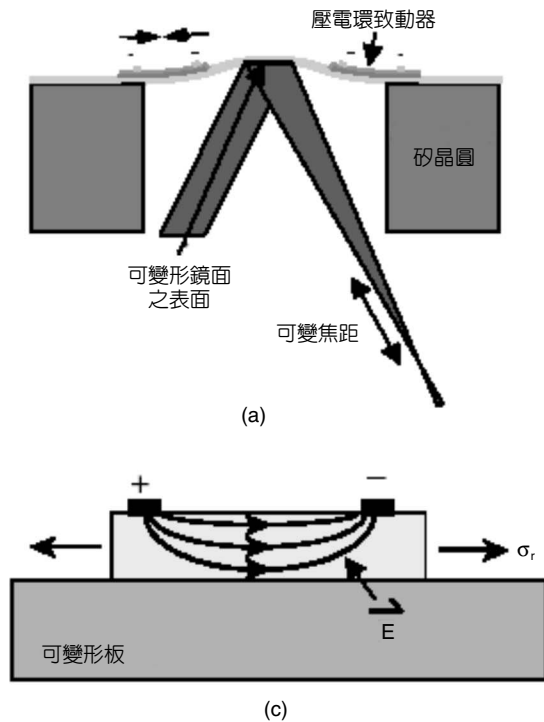


圖 5.47

(a) 可變焦鏡之截面圖，(b) 所製作兩種尺寸之可變焦鏡，鏡面為反面，(c) 利用 PZT 薄膜平面內 (in-plane) 驅動方式導致之彎曲矩截面圖。

括掃描共焦顯微鏡 (scanning confocal microscope) 中之試片高度調整、振動補償與光開關應用中有光程差變化時之瞄準 (collimation) 補正之用等。

(3) 形狀記憶合金微致動器

形狀記憶合金 (shape memory alloy) 具高的回復應變與致動能量密度，使其在 MEMS 的微流體應用，如微閥與微幫浦，成為特別有潛力的材料。高的回復應變可達到大的行程，而高的致動能量密度可使單位體積內有大的力量輸出。以形狀記憶合金薄膜所製作之微致動器，其性能與可回復應力、薄膜製作時所產生的應力以及溫度循環有非常密切的關係。根據濺鍍的條件不同，所鍍得薄膜會有本質性的殘餘張應力或壓應力。

圖 5.48 顯示⁽¹⁵⁸⁾，由於 TiNi 與矽基板間熱膨脹係數不同，鍍膜後產生本質張應力，此張應力隨熱處理溫度之增加而減少，直到結晶產生後溫度呈緩慢增加。結晶產生時之應力緩慢增加，是因非晶形與結晶之 TiNi 間微小密度差異所引起。隨後之冷卻導致之應力增加，也是因 TiNi 與矽基板間熱膨脹係數不同所致。在相轉變溫度時，應力急遽減少。此結晶之 TiNi 薄膜的沃斯田相開始溫度 (As) 約為 100 °C，而麻田散相開始溫度 (Ms) 約為 80 °C。圖 5.49 為所製作之微閥元件，在 240 kPa 操作壓力下，微閥之操作頻率可大於 4 Hz，空氣之流量為 0.17 L/min。在關閉狀態時，不會有漏氣的現象⁽¹⁵⁸⁾。

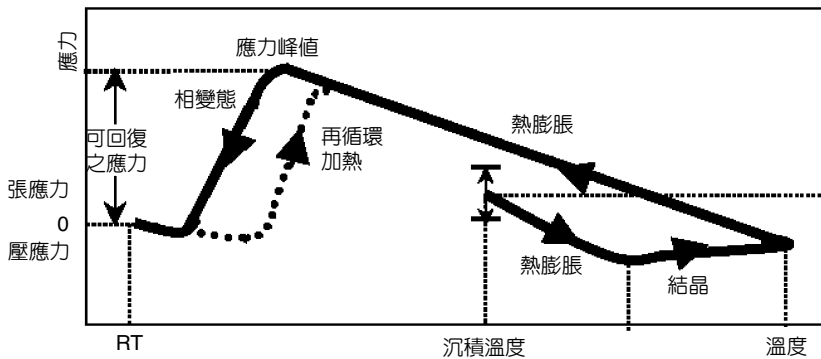


圖 5.48
形狀記憶合金薄膜
之應力-溫度關係
圖⁽¹⁵⁸⁾。

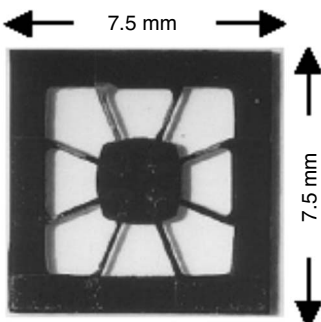


圖 5.49
以形狀記憶合金薄膜製作之微閥元件⁽¹⁵⁸⁾。

另外，最近鐵磁性形狀記憶合金 (ferromagnetic shape memory alloy, FMSMA) 材料也開始被作成薄膜，嘗試應用於微機電系統^(159,161)。FMSMA 材料可用熱能與磁場來引起變形：在相變態溫度範圍，外加磁場會影響相之轉變；或在麻田散狀態，磁場可同時讓磁域與彈性域重新分布。FMSMA 材料包括 FePd、FePt、NiMnGa 與 CoNiGa 等⁽¹⁶¹⁾。FMSMA 材料以直流磁控濺鍍法或雷射剝鍍法所製成之薄膜，顯示良好的鐵磁性與形狀記憶特性⁽¹⁶¹⁾。

5.5.4 結語

功能性的致動材料大略可分為：磁性、磁致伸縮、壓電、電致伸縮、形狀記憶合金、電流體與磁流體等種類。其中有潛力作成薄膜狀態，且可能產生相當的力量或變形量，而可作為微致動材料有：磁性、磁致伸縮、壓電、電致伸縮與形狀記憶合金材料。若能將以上這些功能性材料以薄膜之型式，與微機電之 3D 微結構，如懸樑、橋、懸膜、通道與閥門等結合，將可提供性能比塊狀或大型元件更優異的微致動器應用。對特定之設計、製程或應用，需選擇適當的致動材料，並非每一種材料，都可達到需求。

表 5.26 為不同致動原理之能量密度比較⁽¹⁶²⁾，其中以 PZT 壓電薄膜致動器之能量密度最高，形狀記憶合金次之。表 5.27 是不同致動原理所做夾子特性的比較⁽¹⁶³⁾，以位移量與夾力來說，壓電薄膜致動器與形狀記憶合金製成者差不多。如果要求速度的話，壓電薄膜致動器會比形狀記憶合金 (與熱傳有關者) 快得多。

表 5.26 不同致動原理之能量密度比較⁽¹⁶²⁾。

致動原理	最大能量密度	方程式	特別驅動條件
磁性	$9.5 \times 10^5 \text{ J/m}^3$	$1/2 B^2/\mu_0$	1.5 T
形狀記憶效應	$10.4 \times 10^6 \text{ J/m}^3$ (由應力-應變等溫曲線)	—	1.4 Wmm^{-3}
靜電	$4 \times 10^5 \text{ J/m}^3$	$1/2 \epsilon_{\text{air}} E_b^2$	$3 \times 10^8 \text{ V/m}$ 、 $1 \mu\text{m}$ 間距 (空氣中)
壓電	$5.2 \times 10^7 \text{ J/m}^3$	$1/2 \epsilon_{\text{PZT}} E_b^2$	$3 \times 10^8 \text{ V/m}$ 、 $1 \mu\text{m}$ 厚度之 PZT 膜

表 5.27 不同致動原理所做夾子特性的比較⁽¹⁶³⁾。

致動原理	靜電	電-熱雙形 (Bimorph)	電-熱雙形/電磁	壓電	形狀記憶效應
變形量	—	$\leq 200 \mu\text{m}$	$\leq 210 \mu\text{m}$	50–250 μm	110 μm
夾力	—	$\leq 250 \mu\text{N}$	4 nN	1–20 mN	13 mN
積體化感測器	—	×	—	—	—
靈敏度	—	33–43 mV/V·mN	—	—	—

5.6 封裝材料

微機電封裝 (MEMS packaging) 基本上與微電子封裝非常類似，因此在其封裝種類、製程、測試及材料之選用上，幾近相仿。惟其在製程上有某些差異，如表 5.28 所列，主因乃是微機電封裝尚無一套標準規範 (standard specification) 可供依循。

微電子封裝 (IC package) 是指在電子產品製造的過程中，將各種電子元件依需要而加以組裝、連接之製程。例如將矽晶圓 (silicon wafer) 施以相關製程後，並把晶圓依所需之尺寸切割 (sawing) 而成單一個晶片 (chip)，再透過金屬線把外接訊號線連接至導線架上，並且加以包覆而成。IC 晶片必須設計與外界之電路連接，才可正常發揮應有之功能。用於封裝之材料主要可分為金屬 (metal)、高分子 (polymer) 及陶瓷 (ceramic) 等，以下將依其相關性質分別簡介⁽¹⁶⁵⁻¹⁷⁰⁾。

(1) 金屬材質

金屬封裝通常使用在微波積層模組與混合線路，因為它們能提供優異的熱消散與電磁輻射屏蔽性能。基本上，金屬封裝主要是成為封裝產品的外牆 (亦稱第三階層封裝 (3rd level packaging))，內部有陶瓷基板與晶片載台等，要注意的是金屬本身的熱傳導性、焊接性、組裝性與熱膨脹係數 (coefficient of thermal expansion, CTE) 等。高熱傳導性有助於將內部產生

表 5.28 微電子封裝與微機電封裝製程比較⁽¹⁶⁶⁾。

項目	微電子封裝	微機電封裝
外蓋 (Capping)		●
切割 (Dicing)	●	●
黏晶 (Die bond)	●	●
焊線 (Wire bond)	●	●
預封型 (Pre-Molding)		●
後封型 (Post-Molding)	●	
密封 (Hermetic)	●	●
晶圓級接合 (Wafer bonding)		●
烘烤 (Baking)	●	●
測試 (Testing)	●	●
附著 (Stiction)		●
可靠度 (Reliability)	●	●
規範 (Standard)	●	
成本 (Cost)	低	高

的熱量，藉由金屬本身傳遞出去，以保持產品系統正常運作與使用壽命。在焊接性方面，選擇使用的焊料必須注意其與產品的密封性。

金屬材質可應用的範圍有金屬基材結構、導線架 (lead-frame)、焊線 (wire)、錫球 (solder ball) 及金屬凸塊 (bumping) 等。

① 金屬基材結構

金屬基材最早的發展是在金屬電晶體 (transistor outline, TO)，它具有高的控制性與可靠性。目前是在使用在感測器 (sensor)、射頻微機電系統 (RF MEMS)，以及微光機電系統 (optical MEMS) 之應用上，常見的金屬封裝類型如圖 5.50 所示。

② 導線架

導線架主要功用乃在於將晶粒黏在晶墊上，並藉由打線製程達到將訊號輸出到外引腳，並提供印刷電路板 (printed circuit board, PCB) 工廠最後組裝之目的。換言之，它除提供訊號輸出之功用外，還保護該本體內不受外界環境之干擾。

目前有關導線架之設計與生產已非常普遍，就國內這幾年所開發的技術而言，並不會與國外相差太大。一般生產方式有兩類：衝壓式 (stamping) 及蝕刻式 (etching)。

衝壓式是採用在帶材上衝出成品再電鍍的方式，由於鑄造模具的固定成本相當高，特別是高腳數的開發成本，應用於量大而腳數 100 pins 以下的產品，因此在未來較不受「球陣排列 (ball grid array, BGA) 封裝」興起的影響。其生產方式快速、價格低廉，惟其缺點是無法製作高腳數、小尺寸之成品，且因為是冷加工成形，在封裝製程中必須考慮是否會超過該材料的再結晶溫度 (一般為 50 °C 到 600 °C)，而導致產生相關物理與機械特性之變化。

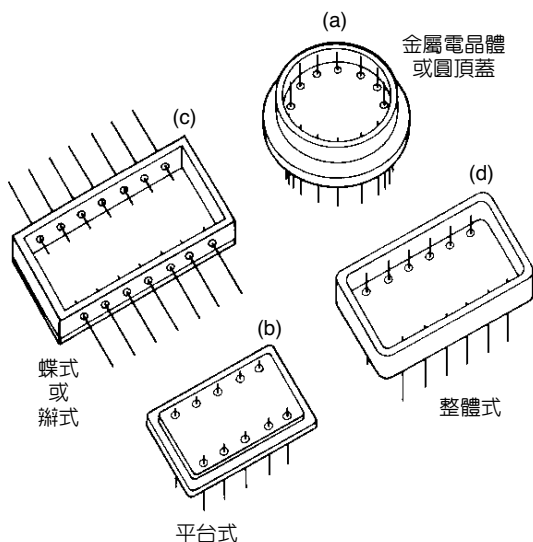


圖 5.50
常見的金屬封裝類型。

另一種為蝕刻方式，是利用化學品蝕刻板材後電鍍而成，不似衝壓法需要鑄模，因此固定成本較低，且能蝕刻出較細的導線架，但是單位變動成本較高，適合少量多樣、高腳數的 IC，未來 BGA 封裝興起後，可望降低成本。近來普遍應用在覆晶封裝 (flip chip, FC)、BGA 及 QFN (quad flat no-lead) 等產品。另外，常用在需要半蝕刻 (half etching) 產品的導線架上，藉以提升與高分子之結合力，其蝕刻之深度約為該導線架厚度的 1/3 到 1/2。

在其材質上，目前有銅基材與合金 (alloy 42) 等。在銅基材方面，表面可鍍上不同成分元素，例如一般導線架會鍍上鎳 (Ni) 與銀 (Ag) 元素，鍍鎳層主要是防止銅原子的擴散及增加表面硬度，而鍍銀層可以減緩氧化並增加導電係數等。

③ 焊線

焊線目前分為兩種，一為金線 (gold wire)，另一種為鋁線 (aluminum wire)。而焊線主要目的是要將晶粒 (die) 上的訊號接點 (bond pad)，以金屬線 (通常是金線或鋁線) 連接到導線架的內引腳 (inner lead)，藉此將 IC 的訊號傳輸到外界。焊線時，以晶粒上的接點為第一焊點，內引腳上的接點為第二焊點。首先將金線的端點施以電弧而燒結成一個小球，而後將此小球壓焊在第一焊點上，接著依設計好的路徑再將金線拉焊在第二焊點上，同時並拉斷第二焊點與焊線機焊針間的金線，完成一條焊線，依此步驟，可將 IC 上的所有金線焊接完畢。圖 5.51 為球形焊線接合及楔形焊線接合示意圖。

一般常用打線材料為金線，金 (Au) 的熔點為 1063 °C，矽 (Si) 的熔點為 1415 °C，而 Au/Si 合金之熔點為 380 °C，並且金擁有較佳的熱傳導性與導電性。但在需要較低溫度時，鋁線較金線為佳，另外在成本上鋁線亦較低，惟其黏著強度與電性傳輸較金線為差，在低階產品的使用上是非常適合的，例如智慧卡 (smart card) 等。

在打線構型 (configuration) 時，會發生如打焊線跨距 (wire bond span) 過長 (如大於 2.5 mm)、打線方向垂直於封膠流動方向、線徑過細，以及焊線的硬度不夠等問題，比較嚴重的是金的延展性佳但彈性差，稍微大的變形就進入塑性變形區，無法回彈，因此會造成金線偏移 (wire sweep) 的現象。因此在高腳數、高密度及小尺寸時，例如覆晶接合和捲帶式自動接合 (tape automated bonding, TAB)，一般打線方式並不適用。

④ 錫球

此種材料一般使用在 PCB 工廠與 BGA 產品中，在 PCB 工廠中主要功用為封裝後之產品與電路板線路之黏著物，而 BGA 產品中則為外部之輸出端。近年來由於環保意識高漲，在導線架上亦有所謂無鉛 (lead-free) 之研究與推行，主要為歐洲與日本等國，一般會再鍍上鎳 (Ni)、鈀 (Pd) 及銀 (Ag) 等元素，其製程上需考慮該種材料在打線的可靠性、封膠 (molding) 之模流問題，以及與 PCB 之組裝黏著性等問題。

目前無鉛產品之種類亦趨於商業化，已研究開發的新產品特性如表 5.29 所列。因此從

表 5.29 各種無鉛焊材之比較。

項目／合金	Sn-3.5Ag	Sn-Ag-Cu	Sn-Ag-Cu-Sb	Sn-0.7Cu	Sn-Bi-Ag	Sn-Zn-Bi
熔點／製程	5	3.5	3.5	6	2	1
提高阻抗	2.5	2.5	2.5	2.5	5.5	5.5
焊接能力	4	2	3	5	1	10
製程能力	3	1.5	1.5	5	4	10
可靠度	3	1.5	1.5	4	5	6
重工性	2.5	2.5	2.5	2.5	5	6
成本	4.5	4.5	4.5	1.5	4.5	1.5
合金效益	1.5	3	4	1.5	5	6
總評分數	26	21	23	28	32	46
平均分數	3.3	2.6	2.9	3.5	4.0	5.6

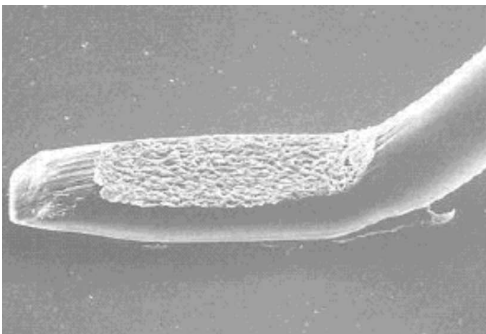
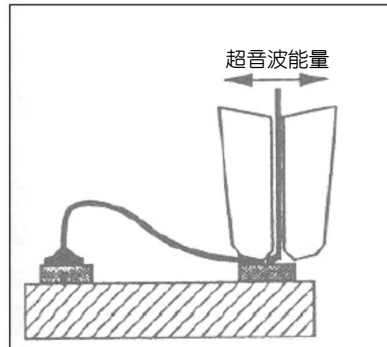
註：1. 1—5：Good；6—9：Poor；10：Bad

2. 建議的範圍：3.4—4.1 %Ag + 0.45—0.9 Cu。

典型的組成：2.5 Ag、0.8 Cu、0.5 Sb。



(a)



(b)

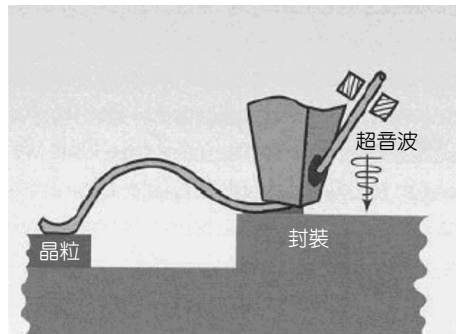


圖 5.51 (a) 球形焊線接合，(b) 楔形焊線接合。

材料的觀點可知，添加 Ag、Sb、Bi 等元素乃在於增加其強度，而添加 Sb、Bi 或 Cu 等元素旨在降低熔點、表面張力。最後，添加 In、Ga、Bi、Zn 等元素主要是為影響其熔點。

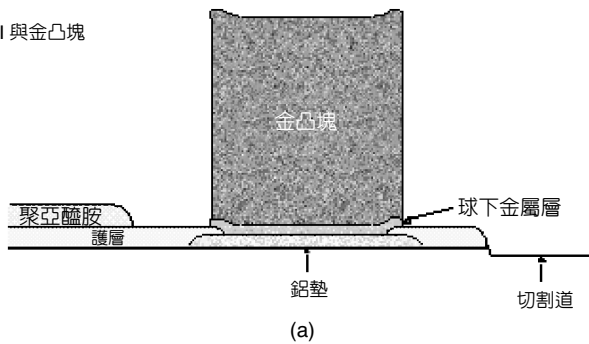
⑤ 凸塊

在晶圓上所長的金屬凸塊，每個凸點皆是 IC 訊號接點。金屬凸塊多用於體積較小的封裝產品上，例如錫鉛凸塊不使用傳統打線、引腳技術，適合高腳數 IC 產品封裝。凸塊種類有金凸塊 (gold bump)、共晶錫鉛凸塊 (eutectic solder bump) 及高鉛錫鉛凸塊 (high lead solder bump) 等，圖 5.52 為金凸塊與錫鉛凸塊之示意圖。另外，其製程技術尚包括 UBM (under ball metallurgy)、微影、電鍍 (plating 或 electroless plating) 及鋼版印刷 (stencil printing) 等技術。

金凸塊主要應用在 LCD 的驅動 IC 產品中，除了 TCP 外，還包括 COG (chip on glass) 與同屬捲帶式自動接合 (TAB) 技術的 COF (chip on film)。錫鉛凸塊則使用在覆晶技術上，應用範圍包括高頻高腳數的 FC-BGA、可攜式高腳數的 FC-CSP 或 DCA (direct chip attach)。

從 1964 年 IBM 的 C4 (controlled collapse chip connection) 推出後，金屬凸塊之應用亦延

◆ PI 與金凸塊



◆ 錫鉛凸塊

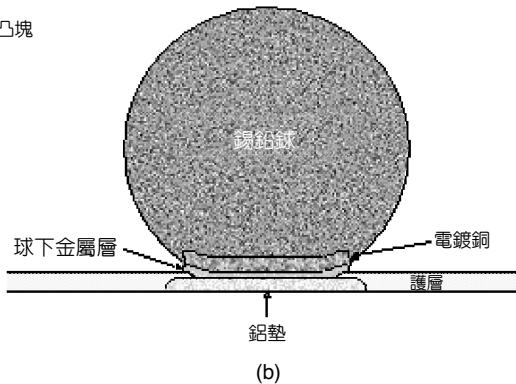


圖 5.52

(a) 金凸塊之示意圖，(b) 錫鉛凸塊之示意圖。

續不衰，一直到現在的 TAB 及 COF 等產品。而凸塊的組裝過程因基板為有機塑膠，熔點溫度低於 210 °C，所以組裝溫度需小於 250 °C (Sharp 使用)。另外 IBM 與 Motorola 則在底材上印上共晶塗料 (eutectic solder paste)，俾利於晶片與基板之結合能力。

目前應用最為廣泛之金屬凸塊係金凸塊 (Au bump) 及錫鉛凸塊 (Sn-Pb bump)，金凸塊 95% 使用於 LCD 驅動 IC 之封裝，其餘 5% 則使用於智慧卡 (smart card) 與國民卡等產品；錫鉛凸塊的應用範圍則相當廣泛，自極高腳數到低腳數之 IC 皆有使用，其可滿足高電性、高散熱、高可靠性及輕、薄、短、小等功能，應用之產品包括電腦產品、通訊產品、汽車工業及消費性產品等。

(2) 陶瓷材質

陶瓷封裝之發展已有三十多年歷史，亦為早期主要之封裝方式。由於陶瓷封裝成本高，組裝不易自動化，且在塑膠封裝品質及技術不斷提升之情形下，大部份業者皆已儘量避免使用陶瓷封裝。然而，陶瓷封裝具有塑膠封裝無法比擬之極佳散熱能力、可靠度及氣密性，並可提供高輸出／入接腳數，因此適合要求高功率及高可靠性的產品。

陶瓷材料，特別是使用在微電子與微機電上者，具有低質量、量產化及低成本等優點，更可以做成密封且容易做成陶瓷電路板。再者，積層陶瓷封裝也可以使系統尺寸與成本降低，以及整合微機電系統的訊號與其他相關元件連結。目前較通用的薄膜積層封裝 (thin film multi-layer packages) 有兩種製程方法。一是類似低溫共燒陶瓷法 (low temperature co-fire ceramic, LTCC) 的製程方式，使用薄片高分子一起疊壓，除了最上層需要燒結外，其他每層典型厚度約為 25 μm 。另一類仍然是使用高分子，利用旋轉盤 (spin coater) 將高分子滴入載台上的基板，而每層厚度為 1–20 μm 。當使用兩種高分子時，相關介電常數從 2.8 到 3.2，當膜愈薄則介電常數值愈低。

這類封裝在可靠度上有幾個問題；其一是陶瓷材料經燒結後會有微量收縮，如果該產品屬於密封封裝，將會造成產品失效。另一為陶瓷與金屬的黏著力比陶瓷與陶瓷來得弱。再者是陶瓷特性與高燒結溫度，易造成產品之金屬線有位移或擴散的現象。

目前使用在微機電封裝中，較為熟知的陶瓷材料有氮化硼 (CBN) 與氮化鋁 (AlN)。氮化鋁為六方纖維鋅礦 (wurtzite) 結構，與氧化鋁比較，它有極為優良的熱傳導率 (230 W/m°C)、較低的介電係數 (約 8.8)、與矽相近的熱膨脹係數 ($3.3 \times 10^{-6}/^\circ\text{C}$)，也因為它能與各種薄／厚膜金屬化製程相容，故在電子封裝中應用相當廣泛。氮化鋁粉體通常是利用碳熱還原法 (carbonthermic reduction) 或鋁直接氮化反應所製成，粉體製成後，再以熱壓成形 (hot pressing) 或無壓力式燒結 (pressureless sintering) 製成基板材。在基板製程中，應注意控制氧與雜質元素的含量，以免氮化鋁的熱傳導性質受到損害。故可利用該材料有較高散熱率，而使用於散熱片或者是當作品粒之底板、散熱牆等。

(3) 高分子材質

封裝材料 (encapsulant) 與一般熱塑性塑膠 (thermoplastic) 的差異，在於它是以熱固性 (thermosetting) 塑膠 (如 epoxy) 為本體，加上大量 (50% 以上) 填充劑 (filler，以 silica 為主) 所混煉而成，因此它的加工特性也受到這些成分以及組成的影響。以填充劑而言，可以提高封裝材料的機械強度及傳熱性質，但也相對提高了材料的黏度，使流動困難並增加衝線 (wire-sweep) 的可能性。以 epoxy 本體而言，它的反應特性使得封裝材料在封膠過程中逐漸發生硬化反應 (curing reaction)，促使封裝材料由單體 (moner) 狀態逐漸因反應而硬化，造成交聯 (cross-linking) 的三維結構，此乃封裝體最後呈現強硬且不易透水、耐化學腐蝕的原因。正是這種化學反應特性，使得封裝材料的加工特性，尤其是流動特性 (常用黏度作為指標)，變得十分複雜。因此評估封裝材料的加工特性要由其熱物性質、流變性質 (黏度) 以及反應動力 (reaction kinetics) 來評估，量測方法也有其特殊技巧。

塊狀封膠化合物 (bulk molding compound, BMC) 一般的原料是由未飽和的聚酯 (unsaturated polyester) 與無機填充劑如礦砂 (mineral) 或長/短纖調配而成。由於是一種不飽和酯類，屬於熱固性塑料，在加工過程中亦會逐漸發生化學反應，因此它的加工特性會與反應程度、快慢有密切關係。加入填充劑的目的是為了對產品進行補強，但也無可避免地影響加工難易以及對模座磨耗情形。隨著產品種類不同，可以採用射出成形、壓縮成形 (compression molding) 及轉移成形 (transfer molding) 等方法。

塑膠封裝因成本低廉，適合大量生產且能夠滿足表面黏著技術之需求，目前已成為最主要的 IC 封裝方式。塑膠封裝在電子工業上已廣泛應用多年，通常可分為預封型 (pre-molded) 與後封型 (post-molded) 兩種。在預封型封裝方面亦分為射出成形與轉移成形等，射出成形是使用在有凹槽且需真空密封的微機電封裝，而轉移成形之用法則如同一般微電子 IC 封裝。

使用塑膠封裝主要的原因為其製作成本低與可靠性較高，但無法使用在氣密封方面的封裝。因為使用在高溫、潮濕環境中，會有吸濕 (moisture) 問題而造成裂縫 (crack) 和分層 (de-lamination) 等。

另外，印刷電路板 (PCB) 為覆有傳導電路的高分子複合材料基板，它的功能為提供完成第一層級封裝的元件與其他必需的電子電路零件接合的基地，以組成一具特定功能的模組或成品。電子封裝常用的電路板可區分為硬式電路板 (rigid PCB，也稱為剛式電路板)、軟式電路板 (flexible PCB，也稱為可撓式電路板)、金屬夾層電路板 (coated metal boards) 與射出成形電路板 (injection molded PCB) 等四種。

以微機電氣壓式感測器 (MEMS pressure sensor) 為例，它的外部結構乃採金屬式外罩 (如 TO can) 以及輸出端引腳，其內部除晶粒 (die) 外並需作黏晶 (die bond) 與打線 (wire bond)。黏晶之黏膠 (glue) 材質為高分子聚合物，而打線之材質為金線 (Au wire) 或鋁線 (Al wire)。最後覆蓋 (cover) 或點膠 (glob top) 上一層透明高分子聚合物，藉以保護本體。

5.6.1 覆晶接合

覆晶接合又稱為 C4 接合 (controlled collapse chip connection)，約於 1960 年由美國 IBM 公司所開發，它屬於平列式 (area array) 的接合，不同於打線接合及捲帶式自動接合 (TAB) 連線技術僅能提供周列式 (peripheral array) 的接合。因此覆晶接合能應用於極高密度的封裝連線製程，在未來的封裝連線與接合技術中，覆晶接合的技術預期將有極高比例的應用。覆晶接合方法如圖 5.53 所示。

覆晶封裝是目前最新的封裝技術，是在矽晶圓上利用電鍍或印刷的方法將焊錫 (solder) 長在 IC 腳墊 (pad) 上，經迴焊 (reflow) 形成錫球 (solder ball)，然後以覆晶方式黏到電路基板上。此方法可省下大量的填膠 (underfill)、導線架與打線的費用。另外以有機基板進行覆晶接合時，矽晶片與基板間之熱膨脹係數差異甚大，會造成局部疲勞應變，進而導致焊錫連接較快速被破壞，因此需加入填膠，降低焊錫連接點之疲勞應力，以提升產品壽命至 5—10 倍。

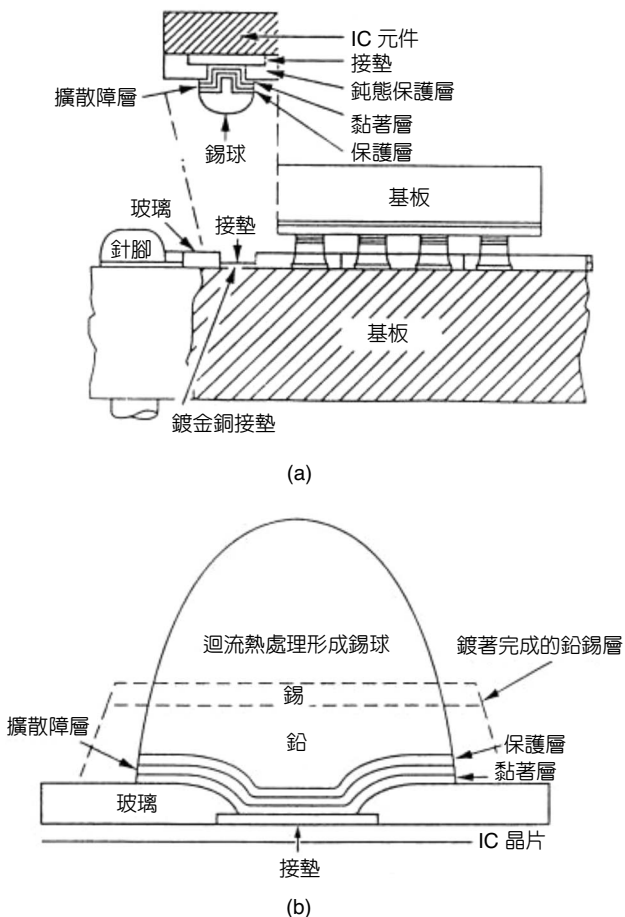


圖 5.53
覆晶接合示意圖。

由於覆晶接合是在晶圓尚未切割成一顆顆 IC 之前，即進行封裝與測試，不似傳統為對單一顆 IC 進行封裝，因為是對於一整片晶圓封裝，可大幅減少製造時間、人工成本，以及傳統封裝前進行切割的成本損失。對於未來 12 吋晶圓廠而言，晶片加大則成本降低越多。因此，覆晶接合技術具有高密度、連線短、低電感、易控制高頻雜訊及封裝尺寸縮小等優點。

5.6.2 捲帶式自動接合

捲帶式自動接合技術 (tape automated bonding, TAB) 首先於 1960 年代由通用電子公司 (GE) 所提出。TAB 技術為使用搭載有電路引腳圖形的捲帶 (reel to reel) 進行接合，捲帶的形狀與電影影片帶十分類似，其有 35 mm、48 mm 及 70 mm 等三種標準寬度，依捲帶的結構又可區分為三種：單層、雙層與三層。單層捲帶可以用銅、鋁、鎳、鋼或不鏽鋼的薄片製成，其中以銅箔蝕刻加工製成者最為常見，價格低且能應用於高溫接合為其優點，不能進行電性測試與容易發生變形則為其缺點。圖 5.54 為捲帶式自動接合示意圖。

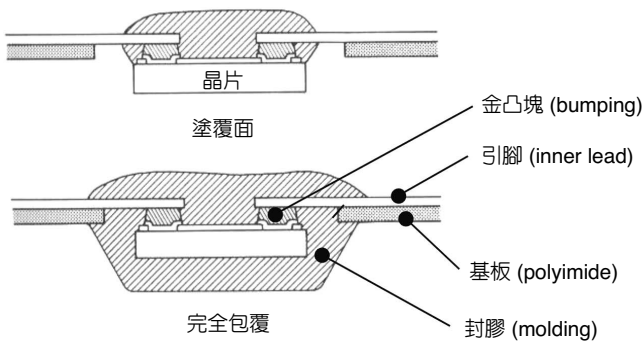


圖 5.54

捲帶式自動接合示意圖。

雙層捲帶係以銅箔貼附於聚亞醯胺 (polyimide) 或聚酯 (polyester) 高分子膜上組成，其可將高分子材料塗於銅箔上，再以蝕刻方法分別製成電路引腳圖形及捲帶上之傳動孔 (sprocket) 與元件孔 (device hole) 等，或以微影成像 (lithography) 與電鍍 (plating) 的方法在高分子膜上直接鍍成電路引腳圖形。雙層捲帶因為有高分子膜的支撐而有較佳的強度，也允許較複雜的電路引腳圖形設計與製程中進行電性測試，捲帶上並可製成導孔供雙面導通或平行式 TAB (area TAB) 接合之用，但雙層捲帶有引腳耐剝離強度較低、容易捲曲變形且價格昂貴的缺點。

三層捲帶則是先以衝模的方法製成高分子捲帶，塗上黏著劑以黏接銅箔，再以蝕刻方法製成電路引腳圖形。三層捲帶擁有更優良的機械性質與引腳的平整度，也允許複雜的電路引腳圖形設計與製程中電性的測試，但它的製程複雜、成本高，而且因為捲帶使用了黏著劑，而有不適合高溫接合製程的缺點。

此類產品之材料問題在於製程中基板 (substrate) 上之電鍍層金屬內引腳 (inner lead) 與晶粒上金凸塊 (Au bumping) 會有焊接不良現象，並且有剝離之慮。再者，在塗膠 (potting) 過程因需加溫使其固化，若溫度與加溫時間控制不當，將導致高分子聚合物膨脹係數或其他因素過當，產生電鍍層金屬內引腳與晶粒金凸塊剝離等問題。

5.7 材料分析

微機電封裝的可靠度 (reliability) 有兩個主要的問題，一個是測試存在結構的可靠性、可信度，另一個是在製程與材料發展方面。在微機電技術上仍有許多未知的失效，只能在實際應用上來加以辨別。而製程與材料的考量在於有無密封環境、磨耗的控制、材料性質及附著 (stiction) 等因素。在目前尚無標準規範之際，上述種種因素皆是微機電封裝可靠度測試之阻礙。

再者，典型的微電子與微機電封裝元件是由數種不同的材料組合而成，各材料的機械特性如降伏應力強度、彈性係數、熱導係數與熱膨脹係數等，皆具有很大的差異性。例如，不同機械特性的材料接合在一起，因其膨脹係數 (CTE) 不同，則當受到環境溫度變化時，其膨脹或收縮量將有所差異，熱應力應變於是產生。其應力與應變之大小與各組成元件所處之溫度值、材料特性、相關幾何尺寸與結構排列等有關。

因此，目前檢測微機電相關材料是使用與微電子封裝相同的方法，其方式有熱示差分析、X 光繞射分析，或以掃描式電子顯微鏡、歐傑電子光譜，以及二次離子質譜儀等分析。X 光繞射分析主要在檢測晶體結構、組織、相分析、方位及成分；掃描式電子顯微鏡主要為檢測表面形態；歐傑電子光譜則以檢測表面層缺陷、元素分析與分布以及鍵結情形為主；而二次離子質譜儀是檢測分子成分與縱深分布等。

5.7.1 熱示差分析

示差掃描熱量分析儀 (differential scanning calorimeter, DSC) 已廣泛應用於高分子材料的研究，主要是應用於聚合、硬化、玻璃轉移溫度等問題之研究。由於 DSC 可測得樣品於溫度變化時放、吸熱量等情形，進而可推算出樣品之反應狀態，如樣品之聚合、硬化、熔解，甚至裂解等物理、化學變化。DSC 應用於硬化動力的探討有兩種方式，一為動態升溫，另一為恆溫方式。

(1) 動態升溫之硬化動力

n 次速率方程式可以下式表示：

$$\frac{d\alpha(t,T)}{dt} = k(T)[1 - \alpha(t,T)]^n \quad (5.11)$$

其中， $\alpha(t, T)$ 為轉化率， $k(T)$ 為反應之速率常數， n 為反應級數，而 T 為絕對溫度。速率常數 $k(T)$ 與活化能 E (activation energy, kJ/mole) 及頻率因子 A (frequency factor) 之關係，可由 Arrhenius 方程式中得到：

$$k(T) = Ae^{-\frac{E}{RT}} \quad (5.12)$$

將 Arrhenius 方程式帶入速率方程式通式中可得：

$$\frac{d\alpha(t, T)}{dt} = Ae^{-\frac{E}{RT}} [1 - \alpha(t, T)]^n \quad (5.13)$$

當轉化率 $\alpha(t, T)$ 被定義為定時間及定溫下，部分反應熱 $H(t, T)$ 與總反應熱 ΔH 之比值，將此定義帶入上式中可得：

$$\ln \left\{ \frac{1}{\Delta H} \left[\frac{dH(t, T)}{dt} \right] \right\} = \ln A - \frac{E}{RT} + n \left\{ \ln \left[\frac{\Delta H - H(t, T)}{\Delta H} \right] \right\} \quad (5.14)$$

此方程式為 $Z = aX + bY + c$ 之型式，使用多次回歸 (multiple regression) 方法，即可解得反應級數 (n)、活化能 (E) 及頻率因子 (A) 等參數值。

(2) 恆溫方式之硬化動力

恆溫時，可假設 $\frac{d\alpha}{dt} = k(T)f(\alpha)$ ，帶入 Arrhenius 方程式中，則

$$\begin{aligned} \frac{d\alpha}{dt} &= k(T)f(\alpha) = f(\alpha)Ae^{-\frac{E}{RT}} \\ \text{令 } \frac{d\alpha}{dt} &= \frac{1}{H_T} \frac{dH}{dt}, \quad f(\alpha) = \left(\frac{H_T - H}{H_T} \right)^n \\ \therefore \frac{1}{H_T} \frac{dH}{dt} &= \left(\frac{H_T - H}{H_T} \right)^n Ae^{-\frac{E}{RT}} \\ \Rightarrow \ln \left(\frac{1}{H_T} \frac{dH}{dt} \right) - n \ln \frac{H_T - H}{H_T} &= -\frac{E}{RT} + \ln A \equiv \ln k \\ \Rightarrow \ln \left(\frac{dH}{dt} \right) &= n \ln H_T + \ln k + (1-n) \ln H_T \end{aligned} \quad (5.15)$$

其中, H_r 為總反應熱, H_f 為未反應熱, k 為反應速率常數, t 為時間, α 為轉化率。由上列公式推導可知, 以 $\ln(dH/dt)$ 對 $\ln H_f$ 作圖, 得斜率 n 及截距 $\ln k + (1-n) \ln H_r$, 由此則可得反應級數 (n) 及反應速率常數 (k), 再把反應速率常數 (k) 帶入 Arrhenius 方程式, 以 $\ln k$ 對 $1/T$ 作圖, 則可得活化能 (E) 及頻率因數 (A)。

5.7.2 X 光繞射分析

X 光繞射儀 (X-ray diffractometer, XRD)⁽¹⁷²⁻¹⁷⁵⁾ 的基本構造如圖 5.55 所示, 由電源供應系統提供穩定之電壓及電流給 X 光管, 使 X 光管產生 X 光照射在樣品上, 由於樣品中有適當的結晶原子晶面, 會產生繞射從另一方向出來, 若在此方向上放置一 X 光偵測器, 則可得到電子的脈衝訊號, 將此訊號計數並對時間微分, 可得到 X 光的強度, 通常將此強度訊號送到記錄器輸出或電腦儲存。如果放樣品之測角器與 X 光偵測器維持著入射角等於反射角的關係, 則可得到符合布拉格定律 (Bragg's law) 之繞射圖案, 如圖 5.56 所示。其中每一繞射峰對應一組晶面間距 d , 由布拉格定律, $2d \sin(\theta) = n\lambda$, 知道波長 λ 及繞射角度 θ , 則可以求出 d 值。通常 λ 為 X 光管所產生之特性光譜 (characteristic spectrum) 的線波長, 因為特性光譜線的強度遠超過其他波長之 X 光。另一值得注意的是, X 光管需要有冷卻水系統, 以維持 X 光管之壽命及 X 光光源之穩定。由於特性光譜線通常不只一條, 必須在繞射儀上加裝單色器或濾光片, 使照射的 X 光為單一波長。圖 5.57 為 X 光管內一個高原子靶標經高壓打擊後, 電子遷移而產生主要 X 光特性光譜與白光光譜情形。

求取峰值有三種方式：(1) 將其峰值平滑化 (smoothing) 後, 直接找尋最高強度位置。(2) 將峰形腰部近乎直線部分往上延伸所得之交點。(3) 取適當峰值高度比例 (例如 1/2) 之腰部之中點為峰值所在。

由於每一種化合物的構成原子、結晶構造與晶格常數不同, 使得其原子面間距離 $d(h,k,l)$ 的數據便可以用來鑑定化合物之組成。因此, 有一世界性之組織 Joint Committee on

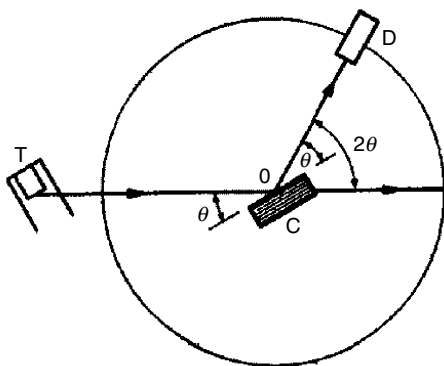


圖 5.55 X 光繞射儀示意圖。

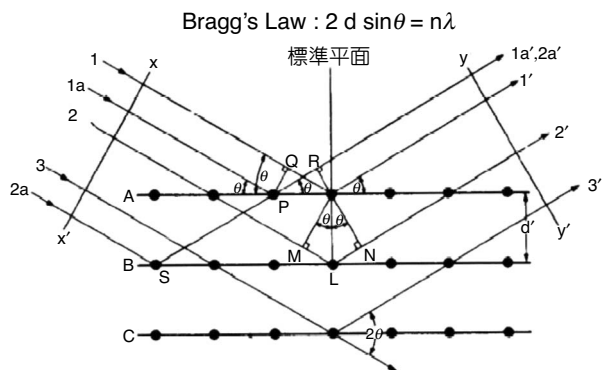


圖 5.56 布拉格繞射示意圖。

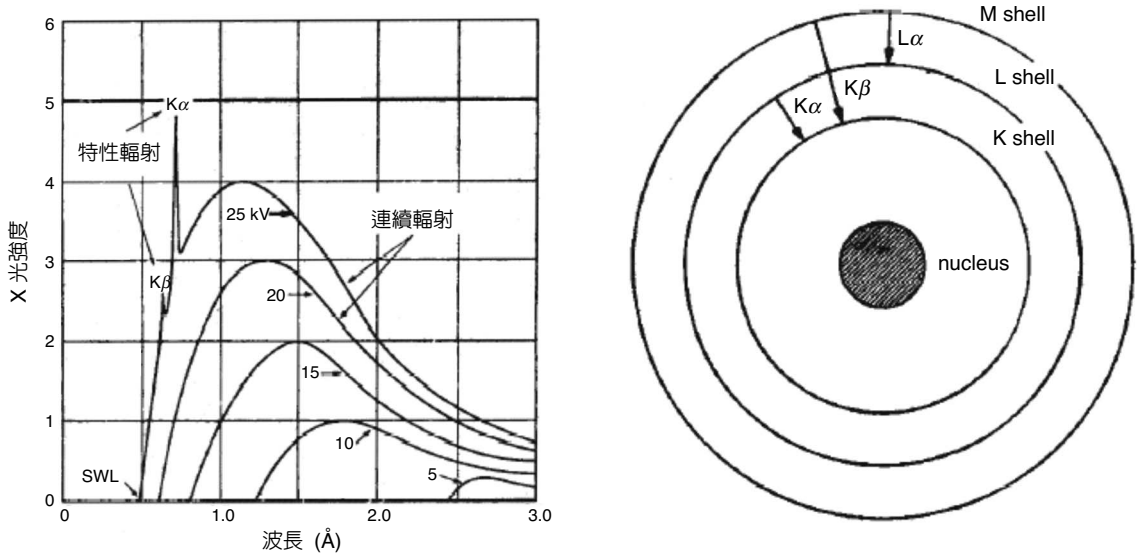


圖 5.57 光管內一個高原子靶標經高壓打擊後，電子遷移而產生主要特性 X 光光譜與白光光譜情形。

Powder Diffraction Standards (JCPDS) 收集全世界各研究單位所得的最新 X 光繞射分析結果，加以整理作成資料卡 (data card)，每一種化合物各有一張，表列化合物的化學式、結晶構造、晶格常數、原子晶面間距離 $d(h,k,l)$ 及其資料來源等。

至於鑑定的方法，可採用 Hanawalt method，因為 Hanawalt search manual 的編排為每一種化合物選取八條較強的繞射線，將其 d 值按繞射強度順序排列；並且前三條較強的繞射線 d 值，除了以正常的 $d_1 d_2 d_3$ 順序出現，又以 $d_2 d_3 d_1$ 及 $d_3 d_1 d_2$ 的順序出現，可增加檢索的機會。因此，進行鑑定比對時，先將 d 值按照強度之大小排序，由強而弱，再挑選三個較強的繞射峰進行檢索，可依 123 124 125 126...、134 135 136...、234 235 236... 的次序挑選三個較強之繞射峰，從嘗試錯誤中尋找所有可能的答案。另外，在鑑定比對之過程中需注意 $d(i)$ 值之實驗誤差，約有 0.01 \AA 。

5.7.3 掃描式電子顯微鏡

掃描式電子顯微鏡 (scanning electron microscope, SEM) 最早是由德國人 von Ardenne 在 1930 年發明，並於 1965 年正式在英國商品化。掃描式電子顯微鏡的解像力介於光學顯微鏡與穿透式電子顯微鏡之間，其成像原理是利用一束具有約 $5-30 \text{ kV}$ 之電子束掃描試片的表面，並將表面產生之訊號 (包括二次電子、背向反射電子、吸收電子、X 射線等) 加以收集經放大處理後，輸入到同步掃描之陰極射線管 (cathode radiation tube, CRT)，以顯現試片表面形貌之影像。SEM 可與電子微探儀 (electron probe microanalyzer, EPMA) 結合，成為多功能檢測儀，圖 5.58 為 SEM-EPMA 的電子及 X 光光學構造示意圖。

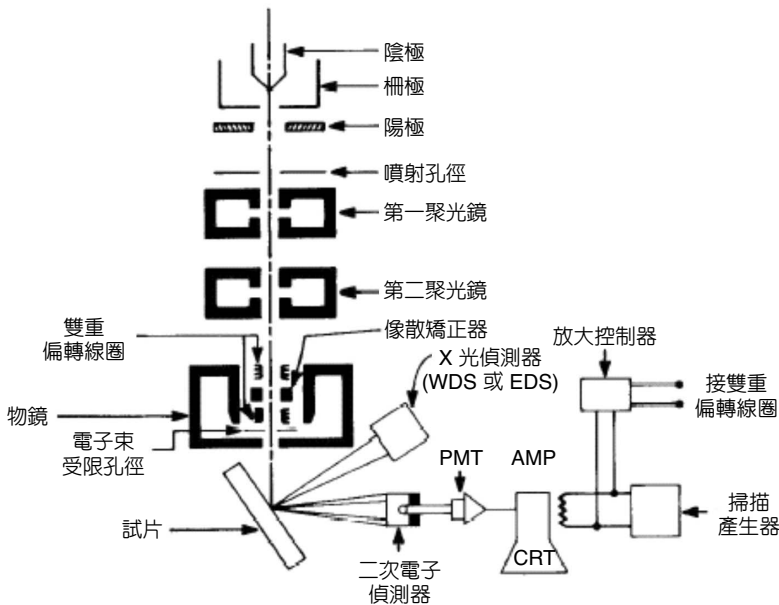


圖 5.58
SEM-EPMA 的電子及 X 光
光學構造示意圖。

為了避免電子束在照射到樣品表面之前與殘留的氣體分子相撞，所以掃描式電子顯微鏡必須保持在一定的高真空度環境下。一般而言，電子顯微鏡必須維持在 10^{-4} 至 10^{-6} Torr 的高真空度內，並且真空度太低會影響燈絲 (鎢絲) 的正常使用寿命。

由於電子顯微鏡的觀測需在高真空環境下進行，潮濕或易揮發之物質會妨礙高真空之維持，所以為了避免試片所含的水分、流質在高真空下揮發而影響觀測，必須先將樣品作固定、脫水等處理，一般採用臨界點乾燥法來作樣品的前處理。另一方面，因為非導電性樣品會因電荷累積於試片表面無法去除，而產生排斥力，使電子束受到干擾，無法進行觀測，同時為了避免樣品在電子束掃描時，因高溫而遭破壞，以及為增加二次電子的產生，以得到更清晰的影像，必須在樣品的表面上鍍上一層金屬或碳膠帶的薄膜。

電子顯微鏡中加裝的能量散佈分析儀 (energy dispersive spectrometer, EDS) 係採用逆偏壓 (reverse-bias) 的 *p-i-n* 的矽晶半導體偵測器，此偵測器表面為鋰 (Li) 擴散層，每當樣品的特性 X 光入射到偵測器時，由於離子化而產生電子-電洞對，利用外加電壓使得電子及電洞產生脈波，此電壓脈波以多頻道分析器 (multi-channel analyzer, MCA) 計數，電子-電洞對的數目與特性 X 光光子能量成正比。EDS 是藉由分析樣品所釋放出的特性 X 光，以得到樣品微區的定性及定量化學成分。

掃描式電子顯微鏡應用在電子封裝或微機電封裝上，可分析鍵結失效、龜裂、晶片與基板粗糙度、晶片表面檢測、導線成分分析及其它分析。且配合 EDS 亦可分析化學成分等，然其元素之原子序必須大於 4 方可檢測出。

5.7.4 歐傑電子光譜

歐傑電子光譜 (Auger electron spectroscopy, AES)⁽¹⁷⁶⁻¹⁷⁸⁾ 是一種非常有力的分析工具，旨在分析導體與半導體的成分元素，利用此種分析所得之訊息可以了解試片表面外觀、潔淨度與鍵結能力等。

圖 5.59 為歐傑電子繞射過程與 X 光繞射過程比較示意圖。其主要原理是當激發狀態的原子愈趨穩定態時，電子會由高能階軌道轉到低能階軌道而放出 X 光，此過程也可能將其他軌道中之電子釋出，此電子稱為歐傑電子 (Auger electron)，其能量約 50 eV 到 2 keV 之間。

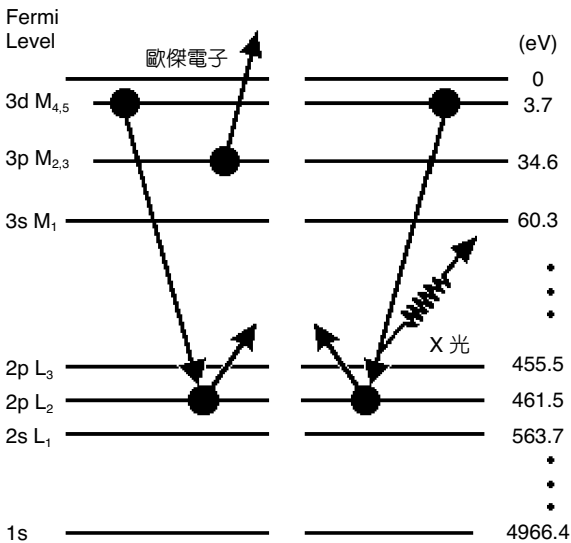


圖 5.59 歐傑電子繞射過程與 X 光繞射過程比較示意圖。

因此，使用歐傑電子光譜可以獲得的訊息如下：(1) 金屬、粉末及單晶等表面、裂縫，以及許多絕緣體等表面成分分析；(2) 可鑑定微粒子物質、局部摻雜物或沾污，以及實質缺陷等；(3) 研究次微米尺寸結構；(4) 晶界研究；(5) 樣品表面鍍層與薄膜分析。而歐傑電子光譜的優點為：(1) 具有高解析空間的單層表面分析靈敏度；(2) 可獲得元素的橫截面圖；(3) 可獲得相同靈敏度的元素縱深。

當歐傑電子放出能量到 2500 eV 時，一般可分析範圍約 1.5 到 10 個原子層 (約 0.4 到 3 nm)。歐傑電子光譜儀對大多數元素的濃度靈敏度約為 1%。而激發電子束的能量範圍從 5 keV 到 25 keV，且這些聚焦點直徑依目前的儀器是小於 12 nm。因此，歐傑電子光譜可應用在陶瓷、混合物、光纖 (塗料)、金屬、氧化物 (腐蝕) 及薄膜等。

5.7.5 二次離子質譜儀

二次離子質譜儀 (secondary ion mass spectroscope, SIMS) 的工作原理是以選定某一離子源，例如 Ga^+ 、 Xe^+ 、 O_2^+ 、 O^- 、 Cs^+ 離子 (以及少量的 He^+ 、 Ne^+ 及 Kr^+) 等，入射到待測樣品表面，打出二次離子，再用質譜儀分析二次離子的種類及數量。通常聚焦在樣品上的能量範圍在 0.5 到 30 keV 之間，獲得彈性與非彈性碰撞樣品表面粒子的原因，如圖 5.60 所示。SIMS 測量的模式大致可分為三種：(1) 質譜掃描、(2) 縱深成分分布圖及 (3) 元素分布影像圖。

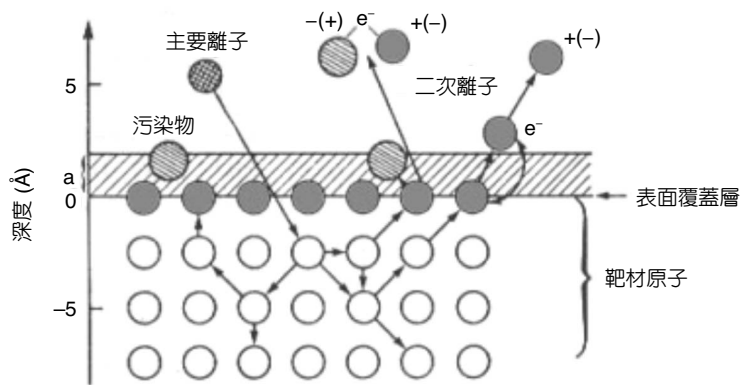


圖 5.60

主要離子束撞擊試片表面示意圖。

一般而言， O_2^+ 離子源是用來分析正電性的物質，而 Cs^+ 離子源是用來分析負電性的物質， Ga^+ 離子源則是用來提高空間解析度時所採用的。當作縱深分析時，打薄試片則用 Ar^+ 離子源。

二次離子質譜儀依質譜儀的種類，可分為三種：(1) 四極式二次離子質譜儀 (quadrupole SIMS)，如圖 5.61(a) 所示；(2) 雙磁區二次離子質譜儀 (double magnetic sector SIMS)，如圖 5.61(b) 所示；(3) 飛行時間式 (time of flight, TOF) 二次離子質譜儀。

其中四極式二次離子質譜儀的優點為設備最簡單、價格便宜、偵測速率快且適合縱深分析，而質量分析範圍不大、質量解析度低是其缺點。雙磁區二次離子質譜儀的優點是具有很高的質量解析度，能分辨元素及其同位素的質量差，但因需較大的汲取電壓 (extraction voltage) 以便提升偵測訊號強度，因此不適合分析粗糙不平的表面。TOF 二次離子質譜儀的優點是偵測訊號強、可偵測非常高的質量，而且質量偵測解析度的性能也很好，但其缺點是偵測速率較慢、不適合縱深分析，以及機器價格太高。

與其他表面分析技術相比較，雖然二次離子質譜儀在偵測時將原子打出表面，而喪失了原子在材料的化學鍵結相關資訊，但因其具有 ppm 以上的靈敏度，可測得 Si 半導體材料內的摻雜濃度 (dopant concentration)，因此在表面分析技術中相當重要。

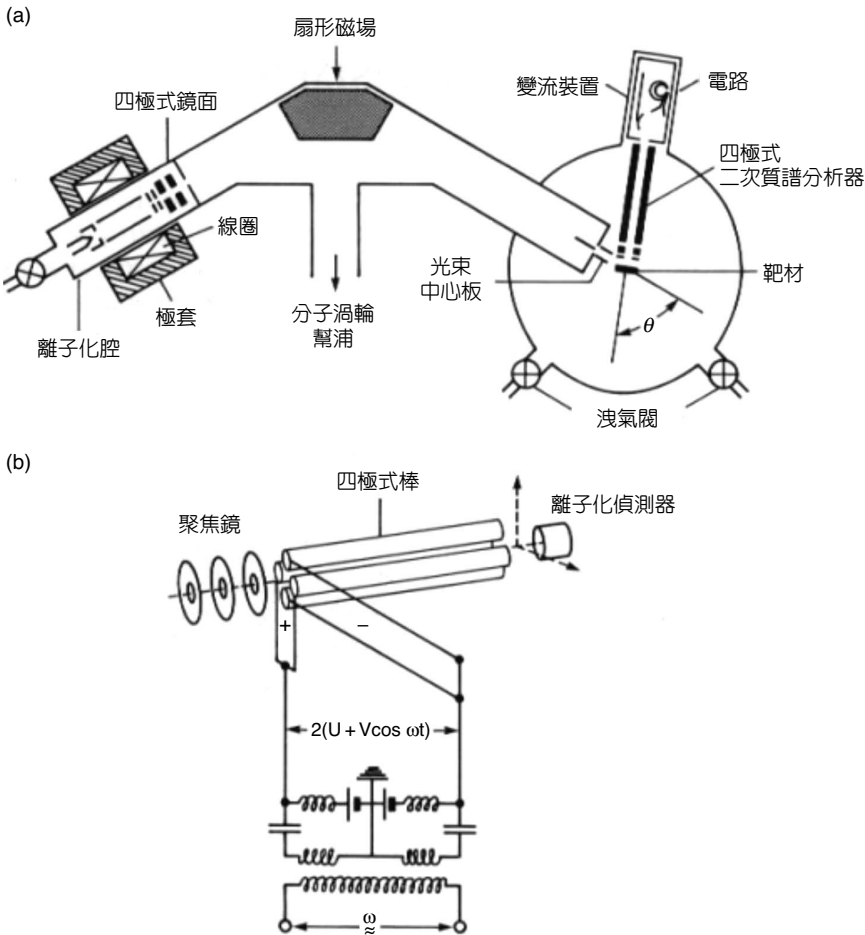


圖 5.61
(a) 四極二次離子質譜儀，(b) 雙磁區二次離子質譜儀。

(1) 二次離子質譜儀的質譜鑑定

在此以 Si(100) 表面的質譜為例，說明二次離子質譜儀的質譜偵測細節。若以 O_2^+ 離子束當作主要離子源，可擷取的離子質譜如圖 5.62 所示，可得到包括矽基材的矽原子所產生的二次離子 (Si_2^+ 、 Si_3^+ 、 Si_2^+ 、 Si^+)，以及 O_2^+ 離子束與矽基材作用產生的離子 (SiO^+ 、 SiO_2^+ 、 $Si_2O_2^+$)。一般在執行縱深分析時，選用訊號最強的 Si^+ 離子訊號當作分析訊號。

(2) 二次離子質譜儀縱深分布能譜

一般使用二次離子質譜儀主要是為取得各元素在材料中的縱深分布，二次離子並無法提供該元素在材料中的鍵結資訊，因此使用二次離子質譜儀的優勢在於其對各元素的高偵測靈敏度。

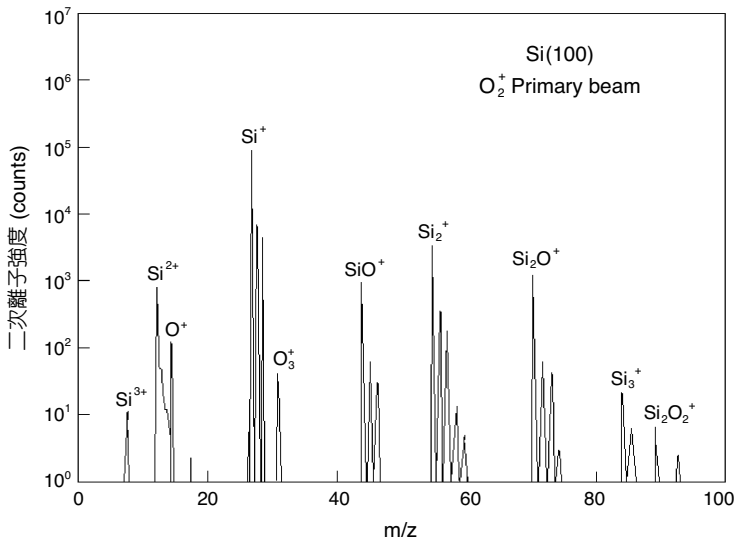


圖 5.62

O_2^+ 離子束與矽基材作用產生的離子質譜圖。

與歐傑電子縱深分布能譜的定量分析相似，二次離子質譜儀縱深分布能譜的定量分析需將實驗的原始數據：二次離子訊號強度 (intensity) 對濺鍍時間 (sputtering time) 關係圖，轉換為原子濃度 (atomic concentration) 對深度 (depth) 關係圖，但因此種轉換有相當的誤差存在，應用上常以「二次離子訊號強度對濺鍍時間關係圖」此種半定量的結果為最終數據，而非「原子濃度對深度關係圖」。一般而言，如果一定要取得「原子濃度對深度關係圖」，最好的方式是準備已知濃度及厚度的標準試片，作為與實驗數據比較之用。

參考文獻

1. W. D. Callister, Jr., *Fundamentals of Materials Science and Engineering*, John Wiley & Sons, Inc. (2001).
2. G. Ensell, *Sensors and Actuators A*, **53**, 345 (1996).
3. M. Vangbo and Y. Backlund, *J. Micromech. Microeng.*, **6**, 279 (1996).
4. O. Powell and H. B. Harrison, *J. Micromech. Microeng.*, **11**, 217 (2001).
5. <http://www.mikroglass.com/>
6. Conclusion of National Materials Advisory Board, National Research Council, Washington D.C., USA (1997).
7. F. Laermer and A. Schilp, German Patent: DE4241045.
8. J. K. Bhardwaj and H. Ashraf, *Proc. SPIE Micromachining and Microfabrication Process Technology*, **2639**, 224 (1995).
9. C. K. Chung, H. C. Lu, and T. H. Jaw, *Microsystems Technologies*, **6**, 106 (2000).
10. C. S. Smith, *Phys. Rev.*, **94**, 1 (1954).

11. X. Ding, W. H. Ko, and J. Mansour, *Sensors and Actuators A*, **21-23**, 866 (1990).
12. F. Maseeh and D. D. Senturia, *Sensors and Actuators A*, **21-22**, 861 (1990).
13. J. S. Danel, F. Michel, and G. Delapierre, *Sensors and Actuators A*, **21-23**, 971 (1990).
14. J. R. Webster's lecture, "Polymer Materials for Biochip" (2000).
15. <http://www.memsrus.com/svcsrules.html>
16. A. C. Adams, *Dielectric and Polysilicon Film Deposition, VLSI Technology*, 2nd ed., New York: McGraw-Hill (1988).
17. R. Iscoff, *Semicond. Int.*, June, 60 (1991).
18. P. A. Krulevitch, Ph.D Thesis, UC Berkeley (1994).
19. H. Gukel, J. J. Sniegowski, T. R. Christianson, and F. Raissi, *Sensors and Actuators A*, **21-23**, 346 (1990).
20. A. C. Adams, *Dielectric and Polysilicon Film Deposition, VLSI Technology*, 2nd ed., New York: McGraw-Hill (1988).
21. A. van der Drift, *Philips Res. Repts*, **22**, 267 (1967).
22. E. A. Matson and S. A. Polysakov, *Phys. Sta. Sol. (a)*, **41**, K93 (1977).
23. T. A. Lober, J. Huang, M. A. Schmidt, and S. D. Senturia, *Technical Digest-Solid-State Sensor and Actuator Workshop*, June 4-8, Hilton Head, SC, 92 (1988) .
24. R. Drosd and J. Washburn, *J. Appl. Phys.*, **53**, 397 (1982).
25. M. Elwenspoek, U. Lindberg, H. Kok, and L. Smith, *IEEE International Workshop on Micro Electro Mechanical Systems, MEMS'94*, Oiso, Japan, 223 (1994) .
26. T. Shimizu and S. Ishihara, *J. Electrochem. Soc.*, **142**, 298 (1995).
27. T. Abe and M. L. Reed, *The Ninth Annual International Workshop on Micro Electro Mechanical Systems*, San Diego, CA, USA, 258 (1996).
28. J. G. M. Mulder, P. Eppenga, M. Hendriks, and J. E. Tong, *J. Electrochem. Soc.*, **137**, 273 (1990).
29. E. Kinsbron, M. Sternheim, and R. Knoell, *Appl. Phys. Lett.*, **42**, 835 (1983).
30. A. Lietoila, A. Wakita, T. W. Sigmon, and J. F. Gibbons, *J. Appl. Phys.* **53**, 4399 (1982).
31. B. S. Meyerson and W. Olbricht, *J. Electrochem. Soc.*, **131**, 2361 (1984).
32. G. Harbeke, L. Krausbauer, E. F. Stegmeier, and A. E. Widmer, *RCA Rev.*, **44**, 287 (1983).
33. M. Hendriks and C. Maverio, *J. Electrochem. Soc.*, **138**, 1466 (1991).
34. H. Kurkawa, *J. Electrochem. Soc.*, **129**, 2620 (1982).
35. R. T. Howe, *8th International Conference in Solid-State Sensors and Actuators (Transducers' 95)*, Stockholm, Sweden, June, 43 (1995).
36. M. Biebl and H. von Philipsborn, Ph.D Thesis, UC Berkeley (1993).
37. R. D. Compton, *Semicond. Int.*, July, 60 (1992).
38. T. Kamins, *Polycrystalline silicon for Integrated Circuits and Displays*, 2nd ed., Berlin: Kluwer Academic (1988).
39. P. Gennissen, M. Bartek, P. J. French, and P. M. Sarro, *Sensors and Actuators A*, **62**, 636 (1997).

40. P. Lange, M. Kirsten, W. Riethmuller, B. Wenk, G. Zwicker, J. R. Morante, F. Ericson, and J. A. Schweitz, *Sensors and Actuators A*, **54**, 674 (1996).
41. S. Greek, F. Ericson, S. Johansson, M. Furttsch, and A. Rump, *J. Micromech. Microeng.* **9**, 245 (1999).
42. R. Anderson, R. S. Muller, and C. W. Tobias, *J. MEMS*, **3**, 10 (1994).
43. W. Lang, P. Steiner, and H. Sandmaier, *Sensors and Actuators A*, **51**, 31 (1995).
44. T. Abe and M. L. Reed, in *Proc. 9th Int. Workshop on Microelectromechanical Systems*, February, 11-15, San Deigo, CA, 258 (1996).
45. K. Honer and G. T. A. Kovacs, in *Technical Digest-Solid-State Sensor and Actuator Workshop*, June 4-8, Hilton Head, SC, 308 (2000).
46. S. K. Ghandhi, *VLSI Fabrication Principles-Silicon and Gallium Arsenide*, New York: John Wiley & Sons (1983).
47. W. A. Pilskin, *J. Vacuum Sci. Technol.*, **21**, 1064 (1977).
48. X. Zhang, R. Ghodssi, K. S. Chen, A. A. Ayon, and S. M. Spearing, in *Technical Digest-Solid-State Sensor and Actuator Workshop*, June 4-8, Hilton Head, SC, 316 (2000).
49. G. T. A. Kovacs, *Micromachined Transducers Sourcebook*, WCB/McGraw-Hill (1998).
50. A. Yasseen, J. D. Gawley, and M. Mehregany, *J. MEMS*, **8**, 172 (1999).
51. R. Liu, M. J. Vasile, and D. J. Beebe, *J. MEMS*, **8**, 146 (1999).
52. M. Madou, *Fundamentals of Microfabrication*, CRC press (1997).
53. B. Folkmer, P. Steiner, and W. Lang, *Sensors and Actuators A*, **51**, 71 (1995).
54. M. Sekimoto, H. Yoshihara, and T. Ohkubo, *J. Vacuum Sci. Technol.* **21**, 1017 (1982).
55. D. J. Monk, D. S. Soane, and R. T. Howe, in *Technical Digest-The 7th Int. Conf. On Solid-State Sensor and Actuator Workshop*, June, Yokohama, Japan, 280 (1993).
56. P. J. French, P. M. Sarro, R. Mallee, E. J. M. Fakkeldij, and R. F. Wolffenbuttel, *Sensors and Actuators A*, **58**, 149 (1997).
57. C. A. Zorman and M. Mehregany, *Materials for Microelectromechanical Systems in The MEMS Handbook*, CRC press, pp. 15-11~14 (2002).
58. J. A. Walker, K. J. Gabriel, and M. Mehregany, *J. Electronic Mater.* **20**, 665 (1991).
59. L. Tong, M. Mehregany, and L. G. Matus, *Solid-State Sensor and Actuator Workshop 1992. 5th Technical Digest.* (IEEE 1992), 198 (1992).
60. P. M. Sarro, *Sensors and Actuators*, **82**, 210 (2000).
61. M. Mehregany and C. A. Zorman, *Thin Solid Films*, **355-356**, 518 (1999).
62. C. H. Wu, C. A. Zorman, and M. Mehregany, *Thin Solid Films*, **355-356**, 179 (1999).
63. C. A. Zorman, S. Roy, C. H. Wu, A. J. Fleishman, and M. Mehregany, *J. Mater. Res.*, **13**, 406 (1996).
64. N. Rajan, M. Mehregany, C. A. Zorman, S. Stefanescu, and T. Kicher, *J. MEMS*, **8**, 251 (1999).
65. K. Lohner, K. S. Chen, A. A. Ayon, and M. S. Spearing, *Mater. Res. Soc. Symp. Proc.*, **546**, 85 (1999).
66. A. J. Fleischman, X. Wei, C. A. Zorman, and M. Mehregany, *Microelectromechanical Systems*, 234 (1996).

67. T. Shibata, Y. Kitamoto, K. Unno, and E. Makino, *J. MEMS*, **9**, 47 (2000).
68. H. Bjorkman, P. Rangsten, P. Hollman, and K. Hjort, *Sensors and Actuators A*, **73**, 24 (1999)
69. P. Rangsten, H. Bjorkman, and K. Hjort, *Solid-State Sensors and Actuators*, 190 (1999).
70. M. Aslam and D. Schulz, *Solid-State Sensors and Actuators*, 222 (1995).
71. R. Ramesham, *Thin Solid Films*, **340**, 1 (1999).
72. Y. Yang, X. Wang, C. Ren, J. Xie, P. Lu, and W. Wang, *Diamond Related Mater.*, **8**, 1384 (1999).
73. M. A. Schmidt, R. T. Howe, S. D. Senturia, and J. H. Haritonidis, *Trans. Electron. Devices*, **ED-35**, 750 (1988).
74. R. Mahadevan, M. Mehregany, and K. J. Gabriel, *Sensors and Actuators A*, **21-23**, 219 (1990).
75. L. Y. Chen and N. MacDonld, in *Technical Digest-6th Int. Conf. On Solid-State Sensors and Actuators*, June, San Francisco, CA, 739 (1991).
76. C. L. Shih, B. K. Lai, H. Kahn, S. M. Phillips, and A. H. Heuer, *J. MEMS*, **10**, 69 (2001).
77. G. Hahm, H. Kahn, S. M. Phillips, and A. H. Heuer, in *Technical Digest- Solid-State Sensors and Actuators Workshop*, Jine 4-8, Hilton Head Island, SC, 230 (2000).
78. S. D. Leith and D. T. Schwartz, *J. MEMS*, **8**, 384 (1999).
79. N. Rajan, M. Mehregany, C. A. Zorman, S. Stefanscu, and T. Kicher, *J. MEMS*, **8**, 251 (1999).
80. C. Lee, T. Itoh, and T. Suga, *IEEE Trans. Ultrasonics, Frequency Control*, **43**, 553 (1996).
81. C. S. Smith, *Piezoresistive Effect in Germanium and Silicon*, *phys. Rev.* **94**, 1 (1954).
82. B. Li, B. Xiong, L. Jiang, Y. Zohar, and M. Wong, *J. MEMS*, **8**, 366 (1999).
83. A. Franke, D. Bilic, D. T. Chang, R. T. Jones, T. J. King, R. T. Howe, and C. G. Johnson, *Microelectromechanical Systems*, 630 (1999).
84. S. Sedky, P. Fiorini, M. Caymax, S. Loreti, K. Baert, L. Hermans, and R. Mertens, *J. MEMS*, **7**, 365 (1998).
85. A. E. Franke, Y. Jiao, M. T. Wu, T. J. King, and R. T. Howe, *Soild-state Sensor and Actuator Workshop*, 18 (2000).
86. J. M. Heck, C. G. Keller, A. E. Franke, L. Muller, T.-J. King, and R. T. Howe, *Solid-State Sensors and Actuators*, 328 (1999).
87. K. Hjort, J. Soderkvist, and J.-A. Schweitz, *J. Micromech. Microeng.*, **4**, 1 (1994).
88. K. Hjort, *J. Micromech. Microeng.* **6**, 370 (1996) .
89. K. Fobelets, R. Vouncks, and G. Borghs, *J. Micromech. Microeng.*, **4**, 123 (1994).
90. A. Dehe, K. Fricke, K. Mutamba, H. L. Hartnagel, *J. Micromech. Microeng.* **5**, 139 (1995b).
91. A. Dehe, K. Fricke, K. Mutamba, and H. L. Hartnagel, *Sensors and Actuators A*, **46-47**, 432 (1995a).
92. A. Dehe, J. Peerlings, J. Pfeiffer, R. Riemenschneider, A. Vogt, K. Streubel, H. Kunzel, P. Meissner, and H. L. Hartnagel, *Sensors and Actuators A*, **68**, 365 (1998).
93. C. Seassal, J. L. Leclercq, and P. Viktorovitch, *J. Micromech. Microeng.*, **6**, 261 (1996).
94. J. Leclercq, R. P. Ribas, J. M. Karam, and P. Viktorovitch, *Micromech. J.*, **29**, 613 (1998).
95. M. R. Douglass, "Lifetime Estimates and Unique Failure Mechanisms of the Digital Micromirror

- Device (DMD)", *IEEE Int. Reliability Physics Symp. Proc.*, 9 (1998).
96. Microelectromechanical Systems: Advanced Materials and Fabrication Methods, Committee on Advanced Materials and Fabrication Methods for Microelectromechanical Systems, National Materials Advisory Board, Commission on Engineering and Technical Systems, National Research Council, USA, NMAB-483, 23 (1997).
 97. A. K. Jain and J. S. Sirkis, "Continuum Damage Mechanics in Piezoelectric Ceramics", *Adaptive Structures and Composite Materials: Analysis and Application*, Edited by E. Garcia, H. Cudney, and A. Dasgupta, Presented at *ASME 1994 International Mechanical Engineering Congress and Exposition*, Chicago, Illinois, Nov. 6-11, 47 (1994).
 98. S. Middlehoek, *Sensors & Actuators A*, **41-42**, 1 (1994).
 99. J. F. Nye, *Physical Properties of Crystals*, Oxford University Press (1957).
 100. R. E. Newnham, *Lecture Notes of Materials Science 540: Anisotropic Properties of Materials*, Pennsylvania State University, Spring (1992).
 101. H. L. Tuller and R. Mlcak, *Journal of Electroceramics*, 4:2/3, 415 (2000).
 102. G. Harsanyi, *Polymer Films in Sensor Applications*, Technology Pub. (1995).
 103. W. H. Christensen, D. N. Sinha, and S. F. Agnew, *Sensors & Actuators B*, **10**, 149 (1993).
 104. J. P. Blanc, G. Blasquez, J. P. Germain, A. Larbi, C. Maleysson, and H. Robert, *Sensors & Actuators*, **14**, 143 (1988).
 105. S. A. Krutovertsev, S. I. Sorokin, A. V. Zorin, Ya. A. Letuchy, and O. Yu. Antonova, *Sensors & Actuators B*, **7**, 492 (1992).
 106. G. Bidan, *Sensors & Actuators B*, **6**, 45 (1992).
 107. M. Haug, K. D. Schierbaum, H. E. Endres, S. Drost, and W. Gopel, *Sensors & Actuators A*, **32**, 326 (1992).
 108. E. C. M. Hermans, *Sensors & Actuators*, **5**, 181 (1984).
 109. M. Haug, K. D. Schierbaum, G. Gauglitz, and W. Goepel, *Sensors & Actuators B*, **11**, 383 (1993).
 110. D. Amati, D. Arn, N. Blom, M. Ehrat, J. Saunois, and H. M. Widmer, *Sensors & Actuators B*, **7**, 587 (1992).
 111. S. W. Wenzel and R. M. White, *Sensors & Actuators A*, **21**, 700 (1990).
 112. R. Block, G. Fickler, G. Lindner, H. Muller, and M. Wohnhas, *Sensors & Actuators B*, **7**, 596 (1992).
 113. Q. Zhou, D. Kritz, L. Bonnell, and G. H. Sigel Jr., *Applied Optics*, **28** (11), 2022 (1989).
 114. V. Ruddy and K. Lardner, *Int. J. Optoelect.*, **B**, **4** (5), 451 (1989).
 115. V. Ruddy, S. McCabe, V. Ruddy, and S. McCabe, *Appl. Spectrosc.*, **44** (9), 1461 (1990).
 116. C. Ronot, M. Archenault, H. Gagnaire, and J. P. Goure, *Sensors & Actuators B*, **11**, 375 (1993).
 117. G. Gauglitz and J. Ingenhoff, *Sensors & Actuators B*, **11**, 207 (1993).
 118. G. Gauglitz, A. Brecht, G. Kraus, and W. Nahm, *Sensors & Actuators B*, **11**, 21 (1993).
 119. A. Pike and J. W. Gardner, *Sensors and Actuators B*, **45**, 19 (1997).
 120. Q. Wu and W. H. Ko, *Sensors and Actuators B*, **1**, 183 (1990).

121. Q. Wu, K.-M Lee, and C. C. Liu, *Sensors and Actuators B*, **13-14**, 1 (1993).
122. G. Sberveglieri, *Sensors and Actuators B*, **23**, 103 (1995).
123. Fujioka *et al.*, “Electrochemical CO Sensor for Fire Alarm”, in *Chemical Sensor Technology*, **5**, 65 (1994).
124. A. J. Moulson and J. M. Herbert, *Electroceramics*, Chapman and Hall, Chap. 7 (1990).
125. M. Okuyama and Y. Hamakawa, *Ferroelectrics*, **63**, 243 (1985).
126. D. L. Polla, *Microelectronic Engineering*, **29**, 51 (1995).
127. S. Koller *et al.*, “Lamb Wave Sensor with tensile ZnO for Liquid Property Sensing”, *Transducer’99*, 3P2.4, Sendai, Japan (1999).
128. S.-L. Cheung *et al.*, “Design and Performance of a Piezoelectric Microgyroscope”, *Transducer’99*, 3D2.3, Sendai, Japan (1999).
129. C. H. Han and E. S. Kim, “Parylene-Diaphragm Piezoelectric Acoustic Transducers,” *MEMS ’00*, 148 (2000).
130. R. P. Ried, E. S. Kim, M. Hong, and R. S. Muller, *J. MEMS*, **2** (3), 111 (1993).
131. S. S. Lee, R. P. Ried, and R. M. White, *J. MEMS*, **5** (4), 238 (1996).
132. S. C. Ko, Y. C. Kim, S. S. Lee, S. H. Choi, and S. R. Kim, “Piezoelectric Membrane Acoustic Devices”, *15th IEEE International Conference on MEMS*, Las Vegas, Nevada, USA, 296 (2002).
133. R. Schellin, G. Hess, K. Kuehnel, G. M. Sessler, and E. Fukada, *IEEE Transactions on Electrical Insulation*, **27** (5), 867 (1992).
134. R. Kresmann, G. Hess, and R. Schellin, “New Results of Micromachined Silicon Subminiature Microphones Using Piezoelectric Polymer Layers”, *9th International Symposium on Electrets (ISE9)*, 1044 (1996).
135. L.-S. Fan, Y.-C. Tai and R. S. Muller, *Sensors and Actuators*, **20**, 1&2, 41-48 (1989).
136. D. M. Tanner *et al.*, “The Effects of Humidity on the Reliability of a Surface Micromachined Microengine”, *Proc. IEEE International Reliability Physics Symposium*, 189 (1999).
137. R. E. Newnham, *Structure-Property Relations*, Springer-Verlag (1975).
138. H. Guckel, T. R. Christenson, K. J. Skrobis, J. Klein, and M. Karnowsky, “Design and Testing of Planar Magnetic Micromotors Fabricated by Deep X-ray Lithography and Electroplating”, *Proceedings of the Solid-State Actuators*, June 7-10, Yokohama, Japan, 69 (1993).
139. J. W. Judy and R. S. Muller, “Batch Fabricated, Addressable, Magnetically Actuated Microstructures”, in *Technical Digest from the Solid-State Sensor and Actuator Workshop*, June 2-6, Hilton Head Island, South Carolina, USA, 189 (1996).
140. H. Guckel, T. R. Christenson, T. Earles, and J. Klein, “Laterally Driven Electromagnetic Actuators”, in *Technical Digest from the Solid-State Sensor and Actuator Workshop*, June 13-16, Hilton Head Island, South Carolina, USA, 49 (1994).
141. 五十嵐伊勢美, 江刺正喜, 藤田博之編著, *Microoptomechatronics Handbook*, 朝倉書店 (1997).
142. 彭成鑑, *工業材料*, **137**, 114 (1998).

143. 彭成鑑, 工業材料, **155**, 140 (1999).
144. A. J. Moulson and J. M. Herbert, *Electroceramics*, Chapman and hall, Chap. 6, (1990).
145. R. E. Newnham, *Lecture Notes of Ceramic Science 508: Dielectric and Magnetic Properties of Ceramic Materials*, Pennsylvania State University, Spring (1991).
146. C. M. Wayman, *MRS Bulletin*, **18** (4), 49 (1993).
147. S. Miyazaki and K. Nomura, *Proc. IEEE MEMS'94 Workshop*, 176 (1994).
148. E. Quandt and K. Seemann, *Sensors and Actuators A*, **50**, 105 (1995).
149. T. Bourouina, E. Lebrasseur, G. Reyne, H. Fujita, T. Masuzawa, A. Ludwig, E. Quandt, H. Muro, T. Oki, and A. Asaoka, "A Novel Optical Scanner with Integrated Two-Dimensional Magnetostrictive Actuation and Two-Dimensional Piezoresistive Detection", *The 11th International Conference on Solid-State Sensors and Actuators*, 4A3.03, Munich, Germany, June 10-14 (2001).
150. P. Muralt, M. Kohli, T. Maeder, A. Kholkin, K. Brooks, N. Setter, and R. Luthier, *Sensors and Actuators A*, **48**, 157 (1995).
151. Ph. Luginbuhl, S. D. Collins, G.-A. Racine, M.-A. Gretillat, N. F. De Rooij, K. G. Brooks and N. Setter, *Sensors and Actuators A*, **64**, 41 (1998).
152. M. E. Motamedi *et al.*, *Opti. Eng.*, **36** (5), 1346 (1997).
153. J. J. Bernstein, S. L. Finberg, K. Houston, L. C. Niles, H. D. Chen, L. E. Cross, K. K. Li, and K. Udayakumar, *IEEE Transactions on Ultrasonics, Ferroelectrics, and Frequency Control*, **44** (5), 960 (1997).
154. M. Tabib-Azar, *Microactuators, Electrical, Magnetic, Thermal, Optical, Mechanical, Chemical and Smart Structures*, Kluwer Academic Pub. (1998).
155. M. Kurosawa *et al.*, *Sensors & Actuators A.*, **50**, 69 (1995).
156. R. M. Moroney *et al.*, *Proc. IEEE Ultrasonic Symp.*, 355 (1990).
157. M. J. Mescher, M. L. Vladimer, and J. J. Bernstein, "A Novel High-speed Piezoelectric Deformable Varifocal Mirror for Optical Applications", *15th IEEE International Conference on MEMS*, Las Vegas, Nevada, USA, 511 (2002).
158. B.-K. Lai, G. Hahm, L. You, C.-L. Shih, H. Kahn, S. M. Phillips and A. H. Heuer, "The Characterization of TiNi Shape-Memory Actuated Microvalves", *Mat. Res. Soc. Symp. Proc.*, 657, EE8.3.1 (2001).
159. M. Wuttig, C. Craciunescu, and J. Li, *J. Mat. Trans., JIM*, **41** (8), 933 (2000).
160. J. W. Dong, L. C. Chen, S. McKernan, J. Q. Xie, M. T. Figus, R. D. James, and C. L. Palmstrom, *Materials for Smart Systems Symposium, MRS Proceedings*, **604**, 297 (2000).
161. C. Craciunescu, Y. Kishi, L. Saraf, R. Ramesh, and M. Wuttig, *Mat. Res. Soc. Symp. Proc.*, **687**, 89 (2002).
162. M. Madou, *Fundamentals of Microfabrication*, CRC Press, 417 (1997).
163. T. Gessner, "Recent progress of microactuators", *Actuator 2000*, Bremen, Germany, June 19-21, 62 (2000).

164. C. T. Hsieh, J.-M. Ting, C. Yang, and C. K. Chung , *The Introduction of the MEMS Packaging Technology*, EMAP 2002. (in press)
165. K. Gilleo, *MEMS Packaging Issues and Materials*, Cookson Electronics.
166. R. Ramesham and R. Ghaffarian, *Interconnection and Packaging Issues of Microelectromechanical System (MEMs) and Cots*, JPL, California Institute of Technology, CA, USA.
167. Gerke, *MEMS Packaging*, Ch.8 , Jet Propulsion Laboratory , Pasadena , California, USA (1999).
168. T.-R. Hsu, *MEMS Demand New Package Designs*, EP and P, 3/1/2001.
169. W. D. Brown, *Advanced Electronic Packaging*, University of Arkansas, IEEE, Inc., New York (1999).
170. M. G. Pecht, L. T. Nguyen, and E. B. Hakim, *Plastic –Encapsulated Microelectronic*, John Wiley & Sons, Inc. (1995).
171. 謝慶堂, 丁志明, 楊志輝, 鍾震桂, 工業材料雜誌, **193**, 175 (2003).
172. 許樹恩, 吳泰伯, X 光繞射原理與材料結構分析, 行政院國家科學委員會精密儀器發展中心 (1992).
173. 陳立俊等著, 材料電子顯微鏡學, 行政院國家科學委員會精密儀器發展中心 (1994).
174. 黃振昌, 表面分析技術, 國立清華大學材料科學與工程系 (所)
<http://diamond.mse.nthu.edu.tw/~surf/> .
175. 楊嘉喜, X 光繞射實驗, <http://www.cycu.edu.tw/~cheminfo/m-ex-4.html>
176. Dr. Marx, *Surfaces and Contact Mechanics*, <http://www.siu.edu/~cafs/surface/file6.html>
177. D. Delluomo, *Auger Electron Spectroscopy*,
<http://www.ors-labs.com/MaterialComponentAnalysis/Auger.html>
178. National Physical Laboratory, Surface and Nano-Analysis Section,
<http://www.npl.co.uk/npl/cmmt/sis/>